

## КВАЛІФІКАЦІЙНИЙ ПРОЄКТ

Бакалавр

Освітній рівень

### КВАДРАТУРНИЙ МОДУЛЯТОР З ПІДВИЩЕНИМ ДІАПАЗОНОМ ПЕРЕЛАНШТУВАННЯ

Галузь знань 17 “Електроніка та телекомунікації”

Спеціальність 172 “Телекомунікації та радіотехніка”

Освітня програма “Телекомунікації, медійні технології та інтелектуальні мережі”

Шифр КПРТ.019035.01.07 ПЗ

Виконав: здобувач 4 курсу, група TP2c-19-1

Шифр

Підпис

Є. В. Кучерявого

Ініціали, прізвище

Керівник



Підпис, дата

А. А. Таранчук

Ініціали, прізвище

Нормоконтроль



Підпис, дата

В. І. Стецюк

Ініціали, прізвище

До захисту допускаю:  
зав. кафедри телекомунікацій,  
медійних та інтелектуальних  
технологій



Підпис, дата

С. К. Підченко

Ініціали, прізвище

\_06 \_\_06\_\_ 2022 р.

Хмельницький 2022 р.

# ХМЕЛЬНИЦЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ

Факультет інформаційних технологій

Кафедра телекомунікацій, медійних та інтелектуальних технологій

Освітній рівень: бакалавр

Галузь знань: 17 “Електроніка та телекомунікації”

Спеціальність: 172 “Телекомунікації та радіотехніка”

Освітня програма: Освітньо-професійна

ЗАТВЕРДЖУЮ:  
Завідувач кафедри ТМІТ



Підпис, дата

## ЗАВДАННЯ НА КВАЛІФІКАЦІЙНИЙ ПРОЄКТ

Кучерявому Євгену Вікторовичу

Прізвище, імя, по-батькові здобувача

студент 4 курсу групи ТР2с-19-1

1. Тема проєкту: Квадратурний модулятор з підвищеним діапазоном перелаштування

Керівник проєкту Таранчук А. А., к.т.н, доцент

Прізвище, імя, по-батькові, науковий ступінь, учене звання

Затверджено наказом ректора університету від 01 березня 2022 р. № 18

2. Строк подання здобувачем проєкту на кафедру 18.05.2022 р.

3. Вихідні дані до проєкту діапазон перелаштування - 950-2100 МГц; розрізнявальна здатність - 0,1 Гц; використання прямого цифрового синтезу

4. Зміст пояснювальної записки (перелік питань, які потрібно розробити)

1. Аналітичний огляд літературних джерел і патентних матеріалів

2. Вибір і техніко-економічне обґрунтування структурної схеми

3. Розрахунок схеми електричної принципової

4. Програмна частина

5. Перелік графічного матеріалу (із зазначенням обов'язкових креслень)

КПТР.019035.01.07 Е2 Схема електрична функціональна

КПТР.019035.01.07 Е3 Схема електрична принципова

КПТР.019035.01.07 Е4 Схема електрична з'єднань

Плакат 1 Вибір методу синтезу сигналів

Плакат 2 Програмна частина проєкту

## 6. Консультанти розділів кваліфікаційного проекту

Розділ	Прізвище, ініціали та посада консультанта	Підпис, дата	
		завдання видав	завдання прийняв

7. Дата видачі завдання 7.02.2022 р.

## КАЛЕНДАРНИЙ ПЛАН

Назва етапів (розділів) кваліфікаційного проекту	Термін виконання етапів проекту	Примітка
Аналітичний огляд літературних джерел і патентних матеріалів		
Вибір і техніко-економічне обґрунтування структурної схеми		
Розрахунок схеми електричної принципової		
Програмна частина		
Пояснювальна записка		
Перелік елементів		
Схема електрична функціональна		
Схема електрична принципова		
Схема електрична з'єднань		
Плакат 1		
Плакат 1		
Попередній захист		

Здобувач



Підпис

Є. В. Кучерявий

Ініціали, прізвище

Керівник проекту



Підпис

А. А. Таранчук

Ініціали, прізвище

## АНОТАЦІЯ

**Тема кваліфікаційного проекту:** “Квадратурний модулятор з підвищеним діапазоном перелаштування”.

**Автор проекту:** Кучерявий Євген Вікторович.

**Керівник проекту:** к.т.н, доцент Таранчук Алла Анатоліївна

**Пояснювальна записка:** 90 сторінок, 49 рисунків, 3 таблиці, 20 джерел.

**Графічна частина:** 2 плакати, 3 креслення, 11 слайдів презентації.

**КЛЮЧОВІ СЛОВА:** ГЕНЕРАЦІЯ, СИНТЕЗ, МОДУЛЯТОР, СИГНАЛ,

**Метою кваліфікаційного проекту** є розробка універсального квадратурного модулятора сигналів на основі технології прямого цифрового синтезу та кола фазового автопідлаштування частоти.

Проект складається з чотирьох основних розділів.

На основі аналітичного огляду літературних джерел та патентних матеріалів, аналізу існуючих вітчизняних та зарубіжних аналогів, обґрунтовано вибір пристрою-прототипу.

У відповідності до технічного завдання, специфіки експлуатації, розроблена структурна схема пристрою та проведено її техніко-економічне обґрунтування.

При розробці електричної принципової схеми пристрою використано сучасну елементну базу. Прилад складається з DDS генератора підвищеної роздільної здатності, тактового генератора, кола фазового автоматичного підлаштування частоти, фільтра низької частоти, ряду підсилювачів, мікроконтролерного блоку керування з LCD дисплеєм та енкодерним локальним пристроєм і блоку живлення. До особливостей кваліфікаційного проекту слід віднести високу стабільність, широкий діапазон частот перелаштування, мінімальний рівень спотворень вихідної послідовності сигналів та інше.

В дипломному проекті розглянуті питання програмного забезпечення: розроблено керуючу програму взаємодії пристрою із ПК та методику програмування самого мікроконтролера, який входить до складу пристрою керування модулятора.

Є. В. Кучерявий

Ініціали, прізвище здобувача



Підпис, дата

# ЗМІСТ

стр.

ВСТУП .....

1. АНАЛІТИЧНИЙ ОГЛЯД ЛІТЕРАТУРНИХ ДЖЕРЕЛ І ПАТЕНТНИХ МАТЕРІАЛІВ .....

1.1. Вибір методу синтезу сигналів .....

1.2. Прямий аналоговий синтез частоти .....

1.3. Непрямий аналоговий синтез частоти .....

1.4. Прямий синтез цифрових частот .....

1.4.1. Структура синтезатора прямого цифрового синтезу .....

1.4.2. DDS в якості джерела опорного сигналу для ФАПЧ .....

1.4.3. ФАПЧ із зсувом частоти за допомогою сигналу генерованого DDS .....

1.4.4. Технологія DDS у кодуванні та модуляції сигналів .....

ВИСНОВКИ ДО РОЗДІЛУ 1 .....

2. ВИБІР І ТЕХНІКО-ЕКОНОМІЧНЕ ОБҐРУНТУВАННЯ СТРУКТУРНОЇ СХЕМИ .....

2.1. Загальні вимоги до побудови сучасних модуляторів.....

2.2. Розробка структурної схеми.....

2.2.1. Генератор DDS, джерело тактової частоти та синтезатор з ФАПЧ .....

2.2.2. Квадратурний підвищувальний модулятор-перетворювач .....

2.2.3. Блок керування .....

2.2.4. Блок живлення .....




2.3. Цифрова частина модулятора .....

ВИСНОВКИ ДО РОЗДІЛУ 2 .....

3. РОЗРАХУНОК СХЕМИ ЕЛЕКТРИЧНОЇ ПРИНЦИПОВОЇ .....

3.1. DDS Генератор .....

3.2. Опорний генератор та буферні підсилювачі .....

					КПРТ.019035.01.07 ПЗ					
Зм.	Аркуш	№ докум.	Підпис	Дата	Квадратурний модулятор з підвищеним діапазоном перелаштування Пояснювальна записка			Літера	Аркуш	Аркушів
Розробив	Кучерявий Є.В									
Перевірів	Таранчук А. А.									
Н. контр.	Стецюк В. І.									
Затв.	Підченко С. К.									
					ХНУ, гр. ТР2с-19-1					

3.3. Синтезатор PLL .....	
3.4. Квадратурний підвищувальний модулятор-перетворювач .....	
3.5. Мікроконтролер .....	
3.6. Блок живлення .....	
ВИСНОВКИ ДО РОЗДІЛУ 3 .....	
4. ПРОГРАМНА ЧАСТИНА .....	
4.1. Керуюча програма для Windows .....	
4.2. Керуюча програма для ATmega 8 .....	
4.3. Розрахунок частоти порівняння та центральної частоти DDS .....	
4.4. Вибір модуля прескалера .....	
4.5. Ініціалізація DDS .....	
ВИСНОВКИ ДО РОЗДІЛУ 4 .....	
ВИСНОВКИ .....	
ПЕРЕЛІК ДЖЕРЕЛ ПОСИЛАНЬ .....	

					КПРТ.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

## ВСТУП

Цифрові методи обробки сигналів набувають досить широкої популярності в апаратурі радіозв'язку і телекомунікацій. Важливе місце займають квадратурні модулятори, як клас пристроїв формування та обробки сигналів. Причому вони бувають як аналогові так і цифрові і використовуються в колах високої частоти та проміжної частот. Є дана система аналоговою або цифровою визначається типом модулюючого сигналу - аналоговим або цифровим. Однак в обох випадках носійне високочастотне коливання являється аналоговим. Цифровий модулюючий сигнал може мати паралельний або послідовний формат. Так, наприклад, восьмирозрядний паралельний формат при 256-позиційній квадратурній амплітудній модуляції – QAM-256 і послідовний формат при двопозиційній маніпуляції типу GMSK. А безпосередньо класифікація “аналоговий” або “цифровий” відносяться до схемотехнічних пристроїв, у тому числі і до демодуляторів.

Квадратурні модулятори являються універсальними пристроями, які можуть застосовуватися в найрізноманітніших трактах сучасних телекомунікацій: супутникового, кабельного або ефірного стандарту. Окрім того, вони можуть прикладне значення як в апаратурі мобільного зв'язку, так і в мовних додатках різних країн і континентів. Квадратурні модулятори можуть також використовуватися як підвищувальні перетворювачі частоти у трактах ВЧ, НВЧ. Саме такий варіант передбачається використати в рамках даного дипломного проектування.

На фоні впровадження сучасних засобів телекомунікацій, цифрові методи модуляції та відповідна формуюча апаратура потребують постійного розвитку і вдосконалення.

Отже метою даного дипломного проекту є створення універсального квадратурного модулятора сигналів, особливістю якого є підвищений діапазон перелаштування.

					КПРТ.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

# 1. АНАЛІТИЧНИЙ ОГЛЯД ЛІТЕРАТУРНИХ ДЖЕРЕЛ І ПАТЕНТНИХ МАТЕРІАЛІВ

## 1.1. Вибір методу синтезу сигналів.

Згідно визначення, “Синтезатор частоти” – це електронний пристрій, здатний з колювання опорної (еталонної) частоти отримати один або кілька сигналів з іншими частотами, відмінними від опорної частоти. Здійснювати синтез можна або когерентним або некогерентним методами [1, 2].

Некогерентний метод полягає в тому, що декілька колювань опорних частот від незалежних джерел, використовуються для отримання великої кількості колювань на виході синтезатора з частотами, відмінними від частот опорних колювань. Метод отримав назву "прямий аналоговий синтез частоти".




Когерентний метод передбачає наявність лише одного джерела опорного колювання, з якого за допомогою різних прийомів, отримують на виході синтезатора велику кількість колювань із частотами, відмінними від частоти опорного колювання. При цьому розрізняють:

- непрямий аналоговий синтез на основі фазового підстроювання частоти (ФАПЧ, англ. Phase Locked Loop – PLL) або () коли вихідний сигнал одержується за допомогою генератора керованого напругою (ГКН, англ. Voltage Controlled Oscillator – VCO), який охоплений петлею фазового автопідстроювання;

- прямий цифровий синтез (ПЦС, англ. Direct Digital Synthesis DDS), коли вихідний сигнал синтезується цифровими методами;

- гібридний метод, що є комбінацією методів, описаних вище.

Кожен з цих методів синтезу частот має переваги та недоліки. Тому для кожного конкретного додатка потрібно робити вибір, що базується на найбільш прийнятній комбінації компромісів.

КПТР.019035.01.07 ПЗ				
Зм.	Аркуш	№ докум.	Підпис	Дата
Розробив		Кучерявий Є.		
Перевірів		Таранчук А. А.		
Н. контр.		Стецюк В. І.		
Зав.		Підченко С. К.		
Квадратурний модулятор з підвищеним діапазоном перелаштування Пояснювальна записка				
ХНУ, гр. ТР2с-19-1				

До основних параметрів, що характеризують якість вихідного сигналу синтезатора частоти, незалежно від його принципу дії, відносять:

- стабільність частоти;
- чистота спектру (рівень побічних гармонік та рівень шуму);
- діапазон перелаштування за частотою;
- швидкість перелаштування за частотою;
- розрізнявальна здатність за частотою;
- можливість реалізації різних видів модуляції;
- нерозривність фази вихідного сигналу під час перелаштування.

### 1.2. Прямий аналоговий синтез частоти.

Як вказувалося вище, даний метод є некогерентним. Це означає, що фаза вихідного сигналу та фази коливань опорних генераторів знаходяться у випадковому, а не в дробово-раціональному співвідношенні. Структурна схема синтезатора прямого аналогового синтезу показана на рис. 1.1.

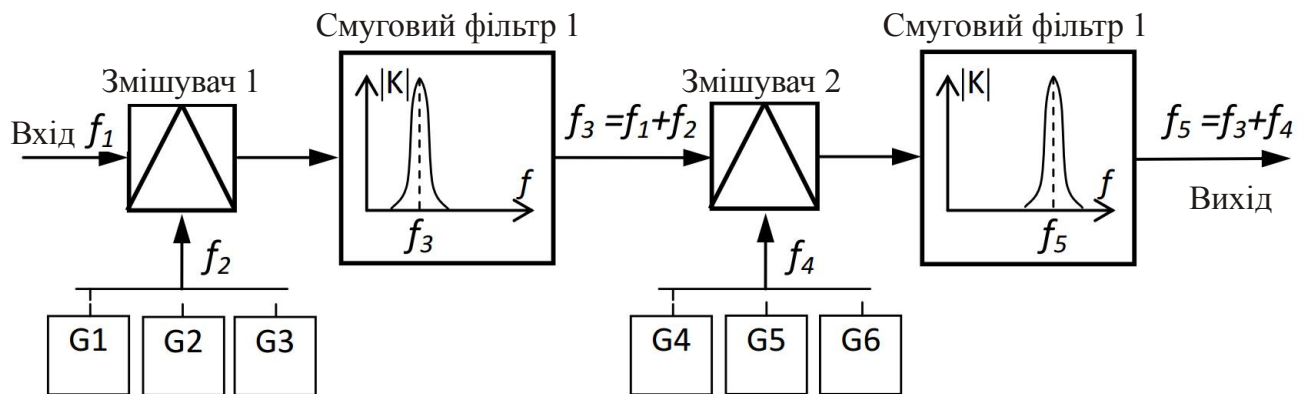


Рисунок 1.1 – Структурна схема прямого аналогового синтезатора

Цей метод називають прямим, оскільки відсутній процес корекції помилки [1]. У цьому випадку якість вихідного сигналу пов'язана з якістю опорного сигналу і може бути високою: рівень фазового шуму малий, а швидкість перелаштування за частотою визначається швидкістю спрацювання перемикача і може бути дуже

великою. Крім того, оскільки генератори не вимикаються при переході з однієї частоти на іншу, то будь-якої миті можна повернутися на попередню частоту і продовжувати роботу в тій же фазі, як і в тому випадку, якби переходу не було взагалі. Цей ефект називають “фазовою пам'яттю”. Для перелаштування за частотою використовується банк опорних генераторів (на рис. 1.1 – G1-G6). Однак, даний метод прийнятний для радіостанцій із невеликою кількістю каналів. Тому для забезпечення широких можливостей із перелаштування частоти потрібно багато опорних генераторів, що є дуже дорогим рішенням.

### 1.3. Непрямий аналоговий синтез частоти.

Як було сказано вище, цей метод синтезу відноситься до когерентних методів та використовує принцип порівняння частоти вихідного сигналу із сигналом опорного генератора. Джерелом вихідного сигналу служить генератор, керований напругою (ГКН, VCO в англійській аббревіатурі). Структурна схема такого синтезатора показана на рис. 1.2.

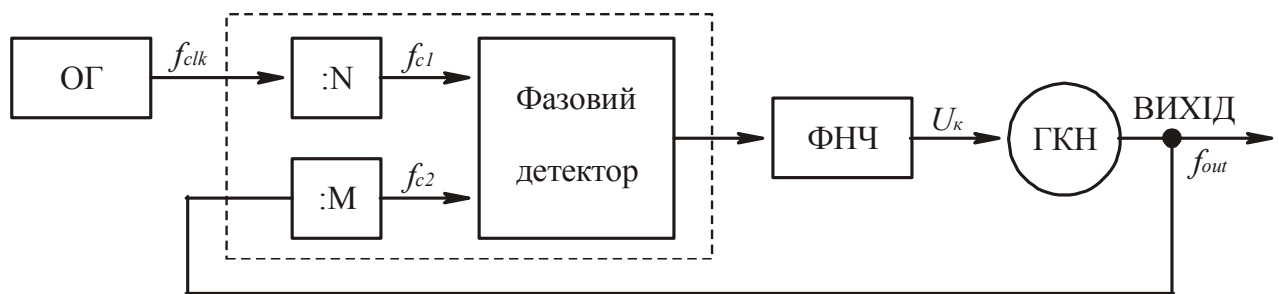


Рисунок 1.2 – Структурна схема синтезатора частоти з урахуванням ФАПЧ:

ОГ – опорний генератор; ФНЧ – фільтр низької частоти; ГКН – генератор керований напругою

Він являє собою пристрій замкнутого типу з від’ємним зворотним зв’язком, в якому безперервно порівнюються два сигнали з частотами  $f_{c1}$  і  $f_{c2}$ . Сигнал із частотою  $f_{c1}$  отриманий діленням сигналу опорного генератора  $f_{clk}$  на  $N$ . Сигнал із частотою  $f_{c2}$  отриманий діленням частоти вихідного сигналу ГКН  $f_{out}$  на  $M$ . При

					Арк.
КПТР.019035.01.07 ПЗ					
Зм.	Аркуш	№ докум.	Підпис	Дата	

відхиленні частоти  $f_{c2}$  від частоти  $f_{c1}$  фазовий детектор виробляє сигнал помилки зі зворотним знаком, який після фільтрації надходить на ГКН та відновлює рівність  $f_{c1}=f_{c2}$ .

Дільники мають коефіцієнти цілого ділення, тому крок сітки визначається частотою порівняння. Іншими словами, синтезатор збільшує частоту еталонного генератора в  $N/M$  разів. Коефіцієнти ділення  $N$  та  $M$  можуть бути визначені мікроконтролером, хоча на практиці змінюється лише  $M$ , оскільки це не тягне за собою зміну частоти порівняння. Недоліками синтезатора є відносно високий рівень фазового шуму, джерелом якого є фазовий детектор, а також неможливість швидкого перемикавання частот.

#### 1.4. Прямий синтез цифрових частот

Іншим прикладом когерентного способу синтезу частоти є прямий цифровий синтез (ПЦС) або у англійській аббревіатурі (цифровий синтез, DDS) – відносно новий метод синтезу частоти з'явився на початку 70-х років минулого століття [1-3]. Цей метод має безперечні переваги. По-перше, це дозволяє вирішити дві задачі – генерування сигналів спеціальної та довільної форми і синтез гармонічних сигналів декількох частот з високою точністю та стабільністю з одного або декількох еталонних коливальних елементів. По-друге, він унікальний своєю цифровою визначеністю, тобто частота, амплітуда і фаза сигналу точно відомі та контролюються в будь-який час. По-третє, пристрої ПЦС не сприйнятливі до температурного дрейфу та старіння. Єдиним елементом, який має властиву аналоговим пристроям нестабільність, є ЦАП.

Основні переваги ПЦС над іншими методами синтезу:

- цифрове керування вихідною частотою та фазою;
- висока роздільна здатність частоти та фази;
- швидкий перехід на іншу частоту (фазу), перелаштування за частотою без розриву фази, без викидів та інших аномалій, пов'язаних із перехідними процесами;

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

- архітектура, основана на ПЦС, через дуже малий крок перелаштування за частотою, виключає необхідність застосування точного регулювання еталонної частоти, а також забезпечує можливість параметричної температурної компенсації;
- цифровий інтерфейс легко дозволяє реалізувати мікроконтролерне керування.

Синтезатори частоти в комунікаційному обладнанні є основою системи налаштування та визначають її основні технічні характеристики. Як за технічними, так і за економічними показниками, синтезатори ПЦС задовольняють більшим вимог, які представлені до синтезаторів частот, забезпечуючи високий ступінь інтеграції, можливості управління програмним забезпеченням та невеликими масо-габаритні показники. В даний час синтезатори ПЦС доступні в інтегрованій формі з використанням Submicron-CMOS технології, 3-вольтової логіки та мініатюрних корпусів, при чому багато параметрів синтезаторів ПЦС програмно-керовані. Однак, з процесом дискретизації та цифро-аналогового перетворення, що відбуваються в ПЦС, пов'язані деякі обмеження:

- максимальна вихідна частота не може бути більше половини тактової частоти (на практиці це ще менше);
- бічні гармоніки на виході синтезатора ПЦС можуть мати більший рівень, ніж у інших методів синтезу. Спектральна чистота вихідного сигналу дуже залежить від якості ЦАП;
- потужність, що споживається синтезатором ПЦС, прямо пропорційна тактовій частоті і може досягти сотень міліват. При великих тактових частотах синтезатори цифрового синтезу можуть бути непридатними для пристроїв, що працюють на акумуляторах.

#### **1.4.1. Структура синтезатора прямого цифрового синтезу.**

Розглянемо структуру та принцип роботи синтезатора ПЦС на прикладі конкретного завдання – синусоїдального синтезу сигналу. Для одержання синусоїдального сигналу, на вхід ЦАП необхідно подати послідовність відліків

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

функції  $y=\sin x$ , що слідує із частотою дискретизації  $f_{clk}$ . Закон зміни функції  $y=\sin x$  у часі складний і цифровими методами просто не реалізується. Тому найбільш підходящим способом формування відліків функції  $y=\sin x$  є табличний метод. Транскодувальна таблиця (Look Up Table) знаходиться в ПЗП. Код, який подається на адресні входи ПЗП, є аргументом функції  $y=\sin x$ , а код вихідного коду дорівнює значенню функції для цього аргументу. Аргумент функції  $y=\sin x$  або поточна фаза, на відміну від значення функції, змінюються в часі лінійно.

Найпростіший синтезатор ПЦС, функціональна схема якого показана на рис. 1.3, працює наступним чином. Двійковий лічильник генерує адресу для ПЗП, за якою записано таблицю одного періоду функції  $y=\sin x$ . Відліки з виходу ПЗП надходять на ЦАП, який формує синусоїдальний сигнал на виході. Вихідна напруга ЦАП змінюється ступінчасто (квантами), тому для пригнічення гармонік тактової частоти  $f_{clk}$  необхідний фільтр низьких частот (ФНЧ). Після фільтрування сигнал надходить на вихід синтезатора. Для перелаштування частоти вихідного сигналу використовується частотний дільник з коефіцієнтом змінного ділення, на вхід якого поступає тактовий сигнал від опорного генератора.

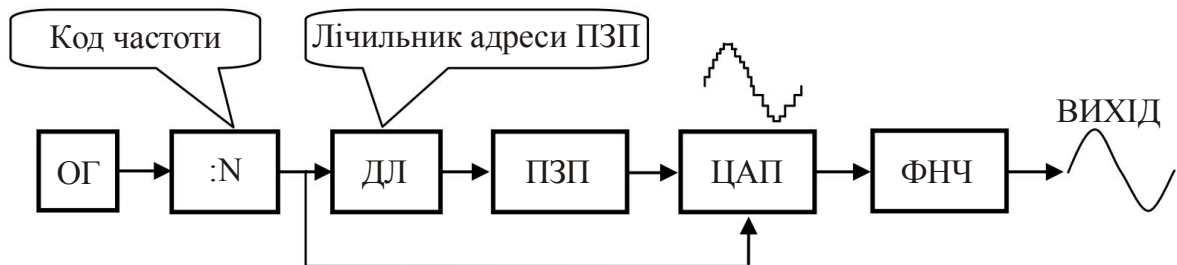


Рисунок 1.3 – Функціональна схема найпростішого DDS синтезатора:

ОГ – опорний генератор; ДЛ – двійковий лічильник; ПЗП – постійний запам'ятовуючий пристрій; ЦАП – цифро-аналоговий перетворювач;

ФНЧ – фільтр низької частоти

Основний недолік синтезатора, показаного на рис. 1.3 – незадовільна здатність перелаштування частоти. Дійсно, оскільки тактова частота ділиться на ціле число, то крок перелаштування буде змінним. Чим менше коефіцієнт ділення,

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

тим більша відносна кількість кроку. Цей крок буде неприйнятно грубим при малих коефіцієнтах ділення. Крім того, при перелаштуванні частоти вихідного сигналу змінюється і частота дискретизації, що ускладнює фільтрацію вихідного сигналу та призводить до не оптимального використання характеристик швидкості ЦАП.

У пристроях найрізноманітнішого призначення часто буває необхідна схема, що генерує сигнали різних частот і дозволяє з високою точністю керувати параметрами цього сигналу. В якості прикладу можна назвати джерела сигналу зі швидким перелаштуванням частоти, з низьким рівнем фазового шуму та малими гармоніками, призначені для комунікаційних систем, або генератори сигналів для промислових та біомедичних пристроїв. Основні вимоги до таких пристроїв – можливість генерувати сигнал і керувати його параметрами, а також доступність за ціною.

Для реалізації такого генератора застосовуються різні підходи, але найбільш гнучким є прямий цифровий синтез (DDS). Мікросхема-синтезатор DDS генерує аналоговий сигнал (зазвичай це синусоїда, трикутний або прямокутний сигнали) за рахунок генерації послідовності відліків у цифровій формі і подальшого перетворення цих відліків в аналоговий сигнал за допомогою ЦАП. Оскільки DDS – це, по суті, цифровий прилад, він забезпечує швидке перемикання значення частоти вихідного сигналу, висока роздільна здатність по частоті і здатний працювати у широкому діапазоні частот.

Завдяки розвитку схемотехніки та технології, сучасні синтезатори DDS являють собою дуже компактні мікросхеми з низьким рівнем енергоспоживання. Доступні сьогодні DDS можуть генерувати сигнал із частотою від менше 1 Гц до 400 МГц (при частоті тактового сигналу 1 ГГц), роздільна здатність по частоті відповідає розрядності до 48 біт. Низька ціна мікросхем, створених за сучасною технологією, високі показники якості, можливість цифрового управління – все це разом робить генератор DDS надзвичайно привабливим рішенням порівняно з традиційними підходами, які менш гнучкі та вимагають застосування більшої кількості дискретних елементів. Багатоканальні синтезатори DDS, такі як

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

двоканальний AD9958 та чотирьоканальний AD9959, допускають незалежне програмування до чотирьох синхронізованих каналів. Це дуже корисна властивість для систем із високою щільністю компонентів та обмеженим об'ємом (наприклад, радары/сонари, фазовані антенні решітки, автоматичне тестове обладнання, медичні засоби візуалізації, оптичні комунікаційні мережі).

В даний час DDS застосовується у двох багатьох областях: для генерації сигналу в комунікаційних системах, у задаючих генераторах вимірювальної апаратури, та для аналізу сигналів у промислових та біомедичних системах, в електронних системи боротьби з крадіжками (electronic article surveillance, EAS), тощо. У комунікаційних системах від генератора часто потрібне швидке перелаштування частоти, низький рівень фазового шуму і гармонік, у поєднанні з високою роздільною здатністю за частотою та гарним спектром сигналу. У системах телекомунікацій синтезатори DDS генерують пілотний сигнал для ідентифікації WDM (мультиплексування з поділом по довжині хвилі) в оптичних каналах; застосовуються і в опорних генераторах з ФАПЧ з розширеними можливостями налаштування, як гетеродини, а також як генератори для прямої передачі сигналу.

У тих сферах застосування, де потрібен аналіз сигналів, DDS застосовується для генерації сигналів з програмованою формою та можливістю зручного керування частотою і фазою та без перемикання зовнішніх компонентів, що було властиво традиційним генераторам сигналів. Зручне керування частотою сигналу може бути використане для пошуку резонансів або компенсації температурного дрейфу. Синтезатор DDS може бути використаний в якості генератора сигналу збудження в схемі вимірювання імпедансу датчика або для генерації сигналу з широтно-імпульсною модуляцією для мікроактюаторів (компонентів мікромеханічних систем, що перетворює електричну енергію в керований рух), для вимірювання коефіцієнта ослаблення сигналу в мережах LAN або в телефонних лініях.

Наведемо один із прикладів використання генератору сигналів на базі DDS для аналізу різноманітних радіотехнічних кіл та мереж. Багато сучасних

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		





Синтезатор тактується від кварцового генератора 50 МГц. Роздільна здатність за частотою синтезатора AD9834 становить 28 біт, що відповідає кроку за частотою близько 0,2 Гц. Амплітуда вихідного сигналу регулюється зовнішнім потенціометром, крім того є ще додатковий зовнішній підсилювальний каскад. Вихід навантажений на резистор RL і RC-фільтр, призначений для обмеження смуги сигналу, фільтрації тактового сигналу, що є у вихідному сигналі, гармонік та високочастотних складових спектру. Сигнал подається через буферний підсилювач на досліджувану схему, що являє собою в даному випадку просте RLC-коло. Референсний (початковий) сигнал подається на вхід 1 каналу двоканального АЦП з одночасною вибіркою (наприклад, AD7866 – 12-розрядний здвоєний АЦП з частотою вибірки 1 МГц); сигнал з виходу схеми подається на вхід 2 каналу аналого-цифрового перетворювача.

Цифровий сигнальний процесор (DSP) одночасно є контролером системи, керує синтезатором DDS та аналого-цифровим перетворювачем. DSP забезпечує математичну обробку результату – виконання арифметичних обчислень, ШПФ або інших необхідних алгоритмів, а також може керувати калібруванням амплітуди і фази сигналу в системі.

Зазвичай для створення генератора високочастотного сигналу застосовують два підходи: генератори з петлею ФАПЧ (PLL) і синтезатори DDS. Вибір між цими двома варіантами не завжди простий, часто розробник змушений іти на деякі компроміси або ускладнювати схему, щоб компенсувати недоліки того чи іншого підходу. Однак зараз, оскільки ФАПЧ і DDS стали доступні у вигляді досить недорогих мікросхем, стало цілком практичним поєднання цих двох підходів, що дозволяє уникнути недоліків, властивих схемам ФАПЧ та DDS окремо. Таке суміщення дозволяє отримати більш високі характеристики, ніж забезпечує кожен із цих підходів окремо. Розглянемо докладніше переваги “гібридних” генераторів DDS/PLL:

- висока роздільна здатність за частотою;
- швидке перелаштування за частотою;
- малий час встановлення;

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

- широка смуга;
- низьке енергоспоживання;
- низький рівень шуму та гармонік у спектрі сигналу.

Розглянемо дві “гібридні” схеми поєднання ФАПЧ та DDS: схему, в якій синтезатор DDS забезпечує опорний сигнал з високою роздільною здатністю за ФАПЧ, та схему ФАПЧ з внутрішнім генератором DDS.

### 1.4.2. DDS в якості джерела опорного сигналу для ФАПЧ.

На рис. 1.6 показаний синтезатор з фазовим автопідстроюванням частоти (ФАПЧ), де в якості опорного джерела застосований синтезатор DDS з фільтром на виході. За рахунок використання гібридного рішення висока роздільна здатність за частотою забезпечує високу роздільну здатність системи в цілому, чого неможливо досягти при застосуванні лише однієї ФАПЧ. У цьому прикладі петля ФАПЧ складається із синтезатора ADF4106, зовнішнього фільтра та генератора, керованого напругою (ГКН, VCO – в зарубіжній літературі). Такий підхід дозволяє розробнику вибрати ГКН, а також конфігурацію та параметри фільтра відповідно до конкретних вимог схеми, що розробляється.

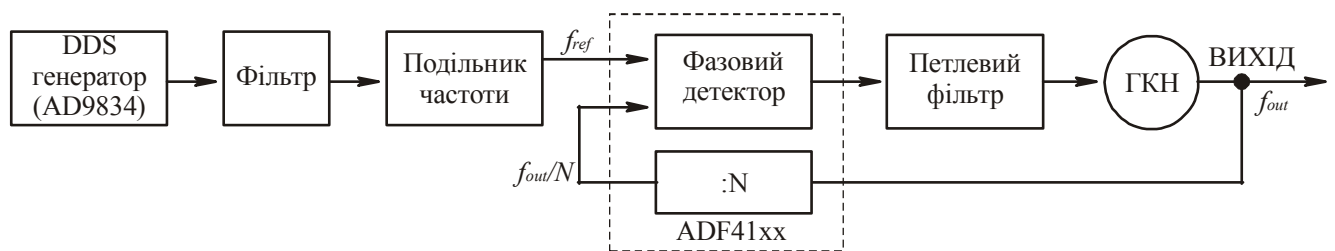


Рисунок 1.6 – DDS в якості генератора опорного сигналу для PLL

Опорний сигнал для ФАПЧ генерується синтезатором DDS AD9834, до якого підключено фільтр та дільник, призначені для зменшення рівня шумів та гармонік. Синтезатор DDS, володіючи 28-розрядною роздільною здатністю по частоті, дозволяє дуже точно встановлювати значення опорної частоти для петлі

ФАПЧ і, відповідно, частоти вихідного сигналу. Це набагато зручніше, ніж застосовувати з цією метою синтезатор ФАПЧ із дробовим дільником частоти у петлі зворотного зв'язку. Наприклад, якщо генератор, керований напругою (ГКН, VCO), працює в частотному діапазоні 100-500 МГц, а частота вихідного сигналу DDS близько 5 МГц, то коефіцієнт множення частоти  $N$  складатиме від 20 до 100. Зміна  $N$  на одиницю відповідає зміні вихідної частоти ГКН на 5 МГц (100 МГц, 105 МГц, 110 МГц і т. д.) Однак на виході синтезатора AD9834 можна змінювати частоту з дуже маленьким кроком шляхом запису коду в регістр частоти. DDS AD9834 забезпечує крок зміни частоти порядку 0,2 Гц при частоті кварцового опорного генератора 50 МГц. В результаті, можна забезпечити дуже високу роздільну здатність за частотою всієї гібридної системи в цілому.

Ідеальне джерело опорного сигналу повинне мати низький рівень фазового шуму та гармонік. Вихідний сигнал DDS дійсно має низький рівень фазових шумів, але у спектрі вихідного сигналу присутні максимуми на деяких частотах. Ці побічні максимуми виникають на певних частотах в результаті округлення значення коду, що знаходиться в регістрі – акумуляторі фази. Вони можуть бути значно пригнічені за допомогою додаткової фільтрації та при ретельному виборі параметрів дискретизації. Якщо швидкість перелаштування частоти не відіграє великої ролі, ширина смуги пропускання петлі ФАПЧ може бути дуже вузькою. Це зменшить рівень побічних максимумів у діапазоні сигналу. Тоді величина фазового шуму та гармонік залежатиме практично тільки від генератора, керованого напругою. Якщо застосувати хороший ГКН, що забезпечує чистий сигнал, то така схема буде найпростішим рішенням, що дозволяє побудувати синтезатор частот з широкою смугою, високою роздільною здатністю по частоті, низьким рівнем побічних максимумів у спектрі, малими розмірами та енергоспоживанням. Хоча час перелаштування частоти буде досить великим.

Щоб скористатися такою перевагою DDS, як висока швидкість перемикавання частоти, необхідно забезпечити більш широку смугу в петлі ФАПЧ, і тут характеристики фільтра будуть значною мірою визначати рівень шумів та побічних максимумів. Зверніть увагу, що після ФАПЧ амплітуда побічних

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

максимумів збільшується, але їхнє зміщення за частотою відносно основного сигналу не змінюється. Таким чином, фільтр на рис. 1.6 необхідний для обмеження генерованих синтезатором DDS побічних максимумів і шумів за допомогою вузької смуги пропускання. Після множення частоти  $N$  рівні шумів і побічних максимумів збільшаться на  $20\log(N)$ , але тільки в межах смуги пропускання фільтра. Зрештою, вибір ширини смуги пропускання фільтра та центральної частоти визначається компромісом між необхідною швидкістю перелаштування частоти, рівнем шумів і перешкод та роздільною здатністю по частоті.

### 1.4.3. ФАПЧ із зсувом частоти за допомогою сигналу генерованого DDS.

На рис. 1.7 показана схема петлі ФАПЧ, де частота генератора ГКН у петлі зворотного зв'язку зсувається за допомогою сигналу, що генерується DDS.

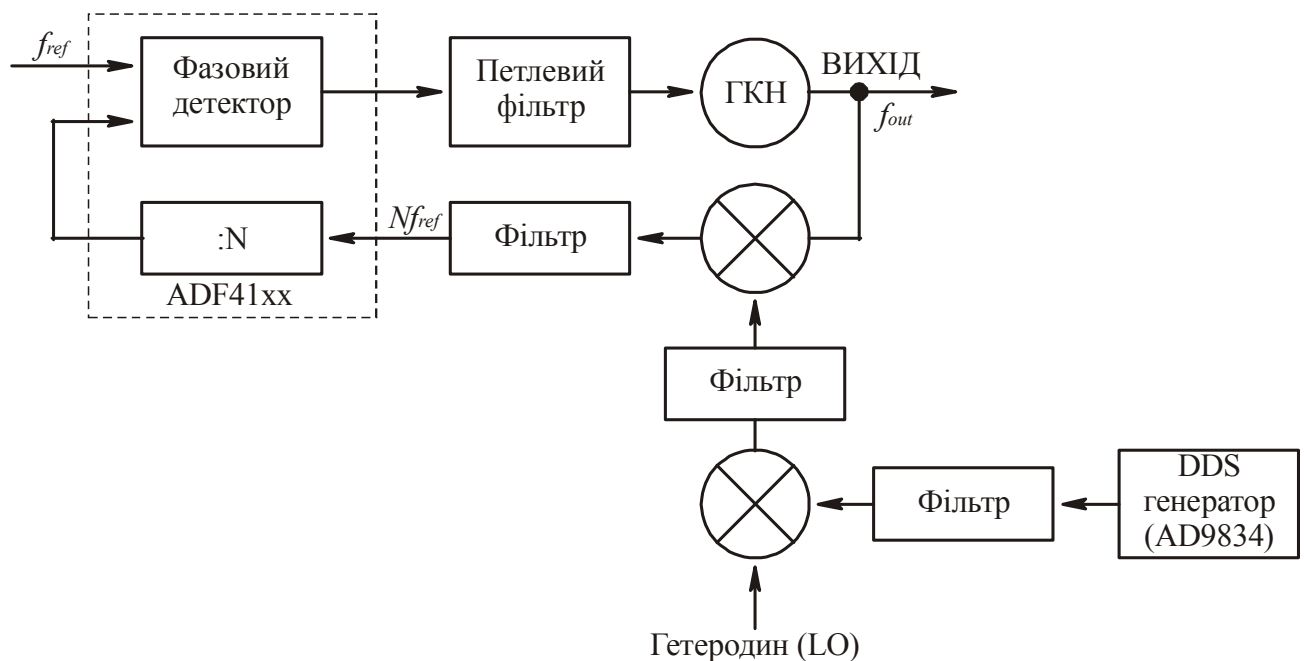


Рисунок 1.7 – DDS AD9834 генерує зміщення частоти для ФАПЧ ADF41xx

У цій схемі, що генеруються синтезатором DDS сигнали з точною установкою частоти застосовуються для модулювання частоти генератора ГКН, внаслідок чого утворюються сигнали на частотах, що відповідають сумі та різниці

вихідних частот. Після фільтрації цей сигнал модулює опорну частоту, і в результаті ми отримуємо вихідний сигнал із частотою:

$$f_{OUT} = Nf_{REF} \pm (f_{LO} \pm f_{OFFSET}) \quad (1.1)$$

Ця схема подібна до багатопетлевого синтезатора ФАПЧ, тільки каскади фазового автопідстроювання, призначені для тонкого налаштування частоти, замінені на один синтезатор DDS.

Застосування синтезатора DDS у цій гібридній схемі може забезпечити більш високу роздільну здатність за частотою, ніж синтезатор з декількома петлями фазового автопідстроювання частоти. ФАПЧ забезпечує грубе ступінчасте налаштування, і, як і раніше, роздільна здатність за частотою на виході ФАПЧ визначається роздільною здатністю по частоті вхідного сигналу  $f_{REF}$ . Синтезатор DDS забезпечує більш тонке налаштування по частоті в межах піддіапазону заданого ФАПЧ, так що в результаті роздільна здатність фазового автопідстроювання частоти по частоті вихідного сигналу знову-таки визначається синтезатором DDS. Як вже було сказано вище, при використанні мікросхеми AD9834 з частотою кварцового опорного генератора 50 МГц можна забезпечити крок частоти 0,2 Гц.

#### 1.4.4. Технологія DDS у кодуванні та модуляції сигналів.

Оскільки DDS забезпечують легке та зручне керування частотою та фазою, ці мікросхеми особливо зручно застосовувати у схемах модуляції за фазою та частотою. Розглянемо два види модуляції, які давно застосовуються в телекомунікаційних системах.

*Модуляція FSK.* Двійкова модуляція із частотною маніпуляцією – це один із найпростіших видів кодування. Дані передаються з допомогою перемикання несучої частоти між двома дискретними значеннями. Сигнал однієї частоти ( $f_1$ ) відповідає логічній одиниці, а іншої частоти ( $f_2$ ) – логічному нулю.

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

На рис. 1.8 показано відповідність даних та сигналів.

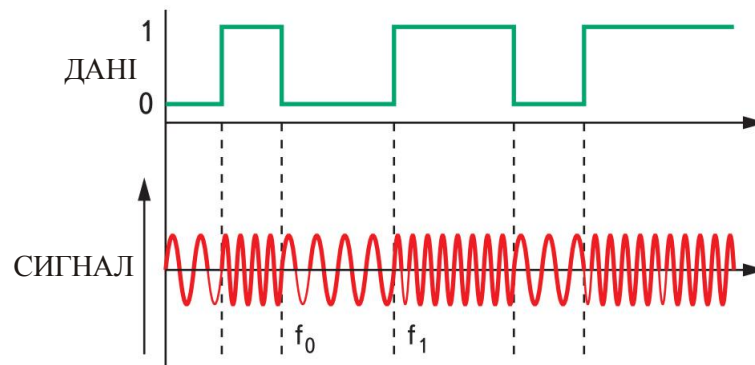


Рисунок 1.8 – Модуляція FSK

Такий алгоритм кодування легко реалізується за допомогою DDS. Код, що задає значення частоти сигналу, змінюється відповідно до нулів і одиниць, що передаються. Користувач програмує коди частоти до початку передачі відповідно до вибраних частот. У разі застосування мікросхеми AD9834 доступні два регістри частоти, що зручно для модуляції FSK. Спеціальний вхід мікросхеми ( $F_{SELECT}$ ) призначений для вибору одного із двох регістрів частоти. Функціональна схема на рис. 1.9 демонструє пристрій модулятора FSK.

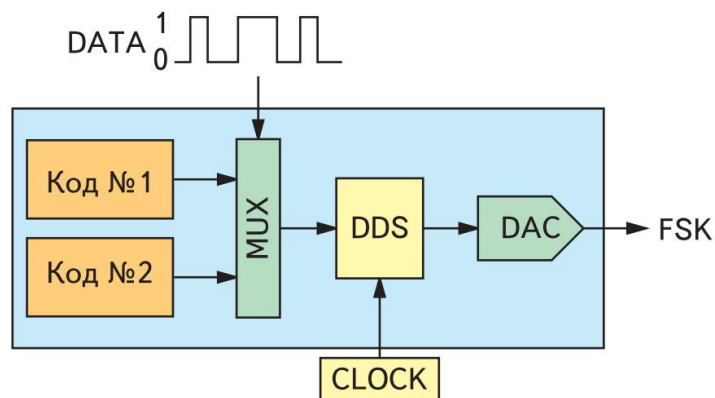


Рисунок 1.9 – FSK модулятор на основі DDS

*Модуляція PSK.* Фазочастотна модуляція (PSK) – ще один простий тип модуляції. У PSK частота несучої залишається постійною, але фаза сигналу, що

передається, змінюється відповідно до переданого коду. Існують різні схеми реалізації PSK. Найпростіший метод, при якому використовується лише два значення фази –  $0^\circ$  та  $180^\circ$ , відомий як двійкова PSK.  $0^\circ$  відповідає логічній одиниці,  $180^\circ$  – нулю. Значення кожного біта прийому визначається відносно попереднього. Якщо фаза не змінюється, це означає, що код не змінюється. Якщо фаза змінилася, це означає, що або одиниця змінилася на нуль, або навпаки. PSK-модуляцію легко реалізувати з допомогою DDS. Більшість синтезаторів DDS має окремий регістр, в який можна записати код, що задає фазу. Цей код безпосередньо додається до поточного значення фази несучої частоти та не впливає на частоту. Зміна вмісту регістру фази змінює фазу сигналу, таким чином здійснюється модуляція PSK. Для тих застосувань, де необхідна високошвидкісна модуляція, передбачені регістри фази, в які можна заздалегідь записати код, а потім вибрати його за допомогою спеціального входу  $P_{SELECT}$ , здійснюючи модуляцію по фазі.

Можуть застосовуватись і інші значення фази. Більш складні види PSK можуть оперувати 4 або 8 різними значеннями фази. При цьому досягається більш висока швидкість передачі даних, ніж за простої двійкової PSK. Наприклад, при квадратурній модуляції, де застосовується 4 значення фази:  $0^\circ$ ,  $+90^\circ$ ,  $-90^\circ$  та  $180^\circ$ , кожне значення фази відповідає двом бітам інформації. Мікросхеми AD9830, AD9831, AD9832 та AD9835 мають по чотири регістри фази, що дозволяє реалізовувати складніші схеми модуляції.

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

## ВИСНОВКИ ДО РОЗДІЛУ 1

1. Даний розділ являється оглядовим. Проводиться детальний огляд і аналіз вибору методу синтезу сигналів із приведенням структурних та функціональних схема синтезаторів частоти. Особлива роль приділяється синтезаторам прямого цифрового синтезу сигналів.

2. В якості наміченого прототипу для проектування модулятора пропонується використання DDS в якості генератора опорного сигналу для ФАПЧ.

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

## 2. ВИБІР І ТЕХНІКО-ЕКОНОМІЧНЕ ОБҐРУНТУВАННЯ СТРУКТУРНОЇ СХЕМИ

### 2.1. Загальні вимоги до побудови сучасних модуляторів.




У системах зв'язку та мультимедіа цифрова модуляція стала нормою. Так, наприклад, кілька років назад, Україна перейшла до цифрового телебачення в ефірному виконанні, хоча кабельні, а особливо супутникові системи в цифровому вигляді експлуатуються вже понад 15 років.

Саме для подібної апаратури призначений модулятор, який проектується в рамках даного дипломного проекту. Досить часто, при виборі структурної схеми, використовується конструктивний підхід розбивання на окремі функціональні логічно завершені вузли. Така модульна структура виправдовує себе з наступних причин:

- швидка заміна модуля при виході з ладу в професійних стійках апаратури, спрощене діагностування та експлуатація;
- можливість окремого використання кожного із конструктивних вузлів в залежності від функціонального призначення;
- гнучкість обходу (bypass) сигналів на лініях формування.

Так, наприклад, DDS генератор може бути частиною багатьох інших систем, в якості джерела опорного сигналу (збуджувані, гетеродини, ГКЧ, аналізатори спектру, тощо).

Сучасні вироби радіотехніки, як правило, є симбіозом аналогових і цифрових пристроїв. Причому чітко простежується тенденція до збільшення частки цифрових пристроїв у загальній структурі виробів. Те саме можна сказати і про цифрові методи обробки сигналів, які все більше і більше витісняють аналогові з традиційно займаних ними позицій.

КПТР.019035.01.07 ПЗ									
Зм.	Аркуш	№ докум.	Підпис	Дата	Квадратурний модулятор з підвищеним діапазоном перелаштування Пояснювальна записка	Літера	Аркуш	Аркушів	
									
Розробив		Кучерявий С.							
Перевірів		Таранчук А. А.							
Н. контр.		Стецюк В. І.							
Зав.		Підченко С. К.							
						ХНУ, гр. ТР2с-19-1			

Насамперед, сказане можна віднести до цифрових методів модуляції радіочастотних сигналів, які практично повністю витіснили аналогові. Одним із найбільш простих і одночасно найпоширеніших типів цифрової модуляції радіочастотних сигналів є фазова модуляція (ФМ) та її різновид – так звана «чотирьохпозиційна фазова маніпуляція» (ФМ-4 або QPSK), яка застосовується в пристроях мобільного і супутникового зв'язку, супутниковому телебаченні та інш.

При фазовій модуляції, відповідно до символів переданого повідомлення, змінюється фаза гармонійного колювання, тому переданий сигнал можна записати в наступному вигляді:

$$s(t) = A \sum_{k=-\infty}^{\infty} U_{T_s}(t - kT_s) \cos(2\pi f_0 t + \varphi_k) = I(t) \cos 2\pi f_0 t - Q(t) \sin 2\pi f_0 t, \quad (2.1)$$

$$I(t) = A \sum_{k=-\infty}^{\infty} U_{T_s}(t - kT_s) \cos \varphi_k,$$

де

$$Q(t) = A \sum_{k=-\infty}^{\infty} U_{T_s}(t - kT_s) \sin \varphi_k. \quad (2.2)$$

При цьому,  $\varphi_k$  приймає значення з множини

$$\left\{ \frac{2\pi}{M}(i-1) + \varphi_0, i = \overline{1, M} \right\} \quad (2.3)$$

а  $\varphi_k$  – довільна початкова фаза.

В результаті передається послідовність сигналів кінцевої тривалості  $T_s$  з постійною огинаючою та енергією:

$$E_s = \frac{A^2 T_s}{2} \quad (2.4)$$

Геометрична ілюстрація формованого ансамблю ФМ сигналів зображена на рис. 2.1.

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

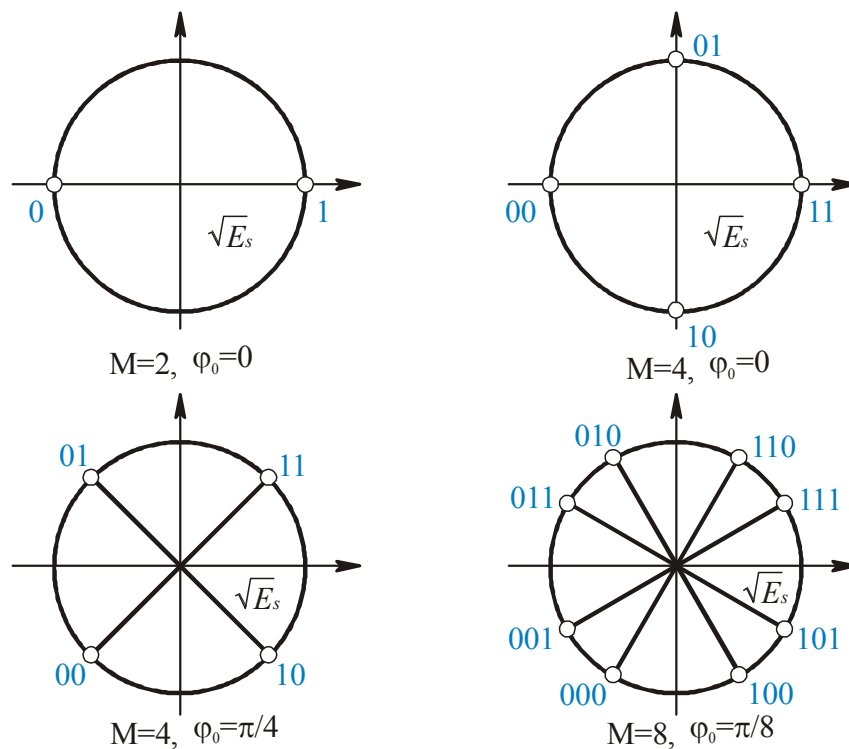


Рисунок 2.1 – Геометричне представлення у вигляді сигнального сузір'я ансамблю ФМ сигналів при різних значеннях  $M$ :  $\varphi_0$  – початкова фаза

Тут сигналні точки лежать на колі, радіус якого визначається енергією  $E_s$  сигналів. Можна помітити, що ФМ сигнали мають деякі спільні властивості з АМ сигналами. Справді, зі збільшенням  $M$  ( $M > 2$ ) розмірність сигнального простору не змінюється. І це означає, що зі збільшенням  $M$  зростає спектральна ефективність. Але з іншого боку, зі збільшенням  $M$  за постійної енергії сигналів відбувається зближення сигналних точок. Тому для підтримки ймовірності помилки на колишньому рівні доводиться збільшувати енергію сигналів (збільшувати радіус кола). Інакше висловлюючись, тут, як і у разі АМ сигналів, збільшення спектральної ефективності досягається за допомогою зниження енергетичної ефективності. Ці висновки, зроблені на підставі геометричних представлень, насправді підтверджуються аналітично [ ].

Зауважимо, що двійкові символи, створювані джерелом дискретних повідомлень, попередньо кодується кодом Грея. В результаті сусідні сигналні точки (фази сигналів) відображають двійкові послідовності, що відрізняються в одному двійковому символі. Ця властивість дуже важлива при розгляді

характеристик завадостійкості демодуляторів. Найпростішою є схема модулятора двопозиційних ФМ сигналів (BPSK), зображена на рис. 2.2.

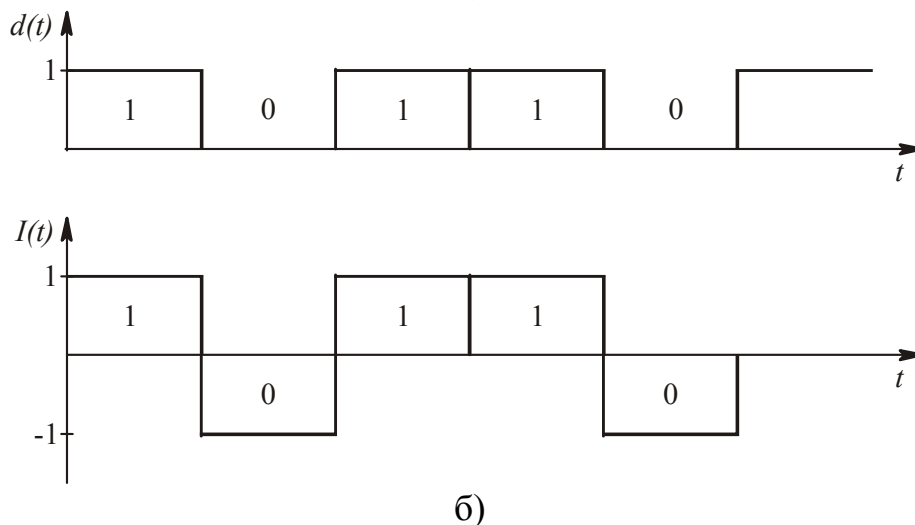
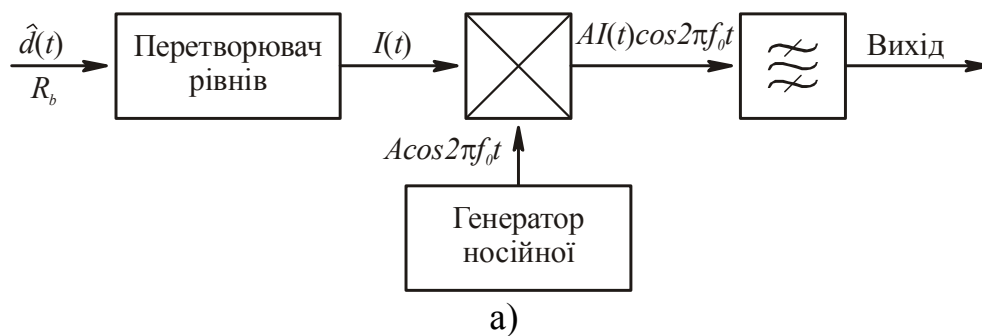


Рисунок 2.2 – Модулятор ФМ-2 (BPSK) сигналів:  
а) структурна схема; б) часові діаграми

Можна легко перевірити, що стрибки фази на  $\pi$  відбуваються в моменти зміни полярності модулюючого сигналу  $I(t)$ . Перемноження двох сигналів (модулюючого та несучого) еквівалентно двосмуговій амплітудній модуляції з підставленою несучою. Тому ФМ-2 (BPSK) сигнали еквівалентні АМ-2 сигналам з пригніченою несучою.

У модуляторі сигналів ФМ-4 (QPSK) або сигналів з квадратурною фазовою модуляцією два суміжні двійкові символи дискретного повідомлення визначають одне з чотирьох можливих значень фази несучої  $A\cos 2\pi f_0 t$ . Тому швидкість модуляції (передавання сигналів) знижується вдвічі. Модульований сигнал можна розглядати як суму двох модульованих по фазі модулюючими сигналами  $I(t)$  і  $Q(t)$  гармонійних коливань, що знаходяться в квадратурі, тобто відрізняються

початковим фазовим зсувом, рівним  $\pi/2$ . Схема модулятора ФМ-4 (QPSK) сигналів наведена на рис. 2.3 і являється, по суті, подвійним модулятором ФМ-2 (BPSK) сигналів, виходи яких об'єднані за допомогою суматора.

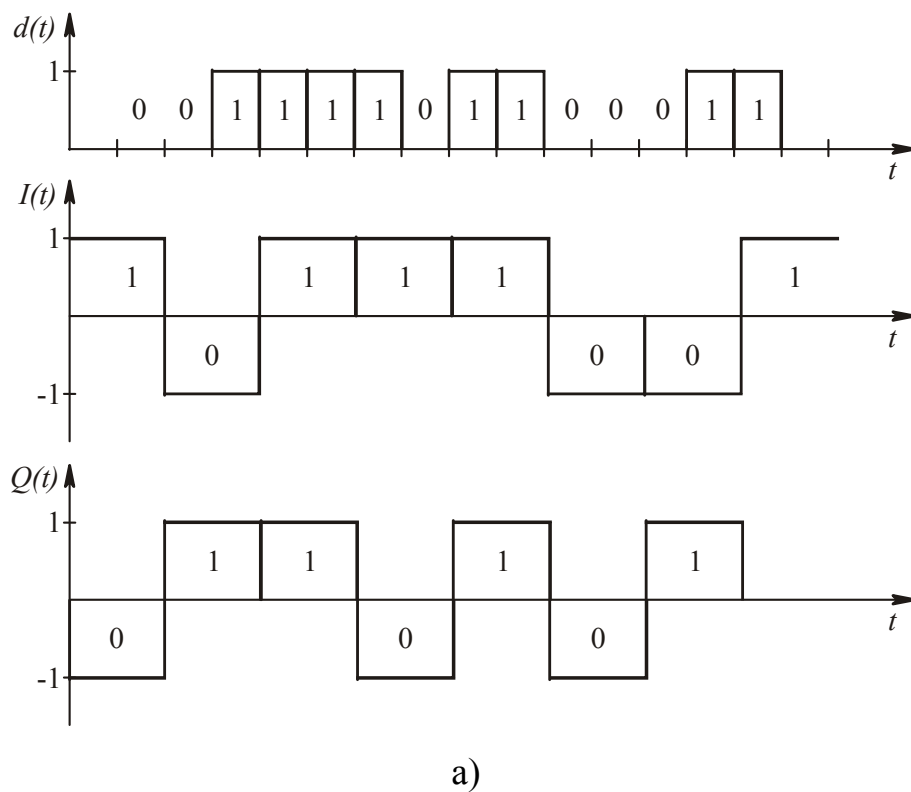
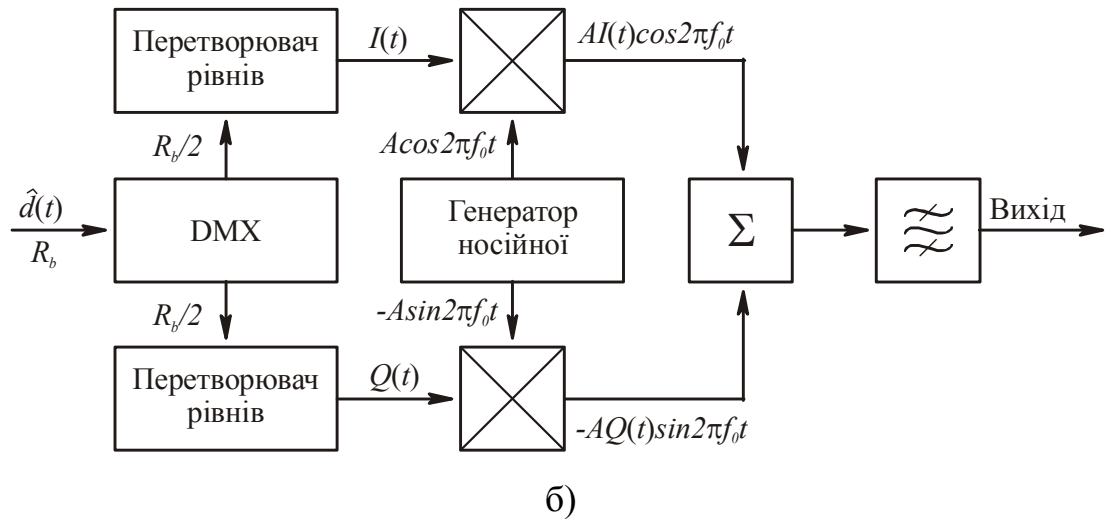


Рисунок 2.3 – Модулятор ФМ-4 (QPSK) сигналів:

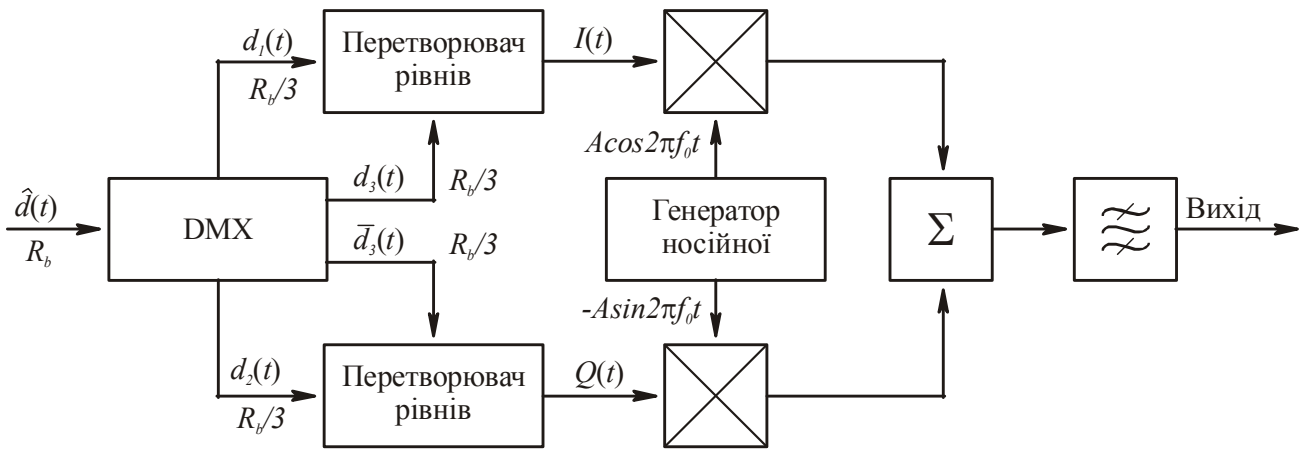
а) структурна схема; б) часові діаграми

QPSK зазвичай реалізується шляхом складання в аналоговому пристрої двох копій сигналу задаючого генератора, одна з яких є синфазною ( $I$ ), а інша квадратурною ( $Q$ ), тобто зсунутою відносно першої на  $90$  град. Перед складанням

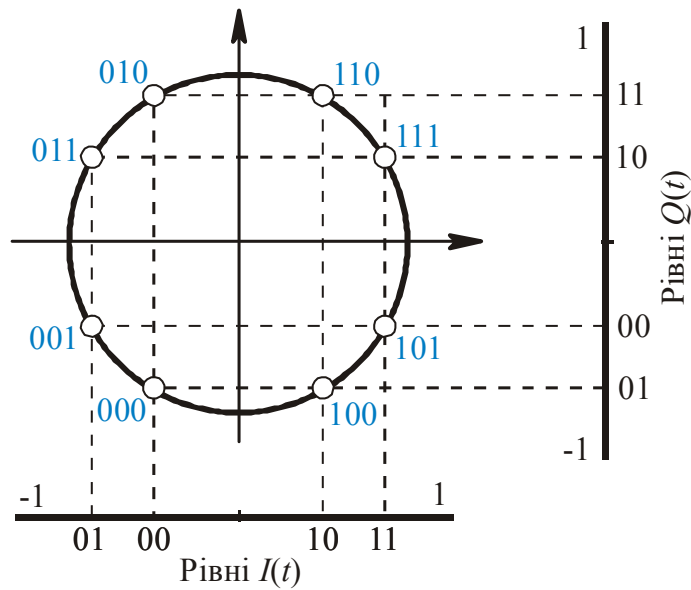
					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

ці сигнали модулюються за методом двопозиційної фазової маніпуляції (тобто зі зсувом фази при зміні символу на 0 або 180 град.). Сума двох модульованих радіочастотних компонент  $I$  та  $Q$  називається символом QPSK. Відповідна кожному символу точка на так званому сузір'ї або ансамблі сигналів займає одну з чотирьох фазових позицій, кожна з яких являє собою набір з двох бітів. Тому, як було сказано вище, для QPSK символна швидкість виявляється вдвічі менше бітової.

У модуляторі сигналів ФМ-8 (8-PSK) група з трьох суміжних двійкових символів визначає одну з восьми можливих фаз несучої  $A\cos 2\pi f_0 t$ . Швидкість передачі (модуляції) зменшується в 3 рази. Схема модулятора ФМ-8, зображена на рис. 2.4, може розглядатися як узагальнення схеми модулятора ФМ-4.



а)



б)

Рисунок 2.3 – Модулятор ФМ-8 (8-PSK) сигналів:

а) структурна схема; б) сигнальне сузір'я

Чотирьохрівневі симетричні модулюючі сигнали  $I$  та  $Q$  каналів модулюють квадратурні несучі  $A\cos 2\pi f_0 t$  і  $-A\sin 2\pi f_0 t$ . Початкове значення фази несучої обрано рівним  $\varphi_0 = \pi/8$ . Кожен із трьох суміжних двійкових символів джерела повідомлень, що розділяються за допомогою демультіплексора, використовуються наступним чином: перший визначає знак модулюючого сигналу в  $I$ -каналі, другий – знак модулюючого сигналу в  $Q$ -каналі, третій – абсолютне значення рівня модулюючих сигналів у  $I$  та  $Q$  каналах.

Модулятори багатопозиційних ФМ сигналів можна реалізувати на базі цифрової технології, використовуючи дискретне представлення гармонійного коливання. Тоді модулятор як основних елементів міститиме ПЗП з керованою адресацією, в якому зберігаються табличні значення функції  $\sin x$ , ЦАП та смуговий фільтр.

## 2.2. Розробка структурної схеми

Конструктивно квадратурний модулятор з підвищеним діапазоном перелаштування складається з чотирьох пов'язаних між собою функціональних вузлів, виконаних на окремих платах:

- генератора DDS, джерела тактової частоти та синтезатора з ФАПЧ;
- квадратурного підвищувального модулятора-перетворювача;
- блока керування;
- блока живлення.

Згодом стане зрозумілим саме такий розподіл і реалізацію даного проекту.

Функціональна схема квадратурного модулятора з підвищеним діапазоном перелаштування представлена на рис. 2.4. В даному випадку обрана саме функціональна схема, а не структурна. Це пояснюється достатньою складністю даного проекту, великою кількістю функціональних блоків та вузлів, роботу та взаємозв'язок між якими краще показувати як симбіоз структурних та функціональних елементів. Це дозволяє краще зрозуміти схему та продемонструвати задумані автором схеми технічні рішення.

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

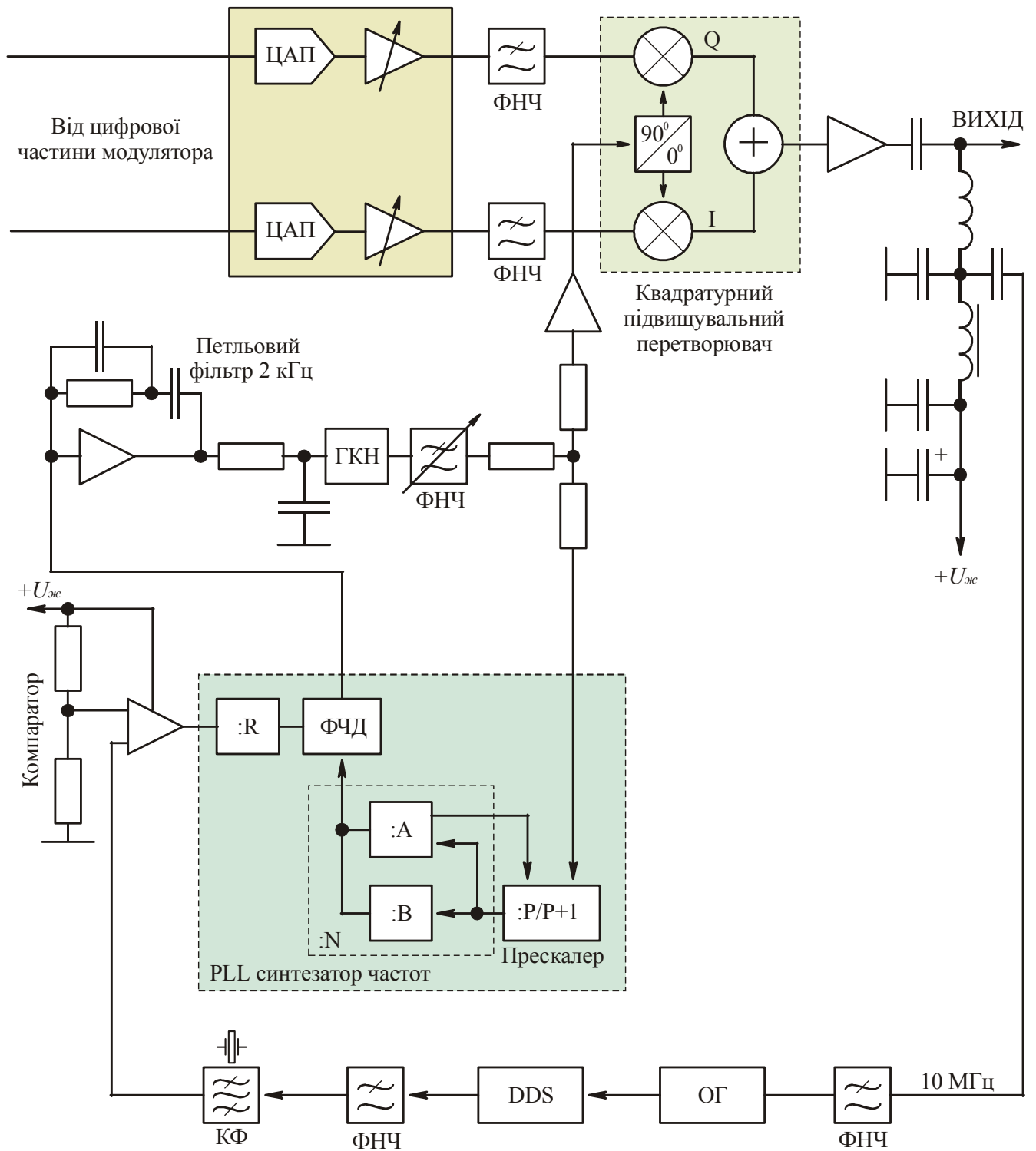


Рисунок 2.4 – Функціональна схема квадратурного модулятора з підвищеним діапазоном перелаштування:

ГКН – генератор керований напругою; КФ – кварцовий фільтр; ОГ – опорний генератор; ФНЧ – фільтр низької частоти; ФЧД – фазочастотний детектор; DDS – генератор прямого цифрового синтезу

Розглянемо докладніше конструкцію основних елементів спроектованого модулятора, який призначений для формування сигналів QPSK/GMSK/QAM.

### 2.2.1. Генератор DDS, джерело тактової частоти та синтезатор з ФАПЧ.

Однією із важливих проблем, яку доводиться вирішувати при конструюванні широкосмугового прямого універсального модулятора (QPSK/GMSK/QAM), є проблема створення високоякісного генератора, який би перелаштовувався в тій же смузі частот. Так, якщо взяти до прикладу стандарт цифрового супутникового зв'язку DVB-S/S2, робочий діапазон, у якому бажано оперативно перелаштовуватися, складає 0,95-2,150 ГГц! Це досить широкий діапазон частот, причому в гігагерцовій області, забезпечити який одним гетеродином надзвичайно важко. Навіть професійне обладнання, яке використовується в даному супутниковому стандарті містить 2 окремих гетеродина, кожен з яких забезпечує свою половину вказаного діапазону.

У нашій розробці ми використали генератор, виконаний за схемою синтезатора частот. Схема синтезатора частот гібридна і є комбінацією методу синтезу сітки частот з використанням традиційної петлі ФАПЧ (PLL) і методу прямого цифрового синтезу (DDS). Використовується один з різновидів гібридної схеми, в якій сигнал, сформований DDS, є опорним сигналом для синтезатора PLL. В свою чергу, сам DDS синтезатор потребує окремого високостабільного джерела опорного сигналу. Але на даний час промисловість випускає широку номенклатуру опорних генераторів (ОГ) з досить високими параметрами – 0,05-0,2 ppm. Крім того, вони мають досить компактний формфактор та мінімальну кількість виводів (як правило 3-4).

Обов'язковою складовою при використанні технологій DDS синтезу є вихідний фільтр низької частоти (ФНЧ), який використовується для усунення бічних складових на виході синтезатора та непотрібного ВЧ шуму.

Взагалі, слід сказати, що техніка кварцової стабілізації досить широко використовується в радіоелектронній апаратурі. Так в нашій розробці, окрім

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

опорного генератора, застосовується ще й кварцовий фільтр (КФ) вибіркової селекції для додаткового пригнічення перешкод від DDS генератора.

Наступною складовою нашої розробки є синтезатор на основі кола ФАПЧ (англ. PLL), який містить ряд подільників частоти (для опорного сигналу DDS генератора і генератора керованого напругою) та фазочастотний детектор. Задачею даного блоку є порівняння цих двох частот та вироблення сигналу помилки у вигляді напруги підлаштування ГКН. Тобто використання даної схеми – класичне. Задача петльового фільтра в схемі ФАПЧ – максимально знизити рівень ВЧ компонент у сигналі помилки петлі ФАПЧ (PLL) та унеможливити модуляцію вихідного сигналу ГКН.

Оскільки в передавачі використовується метод прямої модуляції несучої, то частота ЗГ дорівнюватиме центральній частоті радіоканалу. Найпридатнішою для ЗГ в цьому випадку буде схема на основі петлі ФАПЧ (PLL), яка за рахунок перелаштування по частоті дозволить сформувати потрібну сітку частот з дрібним кроком. Стандарт DVB-S не висуває дуже високих вимог щодо точності квадратурного модулятора. Але стандарт все ж таки вимагає, щоб при змішуванні  $I$  та  $Q$  складових гетеродина з відповідними сигналами основної смуги передавач забезпечував малу помилку амплітуди вектора (EVM, error vector magnitude) у вихідному сигналі. Особливо жорсткими стають ці вимоги у тих випадках, коли сигнали є вузькосмуговими (тобто символна швидкість даних є відносно низькою), тому стабільність частоти ЗГ повинна бути високою, а його фазовий шум – низьким. Для сигналів з модуляцією QPSK середньоквадратичне значення EVM на виході модулятора має дорівнювати 2,7%. Таким чином, такі параметри, як смуга пропускання петлі ФАПЧ та інтегральна фазова помилка, є визначальними для ФАПЧ. В якості критерію для вибору типу схеми та визначення особливостей проектування синтезатора в даному проекті використовувалося середньоквадратичне значення повної фазової помилки. Типове значення середньоквадратичної помилки по фазі, викликаної фазовим шумом, для таких синтезаторів може бути менше або дорівнює 0,5 град., що є задовільним для

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

більшості застосувань. У цій конкретній системі схема ФАПЧ має бути розроблена зі смугою пропускання в режимі замкнутої петлі приблизно 2,5 кГц.

Велику увагу довелося також приділити розробці високоякісного керованого напругою генератора (ГКН або VCO), параметри якого повністю відповідали б завданням даної розробки. Адже хотілося створити універсальний синтезатор, який зможе використовуватися в якості джерела сигналу з цифровим перелаштуванням аж до 2,5 ГГц. Подібні задачі завжди являються певним компромісом між діапазоном частот, функціональністю та високими технічними параметрами.

### **2.2.2. Квадратурний підвищувальний модулятор-перетворювач.**

Вихідний сигнал додатково фільтрується та розгалужується: повертається у кільце ФАПЧ та надходить на квадратурний підвищувальний модулятор-перетворювач. На інші входи модулятора поступають самі модулюючі сигнали цифрової частини  $I$  та  $Q$ . В результаті складання квадратурних складових, промодульованих відповідними ортогональними носійними коливаннями, формується вихідний сигнал. Даний сигнал не потребує якоїсь додаткової постобробки. Єдине, що логічно доцільно встановити на виході схеми модулятора – буферний підсилювач.

### **2.2.3. Блок керування.**

Будь-який сучасний радіоелектронний виріб неможливий без мікроконтролерних засобів керування. Квадратурний модулятор не є винятком і складається з мікроконтролера, як основи блока керування, LCD-дисплея, локальних органів керування (енкодер) та схем формування керуючих сигналів (генератором DDS, синтезатором PLL та напруги перелаштування за частотою ГКН та ФНЧ). Енкодер являється найбільш вдалим органом керування, який заміняє собою локальну клавіатуру з 10-12 кнопок, має досить компактну та ергономічну будову і дозволяє здійснювати всі необхідні операції налаштування.

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

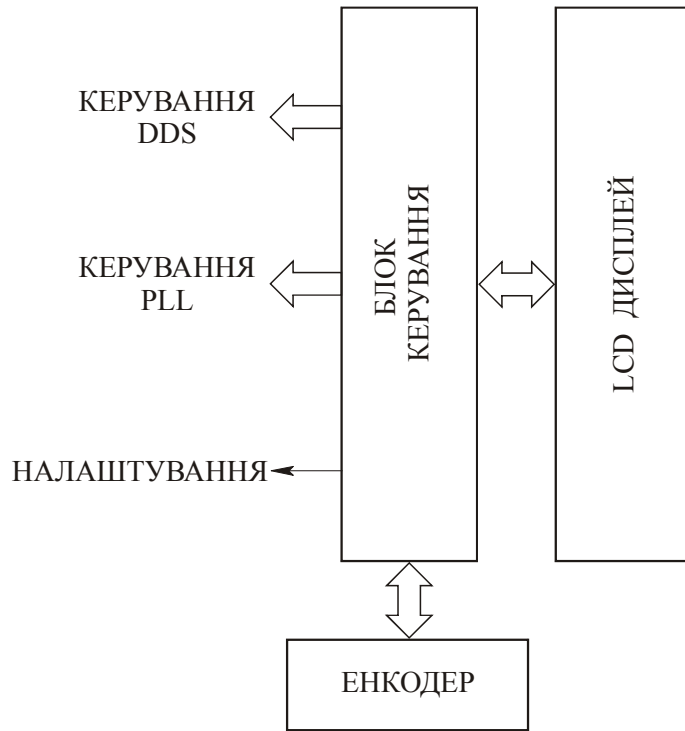


Рисунок 2.5 – Структурна схема блока керування модулятором

#### 2.2.4. Блок живлення.

Блок живлення квадратурного модулятора також специфічний. Він розділений окремо на цифрову та аналогову частини, в кожній з яких формується ряд власних напруг. Так в цифровій частині – 3,3 В і 5 В. А в аналоговій – 3,3 В, 5В, 12 В і 23 В. Вхідна напруга самого блока живлення обрана із стандартного ряду промислових адаптерів – 24 В.

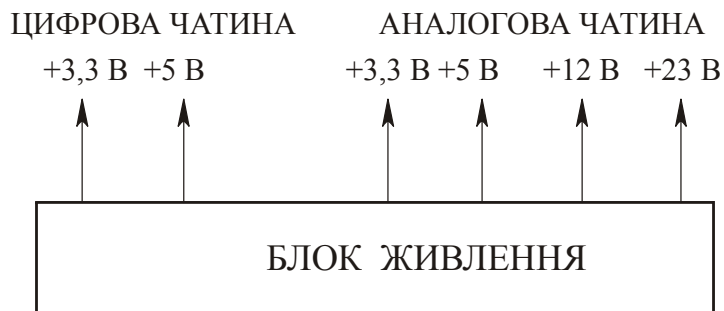


Рисунок 2.6 – Структурна схема блока живлення

### 2.3. Цифрова частина модулятора

Цифрова частина модулятора не входить до складу даного проекту, але хотілося би цю частину описати і надати ряд рекомендацій. На рис. 2.7 показана структурна схема одного з можливих варіантів цифрової частини. Даний варіант призначений для роботи з асинхронним транспортним потоком даних, що передаються по стандартній восьмирозрядній шині паралельного інтерфейсу, що робить модулятор більш універсальним при роботі з різними кодерами та здатним адаптуватися під будь-який з послідовних інтерфейсів. Таким чином, блоки, розташовані на рис. 2.7 у двох верхніх рядах, здійснюють операції над байтами, а блоки, розташовані в нижньому ряду, над бітами. Джерелом сигналу є або, наприклад, реальний транспортний потік, сформований кодером MPEG-2, або внутрішнє випробувальне джерело даних за вибором.

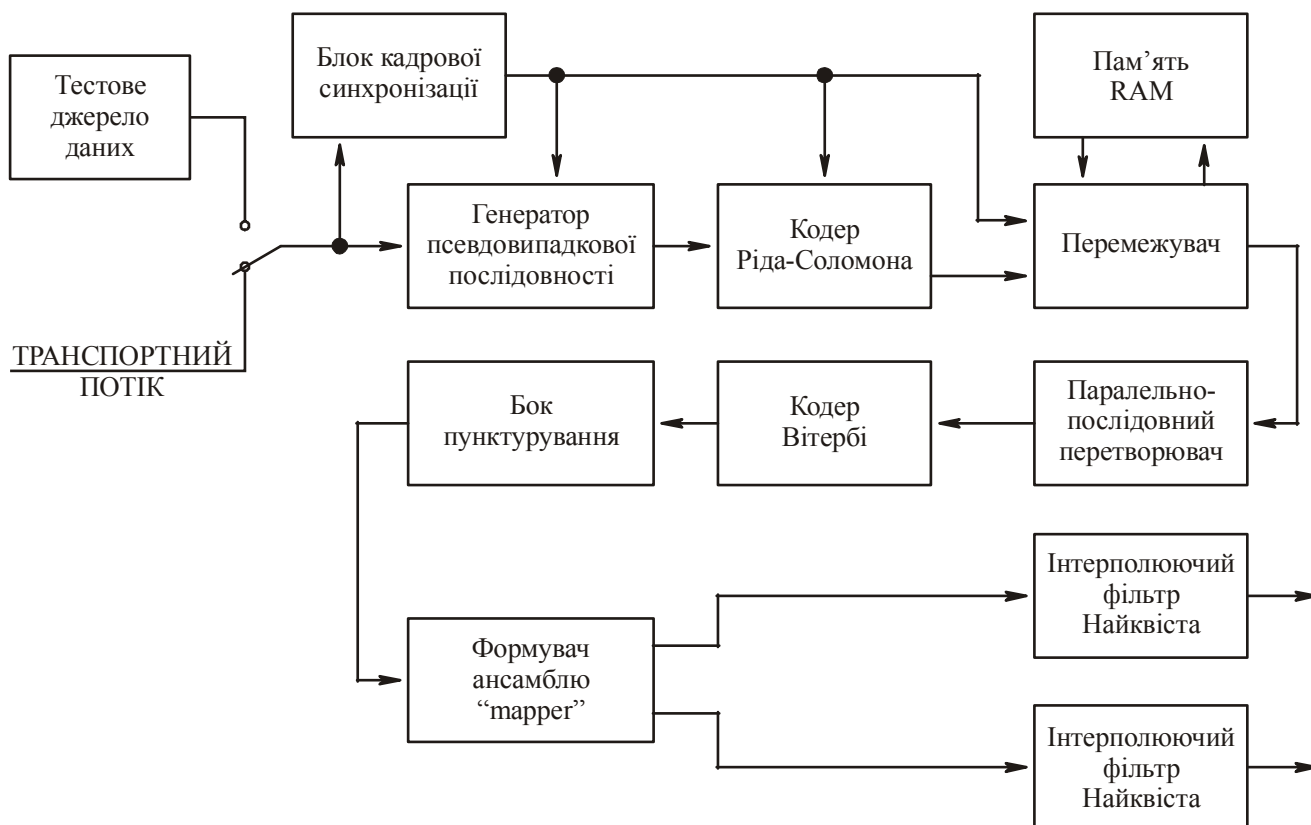


Рисунок 2.7 – Цифрова частина модулятора

Розглянемо основні блоки цифрової частини модулятора з погляду виконуваних ними функцій. Блок кадрової синхронізації витягує сигнал кадрової синхронізації з транспортного потоку з метою синхронізації інших блоків модему. Генератор псевдовипадкової послідовності байтів (PRBS) скремблює потік даних за допомогою псевдовипадкового сигналу, гарантуючи мінімальну кількість перемикань у сигналі, яка буде потрібна для синхронізації по бітах в демодуляторі.

В якості кодера прямого виправлення помилок використовується кодер Ріда-Соломона RS(255,239,8), укорочений до RS(204,188,8). Перемежувач (Interleaver) реорганізує потік даних. Його головне призначення полягає в перерозподілі пакетних помилок за багатьма кодовими словами (які є блоками Ріда-Соломона довжиною по 204 байти). Він обробляє вхідний блок, що складається з 188 байтів (пакет-транспортного потоку MPEG-2), і додає 16 надлишкових байтів, які допомагають приймачеві виправляти пакетні помилки передачі. Блок паралельно-послідовного перетворювача перетворює потік байтів у потік біт, який потім надходить на згортковий кодер (кодер Вітербі). Згортковий кодер виготовляє по два біти на кожен вхідний біт.

Щоб виключити деякі з вироблених надлишкових бітів, використовується пунктурування. (Пунктурування – це процес видалення деяких з паритетних бітів після кодування). Кодове відношення (відношення кількості доданих бітів до загальної кількості бітів інформації), що вибирається за допомогою джамперів, може становити 1/2, 2/3, 3/4, 5/6 або 7/8. За рахунок варіації кодового відношення змінюється як швидкість передачі даних, так і ступінь стійкості до помилок. Потім формувач ансамблю сигналів QPSK (mapper) з даних, що надходять на нього з блоку пунктурування, виробляє сигнал QPSK і спрямовує його на два помножуючих на 4 інтерполюючих фільтри, що реалізують характеристику типу «корінь квадратний з піднесеного косинуса», які необхідні для запобігання міжсимвольній інтерференції при проходженні цифрового сигналу по радіоканалу з обмеженою смугою пропускання.

Оскільки зазначена структура модулятора та його параметри суворо відповідають стандарту DVB-S, сформований даним модулятором сигнал може

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

бути прийнятий за допомогою стандартного супутникового тюнера цифрового телебачення зі швидкістю передачі 4,5 МБіт/с, при якій досягається високоякісна передача цифрового мовлення.

Аналогова частина модулятора може працювати також із низькошвидкісними синхронними сигналами. Завдяки високій стабільності частоти і низькій спектральній щільності потужності фазового шуму, даний модулятор може обробляти найнижчі потоки плезіохронної ієрархії (Т1 або Е1).

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

## ВИСНОВКИ ДО РОЗДІЛУ 2

1. В розділі розглянуто згальні вимоги до побудови сучасних модуляторів. Особливу увагу приділено квадратурним модуляторам, які в основному використовуються для формування сигналів в каналах сучасних телекомунікаційних систем.

2. Розроблено структурну схему квадратурного модулятора з підвищеним діапазоном перелаштування. Детально розглянуто всі складові, блоки та функціональні вузли.



3. Приведена структурна схема одного з можливих варіантів цифрової частини модуляційного тракту, який призначений для роботи з асинхронним транспортним потоком даних, що передаються по стандартній восьмирозрядній шині паралельного інтерфейсу і робить модулятор більш універсальним при роботі з різними кодерами та здатним адаптуватися під будь-який з послідовних інтерфейсів. Встановлено, що даний модулятор може працювати також із низькошвидкісними синхронними сигналами. Завдяки високій стабільності частоти і низькій спектральній щільності потужності фазового шуму, даний модулятор може обробляти найнижчі потоки плезіохронної ієрархії (T1 або E1).

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

### 3. РОЗРАХУНОК СХЕМИ ЕЛЕКТРИЧНОЇ ПРИНЦИПОВОЇ

Суть розробки полягає в створенні універсального QPSK/GMSK/QAM модулятора з підвищеним діапазоном перелаштування (0,95 до 2,15 ГГц) з роздільною здатністю 0,1 Гц для діапазонів УВЧ/НВЧ. Пристрій має також досить високу стабільність частоти з високою спектральною чистотою. Синтезатор, який входить до складу модулятора, забезпечує безперервне перелаштування в усій заданій смузі з дуже хорошими параметрами фазового шуму поблизу несучої.

Як вже було сказано вище, ми обрали гібридну топологію PLL/DDS, в якій успішно поєднуються переваги двох технологій: методу прямого цифрового синтезу частот (DDS) та традиційної технології синтезу на основі петлі фазового автопідстроювання частоти (PLL). Перш ніж такий гібридний метод став реалізованим на практиці, частотний синтез за технологією PLL був пов'язаний з не вигідними співвідношеннями між розміром кроку перелаштування по частоті, рівнями присутніх у вихідному спектрі паразитних продуктів та загальною складністю схеми синтезатора. Зазвичай у гібридних синтезаторах мікросхема DDS виробляє стабільний і чистий опорний сигнал, який прецизійно перелаштовується для звичайного синтезатора з PLL. Вихідний сигнал гібридного синтезатора перелаштовується з дрібним кроком завдяки тому, що в якості опорного сигналу для PLL використовується сигнал DDS. Таким чином, гібридний синтезатор перебиває діапазон частот, який типовий для синтезатора з PLL, а перелаштування по частоті з дрібним кроком досягається за рахунок використання DDS як джерела опорного сигналу для PLL, щоб стати повною заміною для технології PLL. Тому на даному етапі технологія DDS застосовується для того, щоб побудувати синтезатор з PLL, що має високу точність перелаштування за частотою, конкурентоспроможну спектральну чистоту, невелику загальну складність низьку вартість.

					КПТР.019035.01.07 ПЗ			
Зм.	Аркуш	№ докум.	Підпис	Дата	Квадратурний модулятор з підвищеним діапазоном перелаштування Пояснювальна записка	Літера	Аркуш	Аркушів
Розробив		Кучерявий Є.						
Перевірів		Таранчук А. А.						
Н. контр.		Стецюк В. І.						
Зав.		Підченко С. К.				ХНУ, гр. ТР2с-19-1		

### 3.1. DDS Генератор.

Мікросхем DDS генераторів на ринку достатньо багато. Але, проаналізувавши дану ситуацію, було вирішено зупинитися на AD9852 ф. Analog Devices. Даний DDS використовується для того, щоб сформувати прецизійний опорний сигнал для синтезатора з PLL, що має частоту близько 10,7 МГц. AD9852 – повнофункціональний квадратурний КМОП синтезатор із швидкодією 300 MSPS та високим ступенем інтеграції. В ньому використовується комбінація вдосконаленої технології прямого цифрового синтезу (DDS) та двох швидкодіючих високоякісних квадратурних ЦАП, що забезпечує синтез квадратурних сигналів з цифровим програмуванням частоти. При подачі сигналу від зовнішнього стабільного джерела опорної частоти мікросхема формує високостабільні синусоїдальний і косинусоїдальний вихідні сигнали з програмованими частотою, фазою та амплітудою із частотою до 150 МГц. Інноваційне швидкодіюче ядро DDS AD9852 забезпечує 48-розрядну роздільну здатність за частотою (1 мкГц при частоті опорного сигналу 300 МГц). Використання 17 старших бітів результату акумулятора гарантує високий динамічний діапазон, вільний від паразитних складових (англ. SFDR, Spurious-Free Dynamic Range – безрозмірна величина, рівна відношенню потужності корисного вузькосмугового сигналу (носійної) до потужності найбільш потужної паразитної частотної складової (гармоніки). Формування PSK сигналів із вищим порядком модуляції здійснюється зміною значення фази через інтерфейс вводу/виводу. 12-розрядні ЦАП каналів  $I$  та  $Q$  у комбінації з інноваційною архітектурою DDS забезпечують чудові параметри широкосмугового та вузько-смугового коефіцієнта SFDR. ЦАП каналу  $Q$  може бути сконфігурований як програмований користувачем керуючий ЦАП, якщо функція формування квадратурних сигналів не потрібна. Використання управляючого ЦАП у поєднанні з компаратором спрощує статичне управління скважністю для формування високошвидкісних тактових сигналів.

Два 12-розрядні цифрові помножувачі дозволяють реалізувати програмовану амплітудну модуляцію, амплітудну маніпуляцію зі згладженими імпульсами і точне управління амплітудою квадратурних вихідних сигналів. Компонент також

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

підтримує можливість автоматичної розгортки за частотою широкої смуги. Програмована схема множення частоти REFCLK з коефіцієнтом множення від 4× до 20× дозволяє формувати внутрішній системний тактовий сигнал із частотою до 300 МГц із зовнішнього опорного тактового сигналу меншої частоти. Це, у свою чергу, позбавляє складнощів і матеріальних витрат, пов'язаних з реалізацією джерела тактової частоти 300 МГц. AD9852 також може безпосередньо тактуватися зовнішнім сигналом частотою 300 МГц, що надходить через несиметричний або диференціальний вхід. Крім того, він підтримує стандартну частотну маніпуляцію (FSK) з керуванням від одного зовнішнього виводу або частотну маніпуляцію з лінійною зміною частоти, що дає підвищену якість спектральних характеристик.

Синусоїдальний вихідний сигнал (після зовнішньої фільтрації) може бути перетворений на прямокутні імпульси за допомогою внутрішнього компаратора для формування тактових сигналів.

Обрана мікросхема має наступні технічні параметри:

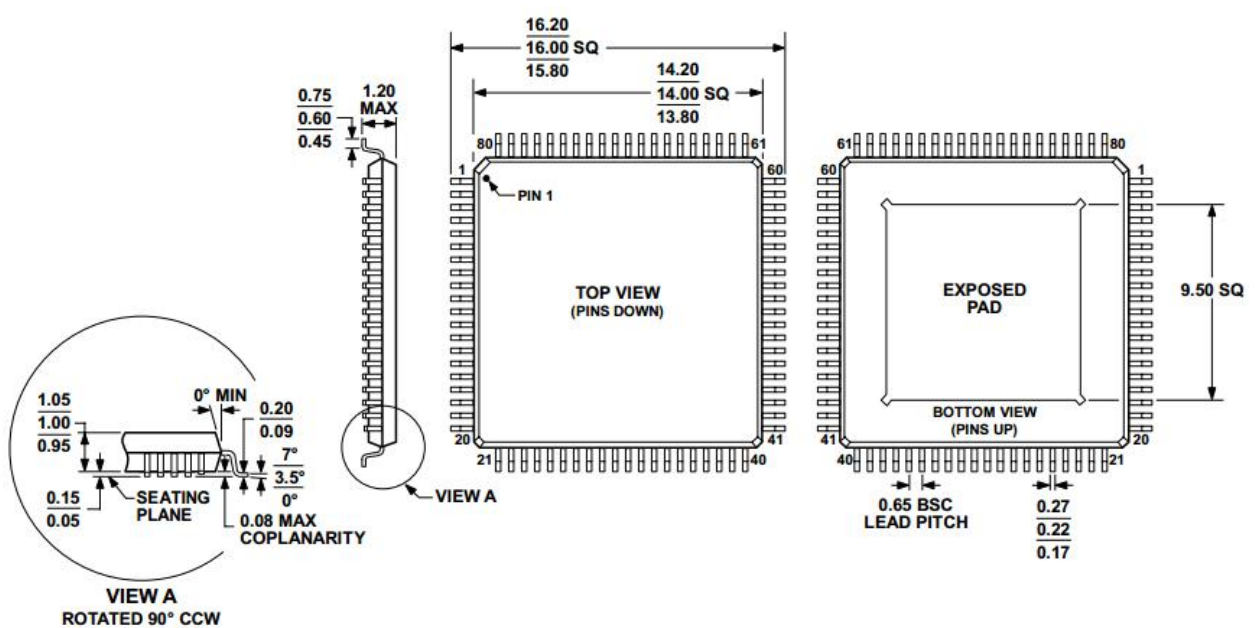
- два інтегровані 12-розрядні ЦАП;
- компаратор з дуже високою швидкодією, середньоквадратичне тремтіння фази 3 пс;
- програмований помножувач частоти опорного тактового сигналу з коефіцієнтом від 4× до 20×;
- два 48-бітні програмовані регістри частоти;
- два 14-бітних програмованих регістри зсуву фази;
- функції програмованої (12-біт) амплітудної модуляції та маніпуляції зі згладжуванням вихідного імпульсу;
- формування сигналів FSK та BPSK з керуванням від одного зовнішнього виводу;
- формування сигналів PSK з керуванням фазою через інтерфейс вводу/виводу;
- лінійна або нелінійна частотна модуляція з функцією утримання частоти під керуванням одного зовнішнього виводу;
- автоматична двонаправлена частотна розгортка  $\text{SIN}(x)/x$ .

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

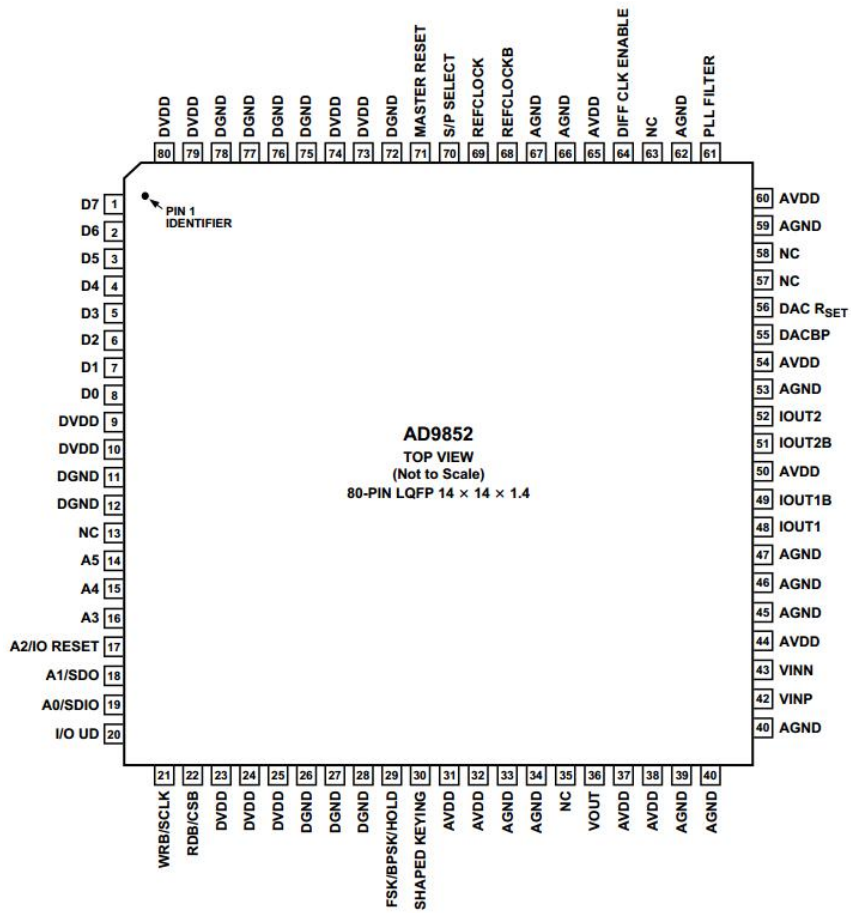
Таблиця 3.1 – Технічні характеристики DDS генератора AD9852

Корпус	LQFP-80
Тип мікросхеми	direct digital synthesis
Розрізнявальна здатність	12 біт
Напруга живлення	3,14...3,47 В (DC)
Струм живлення (DC)	755 мА
Частота тактування	300 Msps
Монтаж	SMD
Тип модуляції сигналів	FSK, BPSK, PSK, лінійна частотна модуляція, АМ
Частота	300 мГц
Діапазон робочих температур	-40...+85 С
Інтерфейс	- послідовний 10 МГц, 2- або 3-проводний SPI-сумісний (Serial), - 8-розрядний 100 МГц Parallel

Зовнішній вигляд та призначення виводів мікросхеми DDS генератора AD9852 ф. ANALOG DEVICES представлені на рис. 3.1.



a)



б)

Рисунок 3.1 – Зовнішній вигляд а) та призначення виводів б) ІМС AD9852

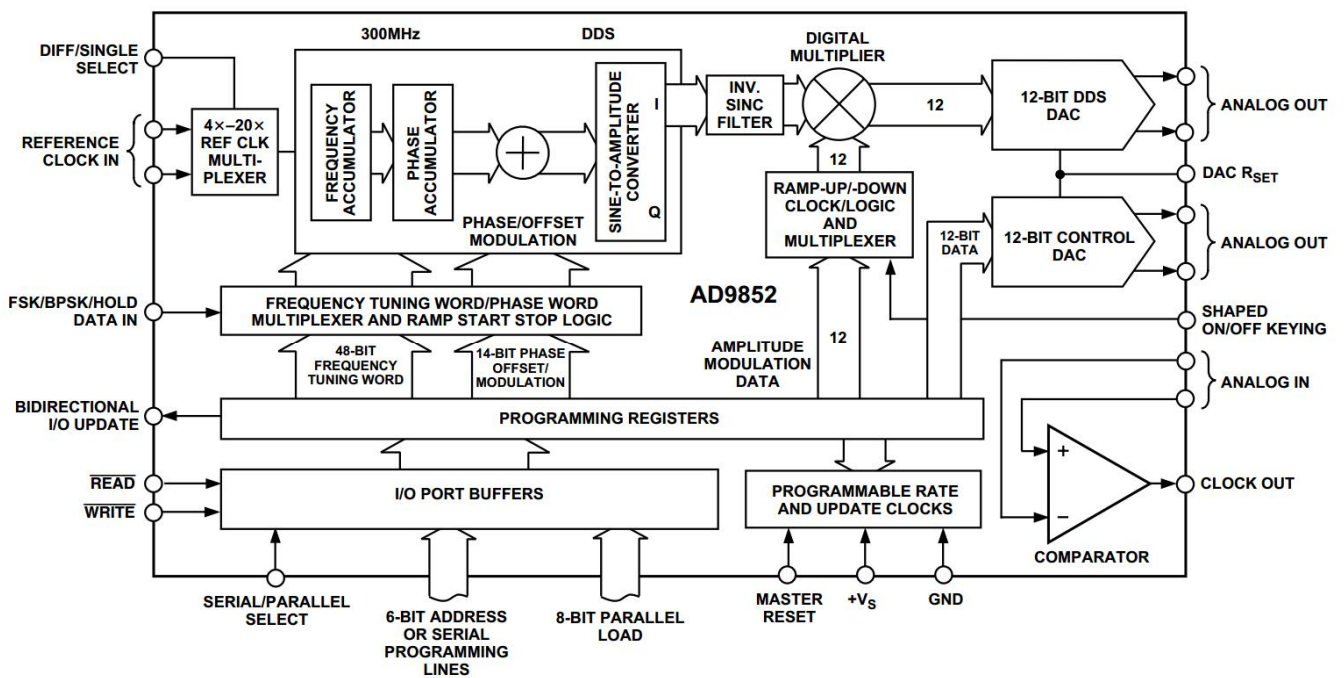


Рисунок 3.2 – Внутрішня архітектура DDS генератора AD9852

На рисунках 3.3 показано широкосмугове гармонійне відношення SFDR для AD9852 від 19,1 МГц до 119,1 МГц основного виходу, опорний тактовий сигнал рівний 30 МГц із внутрішнім множником REFCLK=10×. Кожен графік зображується від 0 МГц до 150 МГц (Найквіст).

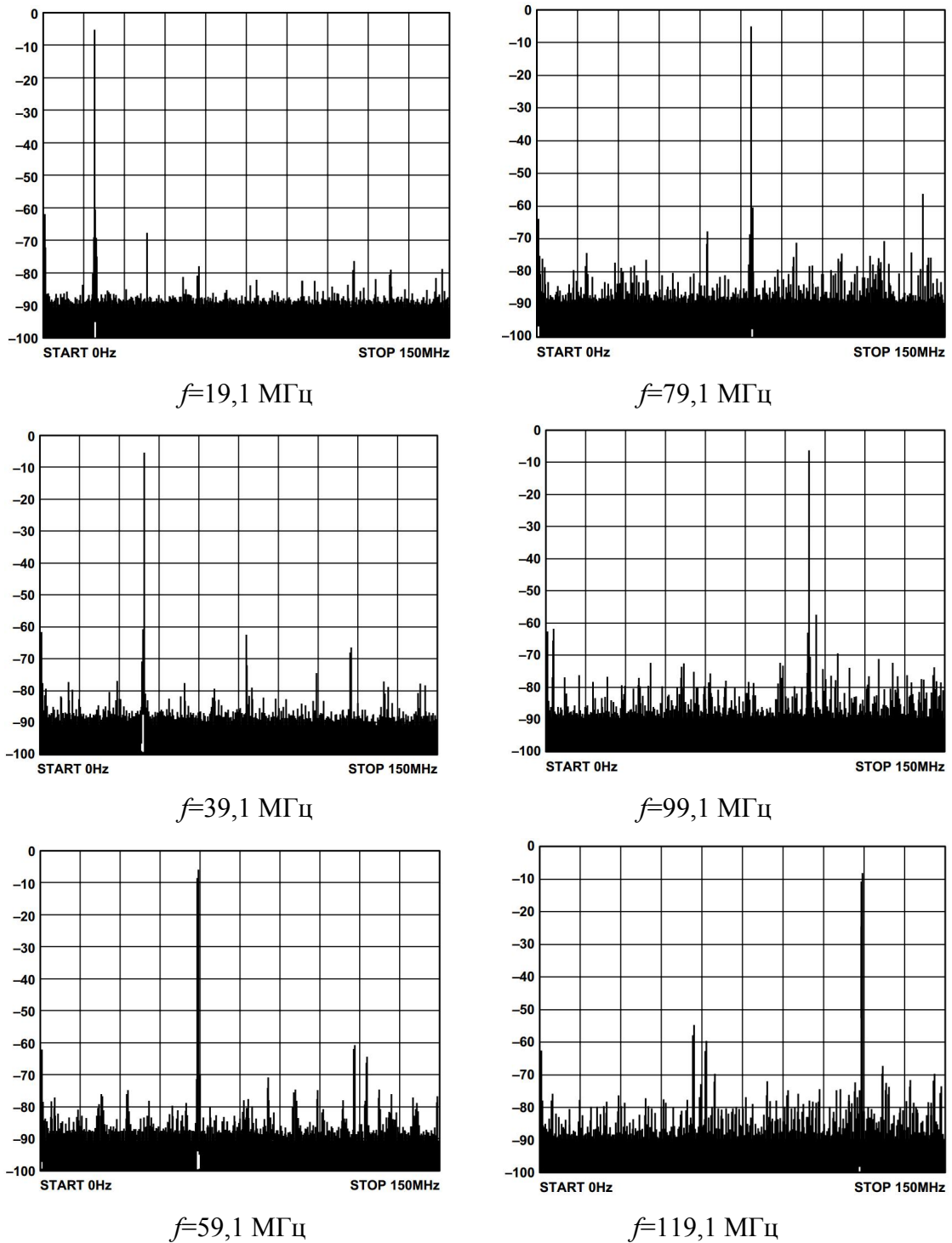
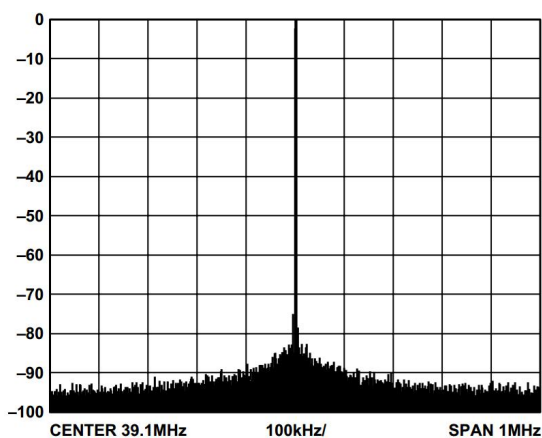
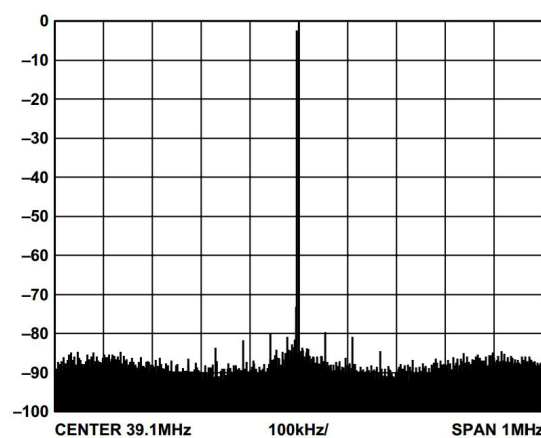


Рисунок 3.3 – Відношення SFDR для DDS генератора AD9852

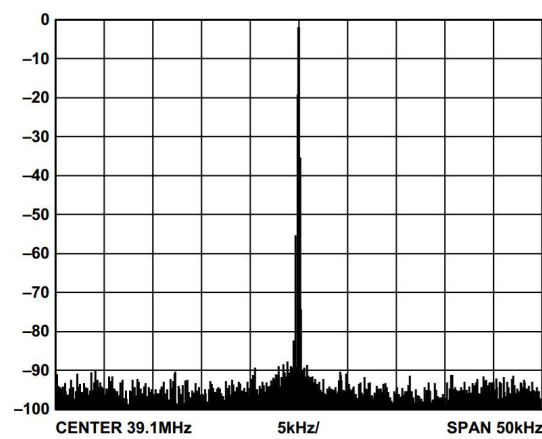
На рисунках 3.4 показано компроміс між підвищеним рівнем шуму, підвищеним фазовим шумом (PN) і дискретною паразитною енергією, коли задіяна внутрішня схема помножувача REFCLK (300 МГц). Показано графіки з широкими (1 МГц) і вузькими (50 кГц) діапазонами для вузькосмугового SFDR, 39.1 МГц.



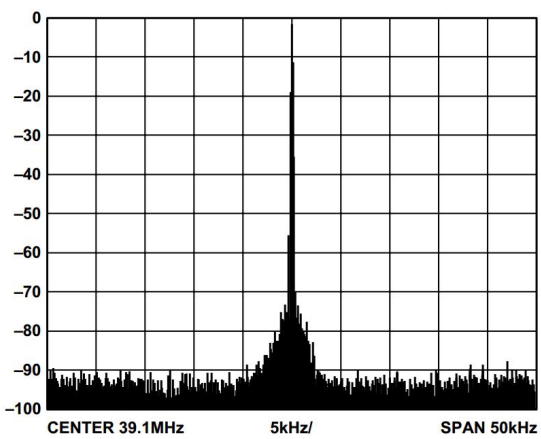
а)  $F_{REFCLK}=300$  МГц без внутрішнього множника



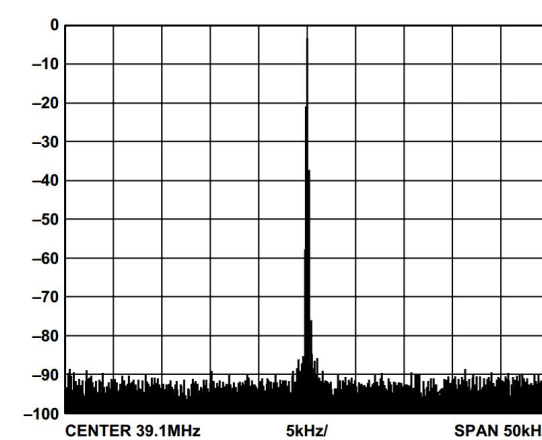
г)  $F_{REFCLK}=30$  МГц з множником REFCLK=10×



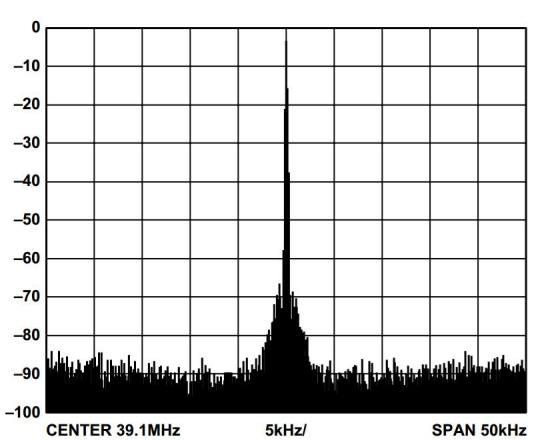
б)  $F_{REFCLK}=300$  МГц без внутрішнього множника



д)  $F_{REFCLK}=30$  МГц з множником REFCLK=10×



в)  $F_{REFCLK}=100$  МГц без внутрішнього множника



е)  $F_{REFCLK}=10$  МГц з множником REFCLK=10×

Рисунок 3.4 – Порівняльні графіки для DDS AD9852



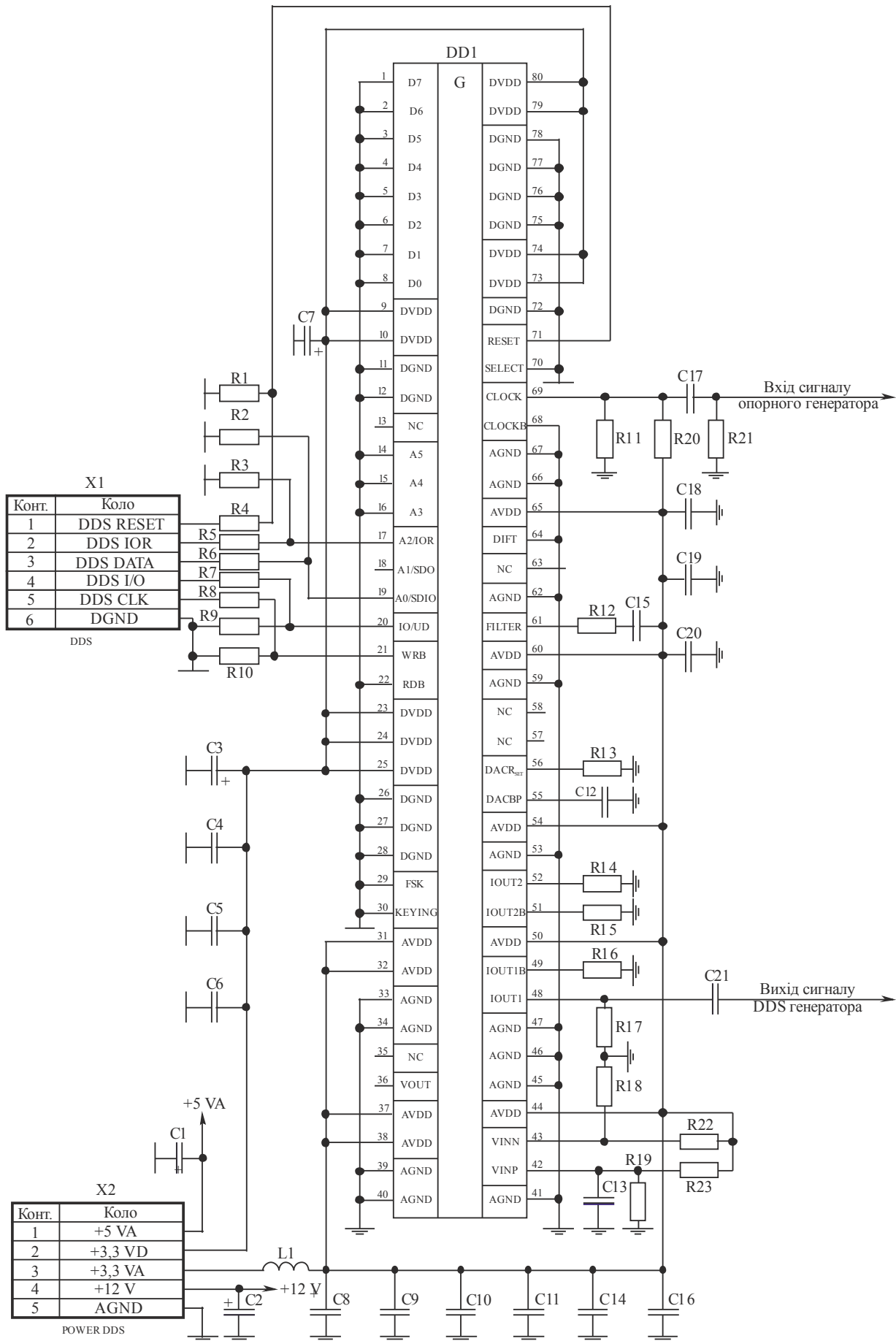


Рисунок 3.6 – Схема електрична принципова DDS генератора

На вивід 69 ІМС DD1 поступає сигнал тактування від опорного генератора (ОГ) високої стабільності. А сформований вихідний сигнал знімається з виводу 48 через конденсатор С21 і поступає на фільтр вибіркової селекції (рис. 3.7), налаштований на центральну частоту опорного сигналу петлі PLL – 10,7 МГц. Це недорогий монолітний 4-резонаторний кварцовий фільтр ECS-10.7-15В із шириною смуги пропускання 15 кГц ( $\pm 7,5$  кГц) та смугою затримки 25 кГц (рис. 3.8). Але даний фільтр дуже важливий, так як від у нашому синтезаторі вирішує надзвичайно важливе завдання – пригнічення будь-яких широкосмугових перешкод від DDS.

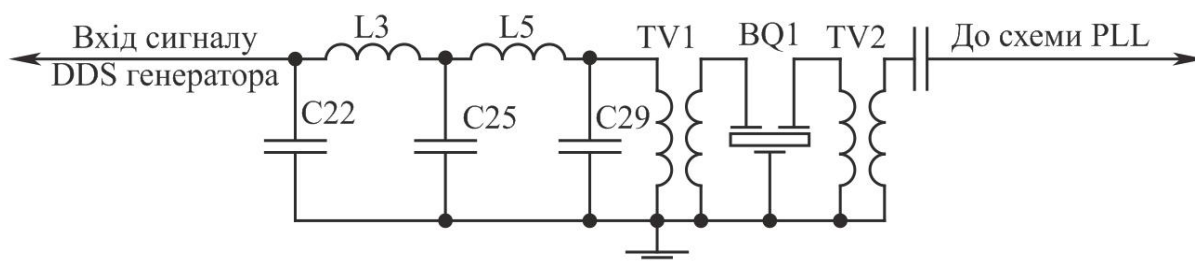


Рисунок 3.7 – Схема електрична додаткового фільтра DDS

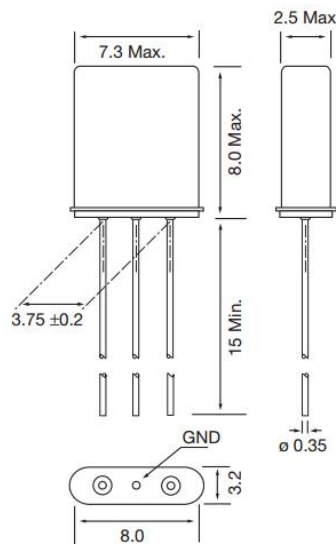
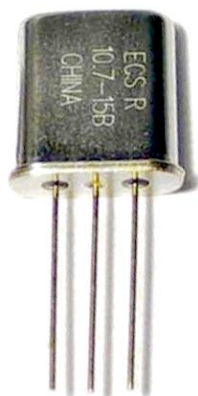


Рисунок 3.8 – Зовнішній вигляд 4-резонаторного кварцового фільтра ECS-10.7-15В





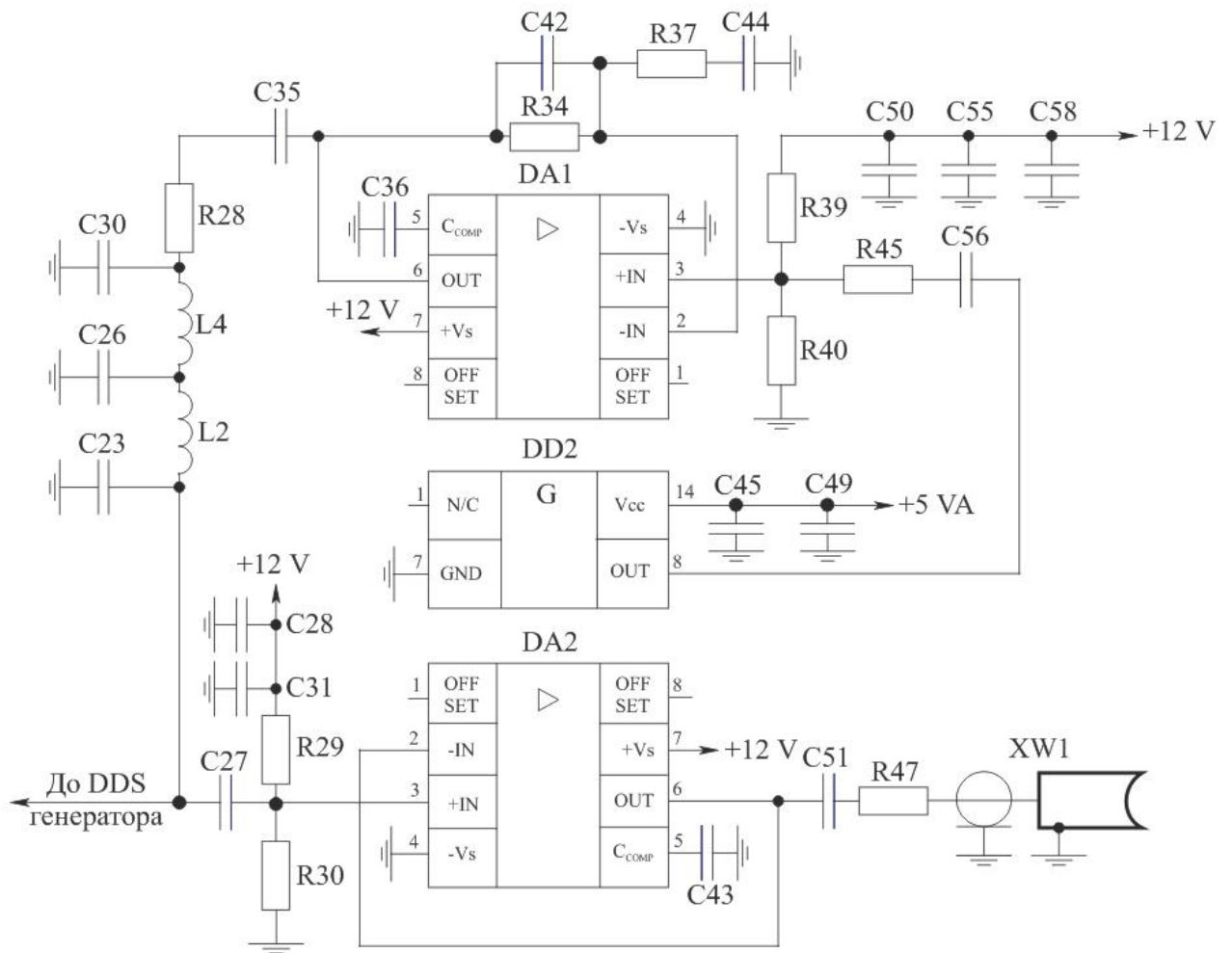


Рисунок 3.11 – Схема електрична принципова опорного генератора та буферних підсилювачів

Згідно з технічною специфікацією Analog Devices для AD9852, на вхідний вивід REFCLK повинен бути поданий або нормальний для логіки CMOS сигнал прямокутної форми з рівнем 3,3, або синусоїдальний сигнал з розмахом 1 В, зміщений постійною напругою 1,6 В. Резистори R11 і R20 (рис. 3.6) встановлюють точку зсуву 1,6 для входу REFCLK і забезпечують стандартну величину навантаження з вхідним опором 50 Ом для джерела сигналу 10,7 МГц, а блокування по постійному струму здійснюється конденсатором C17. Розмаху напруги синусоїдального сигналу 1 В відповідає потужність на навантаженні DD1, що дорівнює приблизно +4 дБм. Насправді DDS нормально працює при рівнях сигналу тактової частоти від -10 дБм (розмах дорівнює 200 мВ) до +10 дБм (розмах 2 В). Мікросхема DDS перестає працювати при рівні тактового сигналу -15 дБм.

Сформований генератором сигнал через роздільний конденсатор C56 подається на вхід підсилювача DA1 типу AD829 (рис. 3.12). Резисторами R39 і R40 забезпечується підтяжка по додатному потенціалу за постійним струмом.

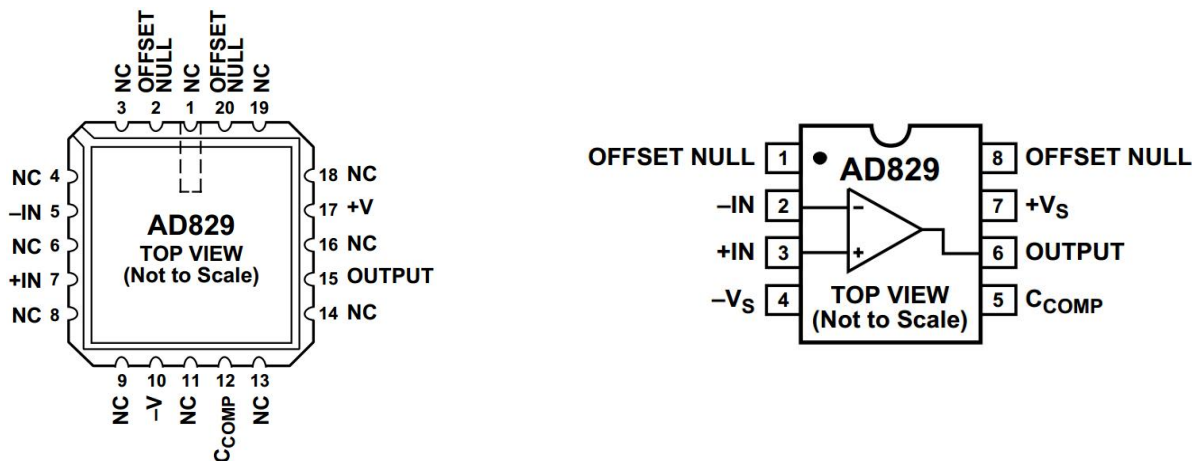


Рисунок 3.12 – Зовнішній вигляд та призначення виводів ІМС AD829

Мікросхема має підвищений рівень живлення (+12 В), в порівнянні з DDS. Напряга живлення поступає на вивід 7 ІМС DA1.

Підсилений сигнал знімається з виводу 6 і через роздільний конденсатор C35 та додатковий фільтр низької частоти (C30L4C26L2C23) подається на вхід тактування DDS генератора, а також розгалужується на окремий буферний підсилювач DA2. Вихід підсилювача DA1 охоплений послідовним зворотнім зв'язком з власним інвертуючим входом (вив. 2). Елементи R34C42 здійснюють регулювання коефіцієнта підсилення, а R37C44 – частотну корекцію каскаду.

Буферний підсилювач DA2 – аналогічний – AD829. Різниця полягає лише в 100% зворотному зв'язку, тобто рівень сигналу на вході мікросхеми достатній, а роль підсилювача полягає тільки в буферній розв'язці блоку генерації та наступних каскадів (схеми самого квадратурного модулятора). Таким чином, сформований прецизійним опорним генератором сигнал 10,7 МГц з виходу буферного підсилювача DA2 через роздільний конденсатор C51 та обмежуючий резистор R47 виводиться з плати А1 на ВЧ роз'єм ХW1.

### 3.3. Синтезатор PLL.

Синтезатор на основі кільця ФАПЧ (PLL) містить наступні складові: безпосередньо сам PLL синтезатор, петльовий фільтр, генератор керований напругою (ГКН), та регульований фільтр низької частоти (ФНЧ). Схема електрична принципова представлена на рис.

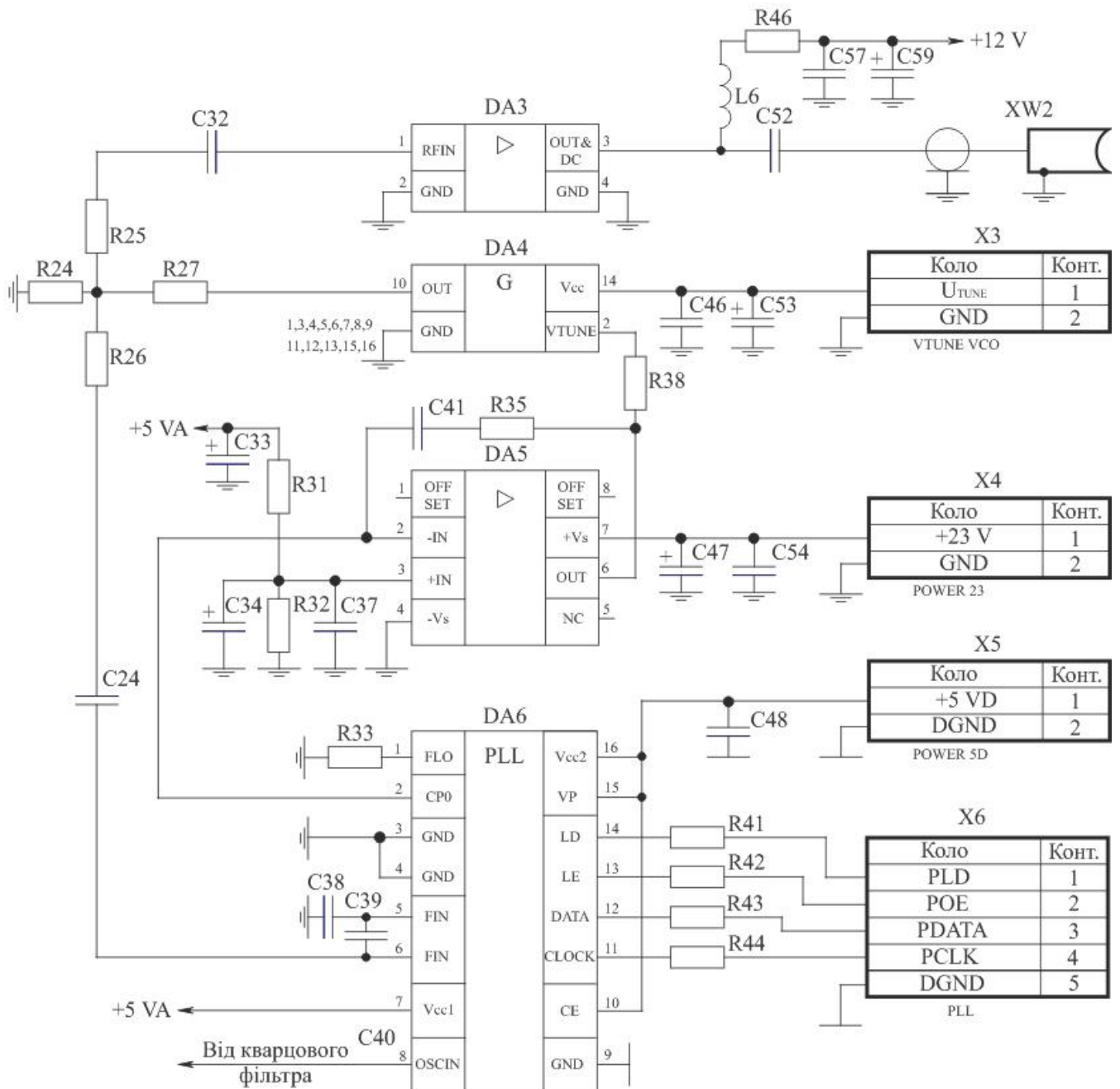


Рисунок 3.13 – Схема електрична принципова синтезатора частот з PLL

Вирішальний параметр будь-якого синтезатора частот з PLL – це спектральна чистота його вихідного сигналу. Фазовий шум, відомий також як «джитер», викликаний випадковими короткочасними флуктуаціями фази несучої, і може бути наслідком багатьох причин. Амплітудний шум – інший аспект комплексних шумових параметрів, який являється несуттєвим у даному випадку. Це пояснюється тим, що сигнал гетеродину, зрештою, подається на входи змішувачів, які по відношенню до сигналу гетеродина поведуться як обмежувачі, що ліквідують флуктуацію амплітуди. Нарешті, крім композитного АМ/РМ шуму, вихідний сигнал синтезатора може також містити дискретні паразитні продукти, які виявляються як бічні спектральні складові з однієї, або з обох сторін від несучої.

Порівняно з простим каскадом LC-генератора, для VCO, що працює у складі петлі PLL, фактори, які можуть сприяти виникненню шумів і перешкод у вихідному сигналі, є дуже численними, щоб можна було врахувати їх усі. Найгірше – це те, що неможливо охарактеризувати конкретний синтезатор одним-єдиним параметром "спектральної чистоти", який дозволив би прямо порівняти його з конкурентами. Вплив шумів і перешкод має двоякий характер, тому оцінити їхній внесок у загальні параметри синтезатора досить складно. Ми повинні взяти до уваги і їхню амплітуду щодо сигналу несучої, і величину відлаштування від частоти несучої, для якої був виміряний ефект, що розглядається. Будь-який синтезатор повинен бути ретельно розроблений з метою мінімізації шумів та перешкод при таких відлаштуваннях від несучої, при яких ці шуми та перешкоди потенційно можуть погіршити параметри передавача або приймача, в якому цей синтезатор використовується. Коротше кажучи, наш аналіз шумів PLL та паразитних продуктів у спектрі сигналу буде обмежений урахуванням шумів опорного генератора, шумів ГКН (VCO) та ефекту множення у петлі. Дуже важливим є правильний розрахунок петлевого фільтра, оскільки ширина смуги петлі повинна відповідати параметрам ГКН. Також важливо враховувати вплив зовнішніх по відношенню до петлі джерел шумів та перешкод, таких як шуми

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

джерела електроживлення та ефекти інтермодуляції, що спостерігається між різними частинами схеми.

Будь-яка замкнута петля фазового автопідстроювання частоти в межах своєї смуги підсилює амплітуду фазового шуму джерела опорної частоти на  $20\lg(N)$  дБ, де  $N$  – загальний коефіцієнт множення частоти петлі. Будь-які дискретні паразитні продукти в спектрі опорного сигналу, що знаходяться в межах ширини смуги петлі, будуть підсилені на цю величину. Зазначимо, що при цьому відлаштування частоти цих паразитних продуктів від вихідної несучої залишиться тією ж самою, що і їхнє відлаштування від частоти опорного сигналу. Так, візьмемо для прикладу, синтезатор з вихідною частотою 1 ГГц і шириною смуги петлі 3 кГц, опорна частота якого становить 1 МГц, і який має дискретні бічні смуги з частотами  $\pm 1$  кГц з рівнем -80 дБн. В цьому випадку  $N=1000$ , а  $20\lg(N)$  дорівнює 60 дБ. У вихідному спектрі синтезатор продемонструє бічні смуги з відлаштуванням  $\pm 1$  кГц і з рівнем -20 дБн, які, швидше за все, не будуть прийнятними для багатьох практичних застосувань. Тому для працюючої в мікрохвильовому діапазоні PLL, яка має високий коефіцієнт  $N$ , важливо використовувати високоякісне джерело опорного сигналу або, якщо це важко, за наявності високоякісного ГКН потрібно використовувати петлю з дуже вузькою смугою.

Параметри по фазовому шуму DDS дуже високі. Вони визначаються або шумом його власного опорного генератора (зазвичай це високоякісний кварцовий генератор) або обмеженнями за рівнем шумового вікна, характерними для конкретного технологічного процесу виготовлення мікросхеми DDS (зазвичай, 140 дБн/Гц для технології ECL і 150 дБн/Гц або краще для сучасних мікросхем CMOS, таких як AD9852). Однак у той час як його параметри фазового шуму задовольняють більшості застосувань, у вихідному сигналі DDS в бічній смузі неминуче присутні дискретні паразитні компоненти через дискретність фази і похибки вибору часу в довідковій таблиці для ЦАП. Вони часто досить помітні для того, щоб унеможливити використання автономного DDS в якості першого гетеродину у високоякісному короткохвильовому приймачі. Дискретні паразитні складові спектру в опорному сигналі DDS можуть з'явитися у вихідному сигналі

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

синтезатора при значних відблаштуваннях від несучої, повільно спадаючи поза межами ширини смуги петлі, і будуть підсилені на  $20\lg(N)$  дБ в межах смуги петлі.

Звідси зрозуміло, що тільки фільтра нижніх частот, який фільтрує опорний сигнал DDS, буде недостатньо – ми повинні використовувати додатковий смуговий фільтр для того, щоб пригнічувати по можливості всі перешкоди, розподілені по всьому ВЧ спектру. Тому, як було сказано вище, у нашому синтезаторі завдання пригнічення перешкод від DDS вирішується за допомогою строго обмежуючого смугу опорного сигналу для петлі PLL недорогого монолітного 4-резонаторного кварцового фільтра.

Сучасна радіoeлектронна промисловість випускає спеціальні інтегральні мікросхеми ФАПЧ (PLL), наприклад сімейства LMX2306/16/2 від National Semiconductor або сімейства ADF4110/11/12/13 від Analog Devices. Номенклатура PLL-синтезаторів досить велика, так як вони широко поширені в апаратурі зв'язку, телебачення, телекомунікацій, тощо, причому охоплюють широкий діапазон частот – від десятків кГц до десятків ГГц.

Проаналізувавши декілька мікросхеми ФАПЧ, вибір було зроблено відносно пристрою LMX2326 (рис. 3.13), який має потрібну нам смугу частот – 2,8 ГГц. Так, наприклад LMX2306 має частотний діапазон лише 550 МГц, а LMX2316 – 1,2 ГГц.

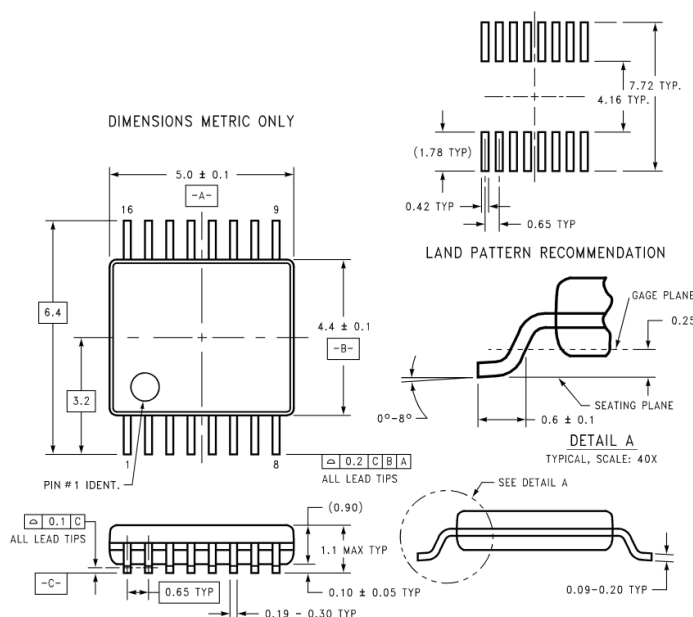
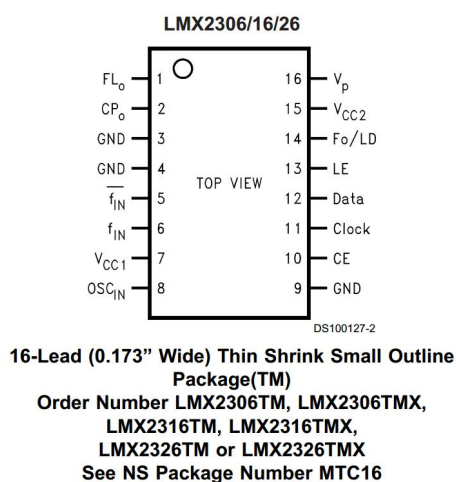


Рисунок 3.13 – Зовнішній вигляд та призначення виводів ІМС LMX2326



петлі більш вузькою, ніж ширина смуги, що визначається тими значеннями частот відлаштування від несучої, які відповідають перетину спектральної лінії вільного VCO лінії власних шумів PLL.

Вужча смуга петлі, крім можливості використання в петльовому фільтрі компонентів великих розмірів, дозволяє більшій частині шумів VCO залишатися у вихідному сигналі. За рахунок вузької смуги петлі також збільшується час захвату петлі. Останній момент може стати проблемою в тих випадках, коли потрібно швидко перелаштування. Навпаки, надмірно широка смуга петлі призводить до того, що PLL починає вносити шум у вихідний сигнал, погіршуючи шумовий профіль VCO, замість поліпшити його. Для нашого VCO смуги петлі, що знаходяться в межах від 1,5 кГц до 2,5 кГц, є найкращим компромісом між розмірами компонентів, часом захоплення і шумовими параметрами. Деякі типові композитні шуми відповідають характеристикам, показаним на рис. 3.15.

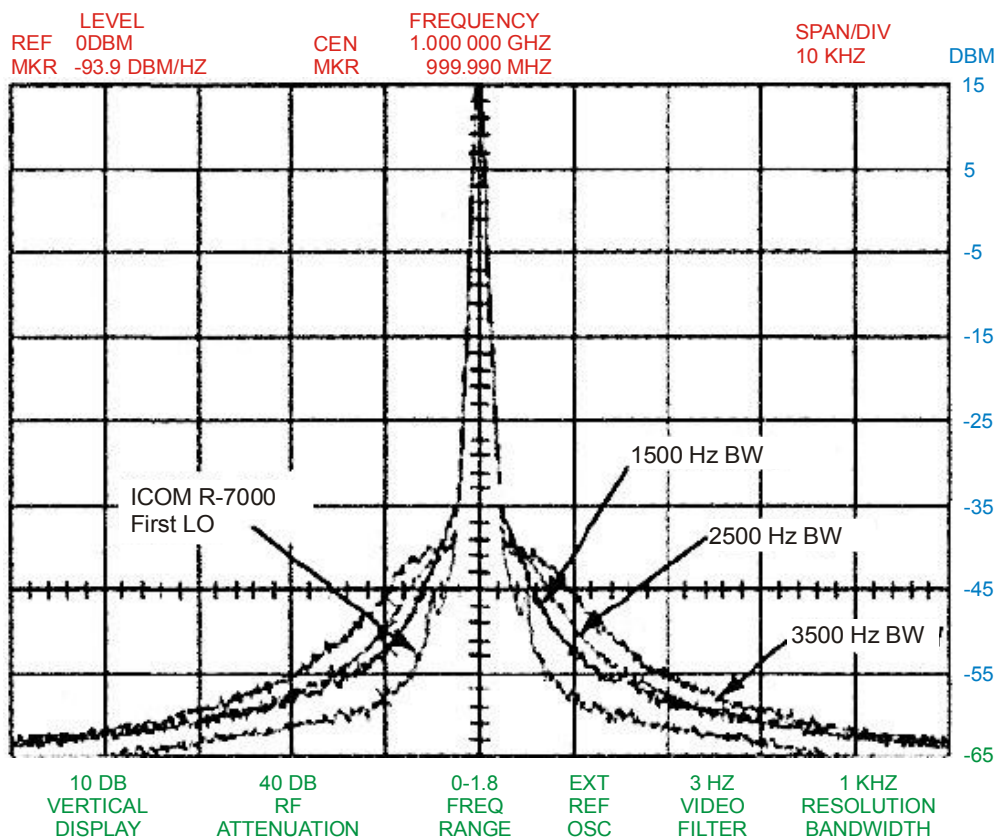


Рисунок 3.15 – Вибір ширини смуги петлі ФАПЧ

Неможливо проігнорувати фундаментальну істину: проектування високоякісного синтезатора має починатися з вибору високоякісного VCO. Найкращим “кандидатом” для нашої реалізації є спеціалізована мікрозбірка Mini-Circuits ROS-2150VW (рис. 3.16), яка зарекомендувала себе дуже позитивно, в порівнянні з VCO на дискретних елементах, такими як IC-R7000 (рис. 3.15).

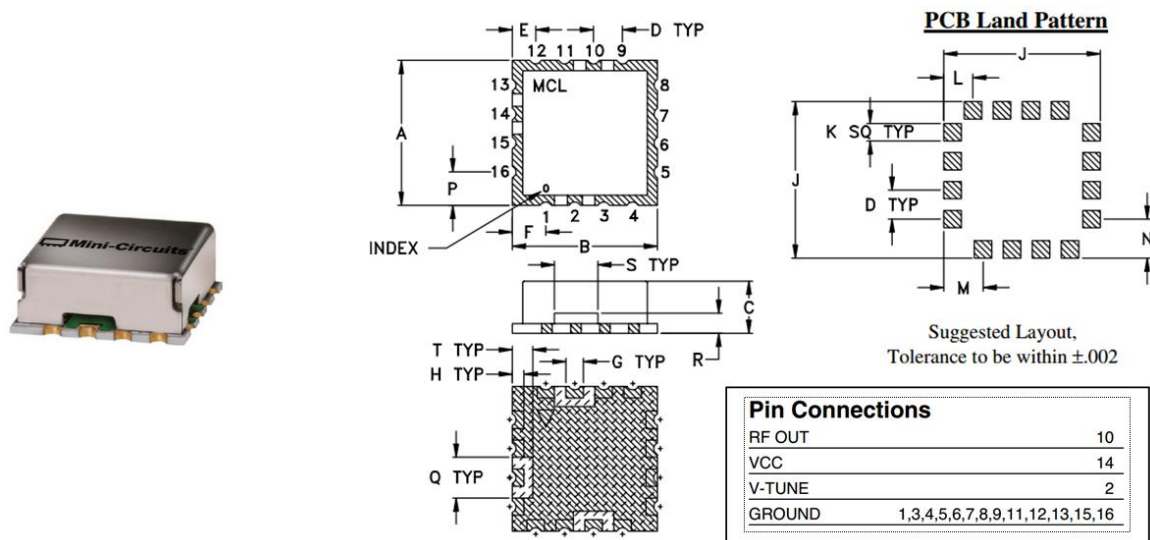


Рисунок 3.16 – Зовнішній вигляд та призначення виводів мікрозбірки генератора керованого напругою ROS-2150VW

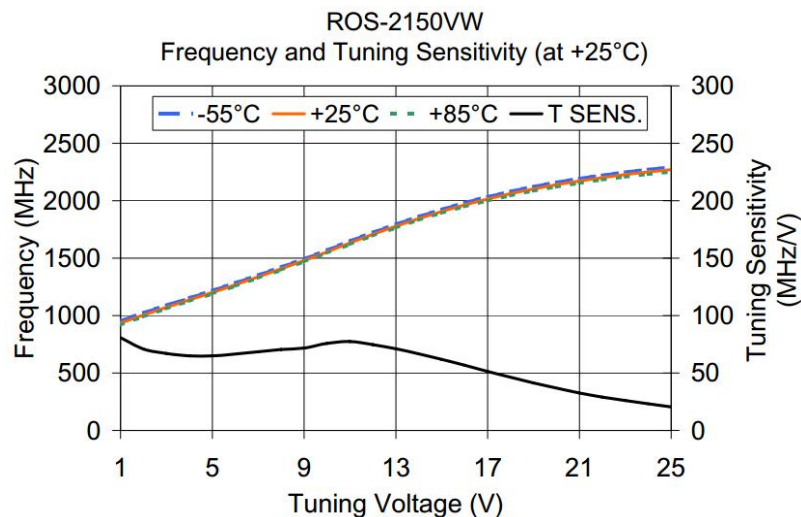


Рисунок 3.17 – Графік залежності вихідної частоти ГКН (Frequency, MHz) від напруги перелаштування (Tuning Voltage, V)



управління і високої навантаженої добротності резонансної схеми, що перелаштовується.

Особливістю даного генератора керованого напругою є те, що напруга керування являється одночасно і напругою живлення самого пристрою, максимальне значення якої складає 23 В (обране вище).

Сигнал ФАПЧ з мікросхеми DA6 поступає на петльовий фільтр, зібраний на операційному підсилювачі DA5 типу OPA27 Texas Instruments (рис. 3.18).

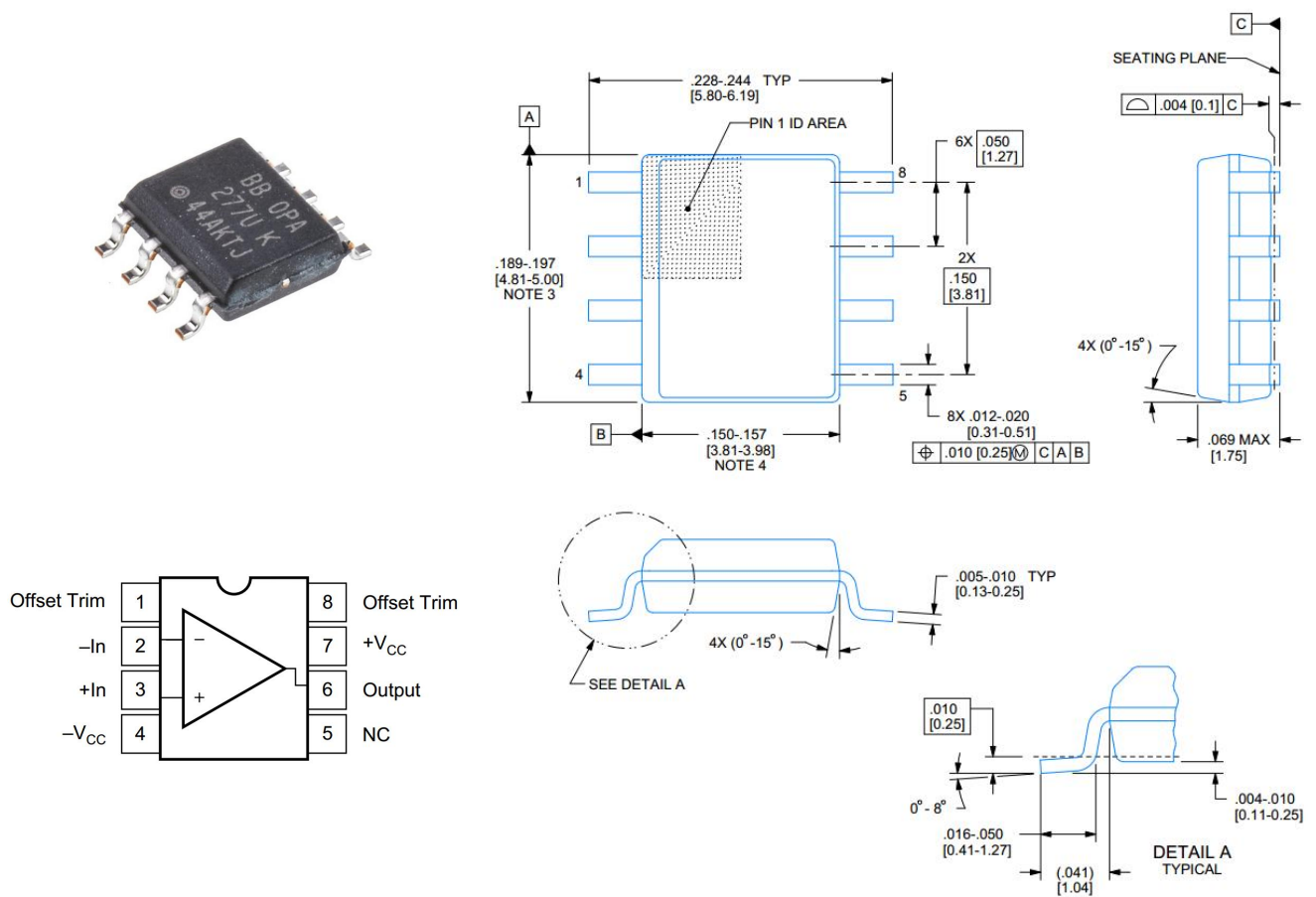


Рисунок 3.18 – Зовнішній вигляд та призначення виводів операційного підсилювача OPA27

Загальні параметри петлі, такі як межа стійкості по фазі, ширина смуги і час захоплення, визначаються активним фільтром петлі третього порядку, зібраному на малOSHумному операційному підсилювачі OPA27. ОП не тільки фільтрує цифровий сигнал, що надходить від синтезатора PLL, але й підсилює керуючу

						Арк.
					КПТР.019035.01.07 ПЗ	
Зм.	Аркуш	№ докум.	Підпис	Дата		



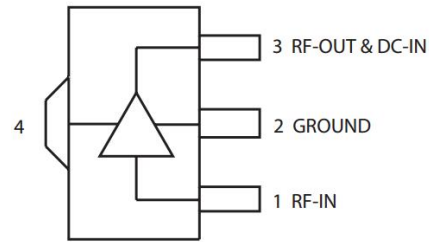


Рисунок 3.19 – Зовнішній вигляд та призначення виводів монолітного інтегрального НВЧ підсилувача GALI-5+

### 3.4. Квадратурний підвищувальний модулятор-перетворювач.

Однією із найважливіших частин проєктованого модулятора з підвищеним діапазоном перелаштування є безпосередньо сам модулятор. Зрозуміло, що найоптимальнішим рішенням є підбір готового інтегрального рішення у вигляді мікросхеми квадратурного підвищувачого модулятора-перетворювача, наприклад AD8346 (рис. 3.20).

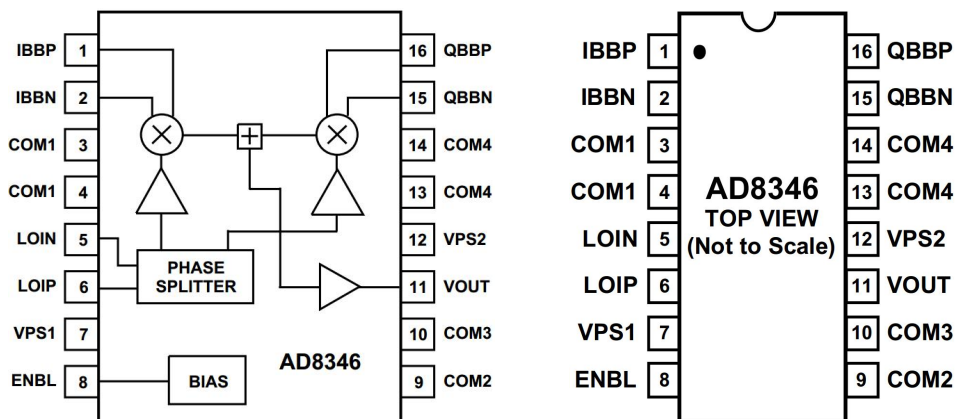


Рисунок 3.20 – Зовнішній вигляд та призначення виводів квадратурного підвищувачого модулятора-перетворювача AD8346

Особливості та технічні характеристики представлені нижче:

- широкий робочий діапазон частот: 0,8-2,5 ГГц;
- висока точність: квадратурна помилка 1 градус RMS на частоті 1,9 ГГц;

- баланс амплітуд сигналів I/Q (1,9 ГГц): 0,2 дБ;
- пригнічення бічної смуги: -46 дВс (0,8 ГГц), -36 дВс (1,9 ГГц);
- пропускна здатність для сигналів модуляції: від постійного струму і до 70 МГц;
- діапазон напруг живлення: від 2,7 В до 5,5 В;
- мінімальний робочий струм: 45 мА;
- струм очікування: 1 мкА;
- модуляція: QPSK/GMSK/QAM.

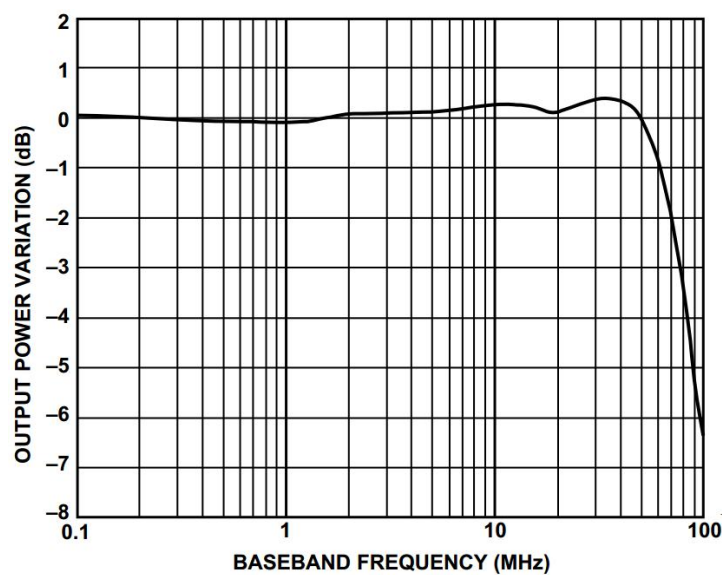


Рисунок 3.21 – Вхідна пропускна здатність інформаційних каналів  $I$  та  $Q$ : залежність вихідної потужності (дБ) від частоти (МГц)

До складу аналогової частини входять також два змішувача, в яких  $I$  та  $Q$  компоненти перемножуються з відповідними сигналами основної смуги. За допомогою суматора ці компоненти складаються, і в результаті утворюється повний модульований сигнал. Дана мікросхема виконує функції модулятора та підвищувального квадратурного перетворювача, оскільки переносить спектр  $I$  і  $Q$  компонент в радіочастотний діапазон і шляхом їх додавання на радіочастоті остаточно формує ансамбль сигналів. Дана мікросхема має широкий робочий діапазон частот, зберігаючи в цьому діапазоні досить високі модуляційні

характеристики (точність по амплітуді та фазі). Це дозволяє будувати на їх основі прямі цифрові модулятори з дуже широким (більше октави) діапазоном перелаштування. Саме цю особливість використано під час проектування даного пристрою.

Схема електрична принципова модулятора представлена на рис. 3.22.

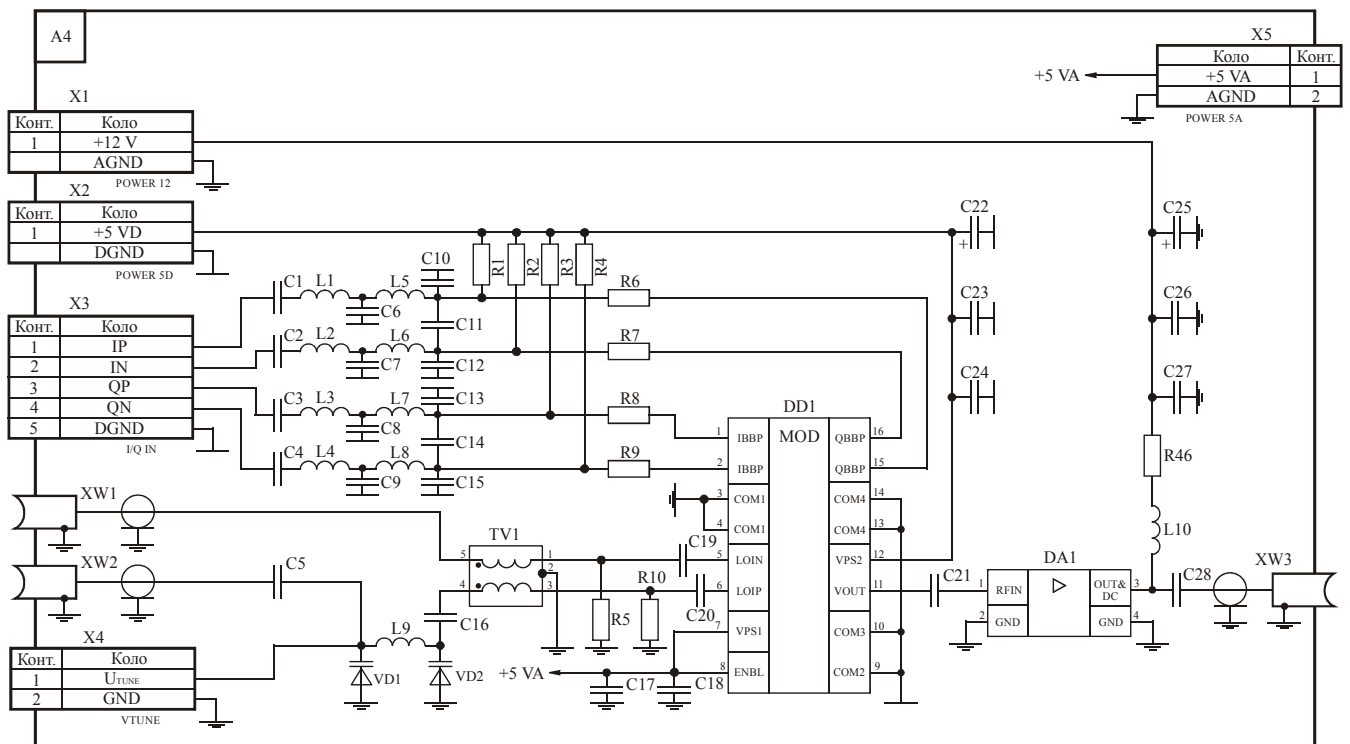


Рисунок 3.22 – Схема електрична принципова квадратурного підвищуючого модулятора-перетворювача AD8346

Для досягнення оптимальної якості вихідного спектру на входах перетворювача повинні бути виставлені необхідні розмахи напруг для сигналів  $I$  і  $Q$ . Модулятор AD8346 від Analog Devices, що використовується в цій схемі, забезпечує рівень середньоквадратичної вихідної потужності -5 дБм при розмаху напруги 1,2 В на входах  $I$  і  $Q$ . Точка компресії на 1 дБ після виходу модулятора дорівнює 0 дБм. Зменшення вихідного рівня на 15 дБ щодо цієї величини забезпечує оптимальні параметри спектру для сигналу QPSK, так само як і рівень модулюючих вхідних сигналів з розмахом приблизно 750 мВ на диференціальних

входах I/Q, виміряний відносно зміщення по постійному струму. Для схем квадратурної модуляції, зокрема QPSK, дуже важливо відкоригувати похибки модулятора, які безпосередньо впливають на величину помилки амплітуди вектора (EVM). Синфазний сигнал подається на змішувач I, а квадратурний – на змішувач Q. Після подачі на входи квадратурного конвертора отриманих таким шляхом сигналів на його виході отримаємо спектр, що складається з носійної і двох бічних компонент, відлаштованих від неї на величину частоти низькочастотного генератора, а саме  $F_{LO}+F_{НЧ}$  і  $F_{LO}-F_{НЧ}$ , де  $F_{LO}$  – частота несучої, а  $F_{НЧ}$  – частота низькочастотного генератора. Така схема аналогічна схемі змішувача з фазовим пригніченням дзеркальної частоти. Але це вимагає якомога сильнішого пригнічення однієї з бічних частот по відношенню до іншої.

Неузгодженість по амплітуді і фазі між I і Q сигналами, а також неточний зсув фази на 90 град, між квадратурними складовими сигналу генератора ( $F_{LO}$ ) в квадратурному змішувачі I/Q призводять до небажаної появи, наприклад, верхньої дзеркальної частоти  $F_{LO}+F_{НЧ}$  у разі якщо бажаний сигнал буде на частоті  $F_{LO}-F_{НЧ}$ .

Зауважимо, що неточність позиції по фазі неможливо компенсувати простими засобами, але узгодження по амплітуді може бути досягнуто відносно легко за рахунок незалежного регулювання підсилення на виходах ЦАП і точної установки напруг зміщення по входах I і Q. А схеми ЦАП обов'язково повинні виконувати функцію калібрування підсилення, яка передбачає зміну вихідних струмів I і Q каналів на 20 дБ при високій розрізняльній здатності за струмом ( $\pm 4\%$ ). Пригнічення дзеркальної частоти не менше ніж на 50 дБн має гарантувати хороше значення помилки амплітуди вектора (EVM). Тому регулювання підсилення на виходах ЦАП у зазначених межах допоможе із запасом забезпечити всі вимоги стандартів. Отриманий на виході квадратурного модулятора рівень сигналу найчастіше недостатній для забезпечення нормальної роботи пристроїв, що слідують за ним (наприклад для DVB-S – це потужні підвищувальні перетворювачі типу BUC (Block Upconverter)). Тому використаємо мікросхему, яку вже раніше ставили на платі A1 в якості буферного широкосмугового НВЧ підсилювача – GALI-5+ від MiniCircuits (рис. 3.22).

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

### 3.5. Мікроконтролер

Як вже було сказано раніше, жоден сучасний радіотехнічний пристрій не обходиться без мікроконтролера. Виберемо в якості пристрою керування 8-розрядний КМОП FLASH мікроконтролер ATmega-8 (рис. 3.23). Він має забезпечити:

- формування керуючих сигналів для DDS генератора;
- формування керуючих сигналів для PLL синтезатора;
- роботу з локальними пристроями керування;
- роботу з пристроєм візуалізації (індикації).

Мікроконтролер ATmega-8 має наступні особливості:

- Flash пам'ять: перепрограмована 8 кБайт;
- об'єм внутрішньої статичної оперативної пам'яті: 1 кБайт;
- EEPROM: 512 Байт;
- повністю статичні операції;
- продуктивність до 16 млн. команд на секунду при тактовій частоті 16 мГц;
- енергонезалежна програма і зберігання даних;
- програмування замка для безпеки програмного забезпечення;
- напрацювання на відмову: 10000 циклів записів/стирань;
- програмований синхронний (USART) і асинхронний (UART) послідовні порти введення / виведення;
- аналоговий компаратор;
- двоканальний ШІМ-модулятор;
- два 8-розрядних таймери;
- 8-канальний аналогово-цифровий перетворювач (АЦП);
- синхронний послідовний порт (SPI);
- один 16-розрядний таймер;
- три канали ШІМ;
- сторожовий таймер (Watchdog Timer);
- 32x8 регістра;

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

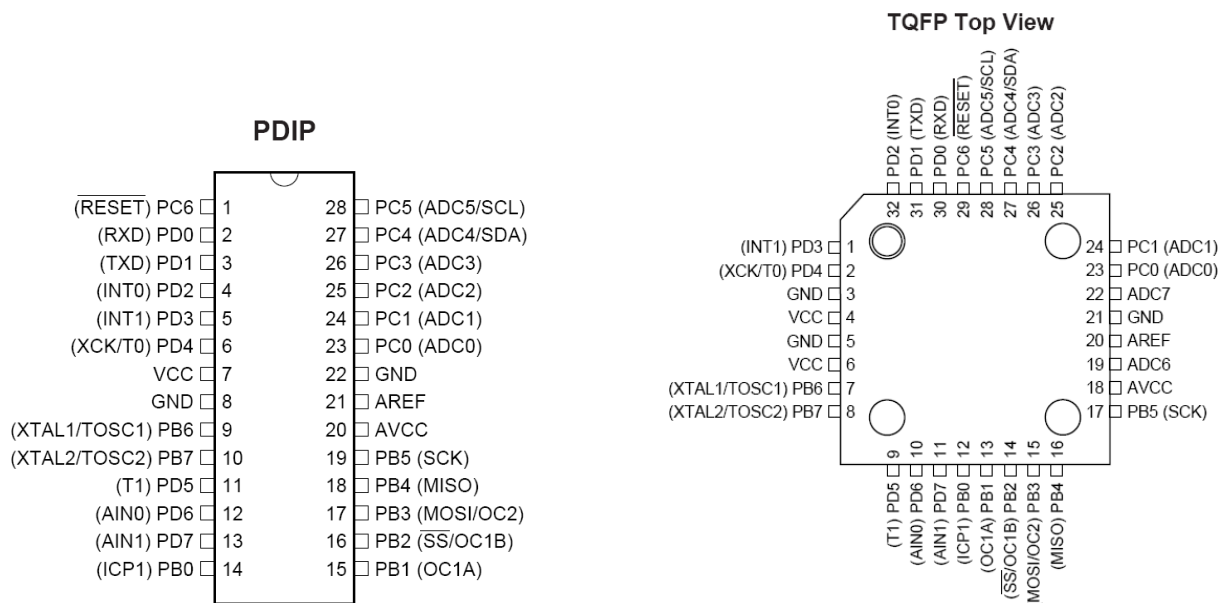


Рисунок 3.23 – Зовнішній вигляд та призначення виводів мікроконтролера ATmega-8

Мікроконтролер ATMEL ATMEGA8-16PU-це 8-бітний мікроконтролер з низькою потужністю, побудований за CMOS технологією на основі архітектури AVR RISC. Виконуючи потужні інструкції одного циклу, ATMEGA8-16PU досягає пропускну здатності 1MIPS/МГц, при цьому споживає в активному режимі на частоті 12 МГц не більше 3,6 мА і в пасивному режимі 1,0 мА. В очікуванні із напругою живлення 5 В, струм споживання не перевищує 0,5 мкА. Мікроконтролер ATMEL ATMEGA8-16PU являє собою мікроконтролер загального призначення с швидким процесорним ядром. Він має Flash-пам'ять програм, пам'ять даних EEPROM і SRAM, порти вводу-виводу та відповідні інтерфейси. Гарвардська архітектура AVR реалізує повний логічний і фізичний поділ як адресних просторів, так і інформаційних шин для звертання до пам'яті програм і даних. Така побудова кристала в поєднанні з однорівневим конвеєром команд забезпечує істотне підвищення продуктивності. Зберігання даних гарантується протягом 20 років при 85 °С / 100 років при 25 °С. Мікроконтролер має опціональну секцію коду завантаження з незалежними елементами фіксації.

Внутрішня архітектура мікроконтролера зображена на рисунку 3.24.



Схема електрична принципова блоку керування на основі мікроконтролера АТmega-8 зображена на рисунку 3.25 і відображає під'єднання мікроконтролера до зовнішніх пристроїв, порту програмування та LCD дисплея.

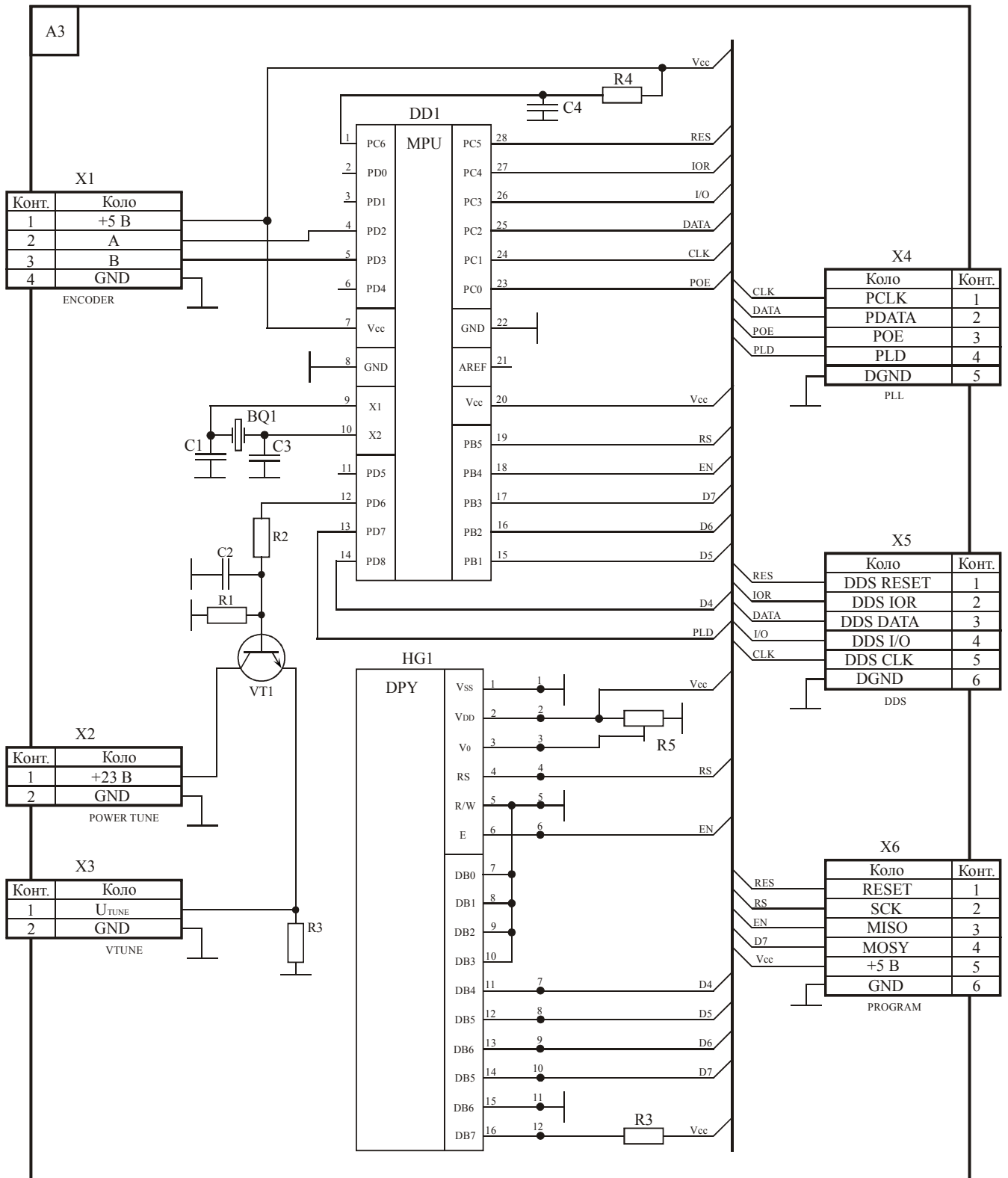


Рисунок 3.25 – Схема електрична принципова мікроконтролера АТmega-8

Мікроконтролер здійснює всі функції керування DDS генератором, синтезатором PLL, формування сигналів індикації для LCD та роботу з локальним органом керування, в якості якого обрано сучасний пристрій – енкодер (рис. 3.26). Енкодер фактично заміняє локальну клавіатуру із 10 кнопок і кілька додаткових кнопок керування, типу вліво, вправо, вгору вниз, ENTER (OK) та EXIT. Всі ці операції виконує один пристрій – ЕС-11.

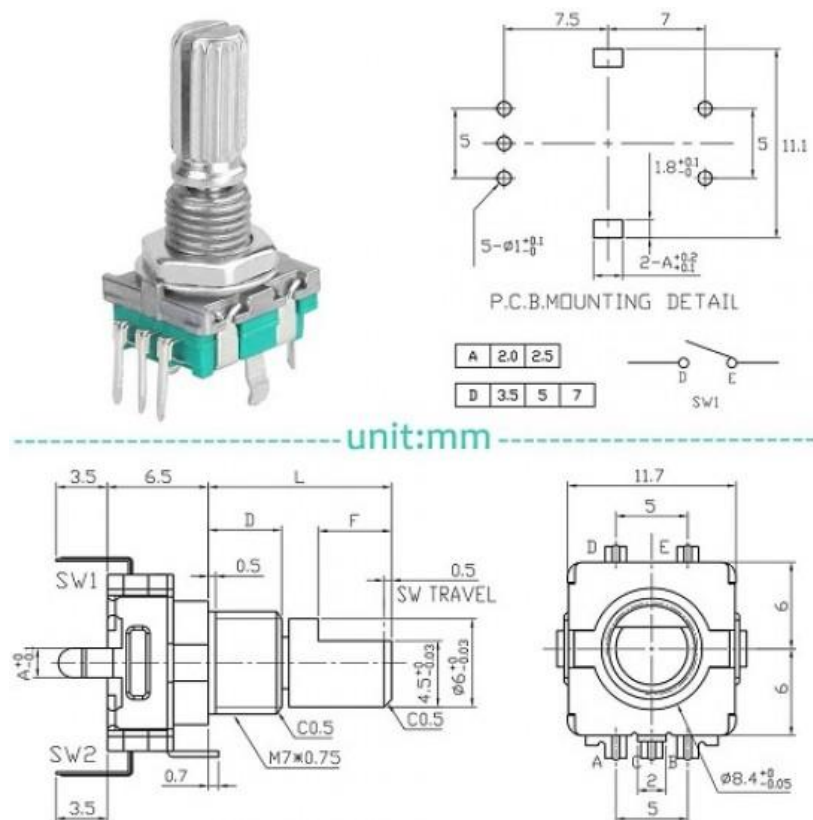


Рисунок 3.26 – Зовнішній вигляд та призначення виводів енкодера ЕС-11

Особливості:

- безперервний обертовий перемикач (360°) з вбудованою кнопкою;
- може бути використаний для введення та управління даними, вимкненням/вимкненням або вибором даних за допомогою LCD-дисплея;
- простий у використанні з мікроконтролерами Atmel;
- довжина поворотного валу: 15 мм;
- вихід: 2-bit gray код.

						КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата			

Як біло сказано вище, даний мікроконтролер має три канали ШІМ, один із яких використано для формування напруги налаштування. Послідовність імпульсів змінної скважності через інтегруюче коло R2C2 поступає в базу транзистора, на колектор якого подається напруга +23 В. Відповідно на резисторі навантаження R3 формується постійна напруга від 0 (при відсутності імпульсів на базі) і до максимального значення – 23 В (при максимальній скважності імпульсів). Ця напруга подається на ГКН та забезпечує перелаштування за частотою модулятора.

Мікроконтролер має власне джерело тактування – кварцовий резонатор BQ1, що приєднаний до виводів 9 і 10. Візьмемо пристрій HC-49E-16M з наступними характеристиками (рис. 3.27):

- резонансна частота: 16 МГц;
- точність налаштування ( $dF/F \times 10^{-6}$ ): 50;
- температурний коефіцієнт ( $K_T \times 10^{-6}$ ): 50;
- ємність навантаження: 15 пФ;
- робоча температура: -20 ... 70 °С;
- тип корпусу: HC-49S.

До цих же виводів відповідно під'єднані конденсатори C1 і C3.

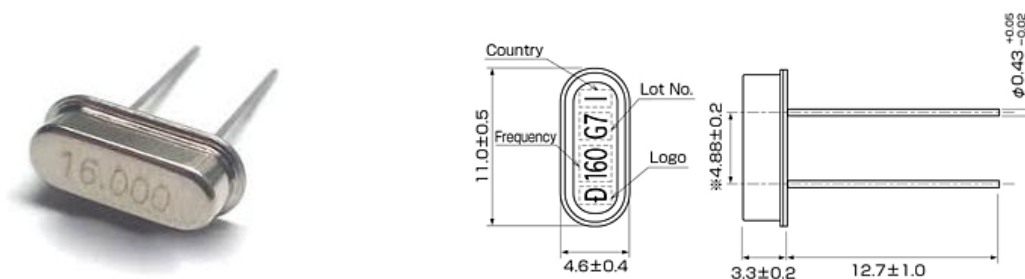


Рисунок 3.27 – Зовнішній вигляд та конструктив кварцового резонатора HC-49E-16M

Отже робоча частота BQ1 складає 16 МГц, а ємність навантаження  $C_H=15$  пФ. Враховуючи ці параметри, розрахуємо ємність узгоджуючих конденсаторів навантаження на виводах тактування мікроконтролера DD1 9 і 10. Нагадаємо, що

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

схема тактування розрахована для паралельного режиму роботи кварцового резонатора. Для його правильної роботи потрібні конденсатори навантаження. Значення конденсаторів навантаження залежать від навантажувальної ємності резонатора  $C_n$ , що визначається документацією на сам резонатор (див. вище). Загальна ємність конденсаторів підключених між виводами кварцового генератора повинна дорівнювати навантажувальної ємності резонатора і визначається наступним співвідношенням:

$$C_n = \frac{1}{\frac{1}{C1} + \frac{1}{C3}} + C_{\text{пар}},$$

де  $C1$  і  $C3$  – шукана ємність наших конденсаторів,  $C_{\text{пар}}$  – конструктивна паразитна ємність друкованого монтажу, яка в середньому має значення  $C_{\text{пар}}=3-5$  пФ.

Зазвичай конденсатори  $C1$  і  $C3$  обирають однакового номіналу. Тому, звідси слідує:

$$C_{13}=2(C_n-C_{\text{пар}})=2(15-4)=22 \text{ пФ}$$

На платі керування А3 в якості пристрою індикації використано рідкокристалічний (LCD) дисплей SC1602EUT-SH-GB на 32 символи, які формуються у два рядки по 16 (рис. 3. 28). LCD дисплей окрім виведення самої корисної інформації, містить світлодіодне підсвічування.

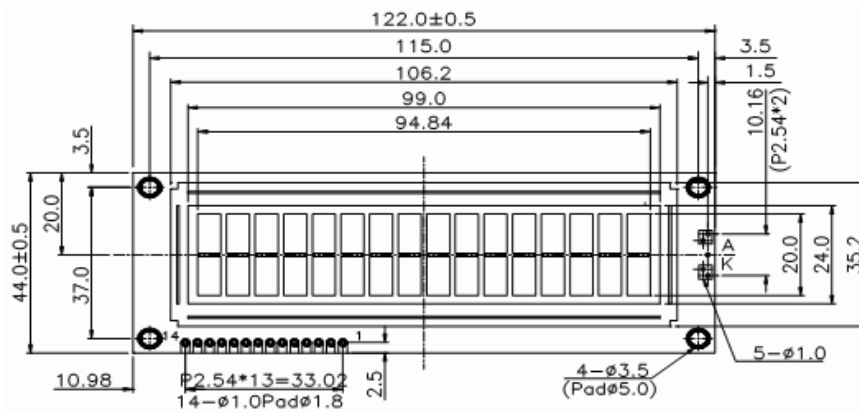


Рисунок 3.28 – Технологічні параметри LCD-дисплея SC1602EUT-SH-GB

						КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата			



Рисунок 3.29 – Зовнішній вигляд LCD-дисплея SC1602EUT-SH-GB

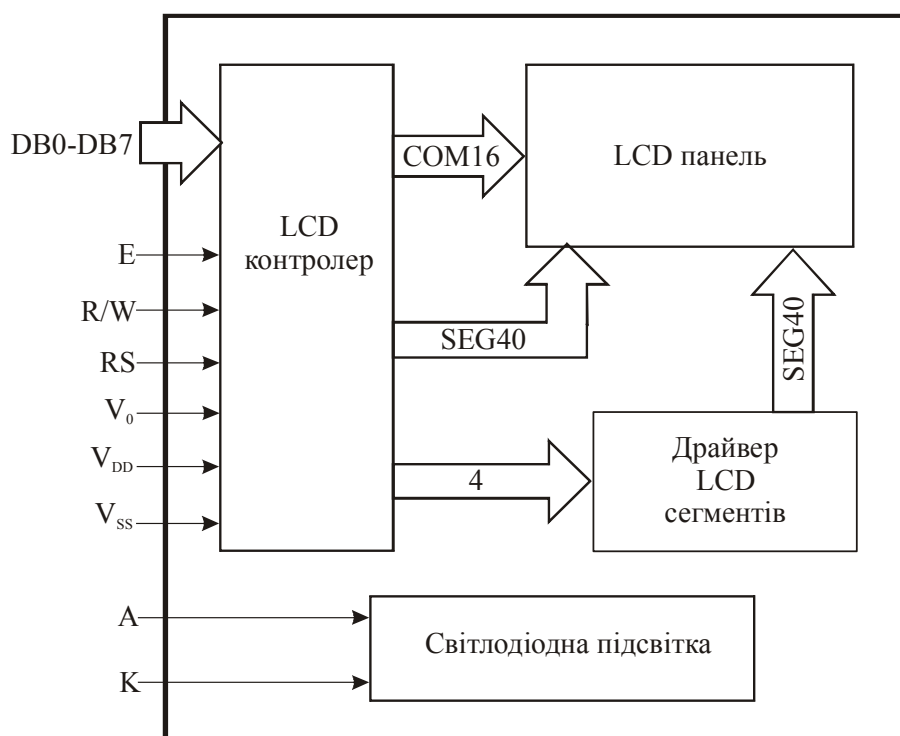


Рисунок 3.30 – Внутрішня структура LCD-дисплея SC1602EUT-SH-GB

### 3.6 Блок живлення.

Деякі частини схеми дуже чутливі до шумів джерел живлення. Зокрема, повні параметри фазового шуму будуть погіршені, якщо живлення мікросхем ГКН і ФАПЧ буде неадекватно відфільтровано, а кола живлення недостатньо захищені від наведень. Мікросхеми типових стабілізаторів напруги дуже зручні у використанні, але пропускають широкосмугові шуми набагато більшої інтенсивності, ніж добре розроблені стабілізатори на дискретних компонентах. У схемах стабілізаторів для критичних частин схеми як відносно малошумних джерел опорної напруги ми використовувували стабілітрони. Крім того, для кожної з

						КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата			

таких частин схеми використовувалися окремі стабілізатори, щоб розділити їх по живленню на аналогову та цифрову частини. Насамперед, це відноситься до цифрових та аналогових секцій DDS, ФАПЧ та самого модулятора.

Блок живлення конструктивно виділений на окрему плату A2. Схема електрична принципова блоку живлення представлена на рис. 3.31.

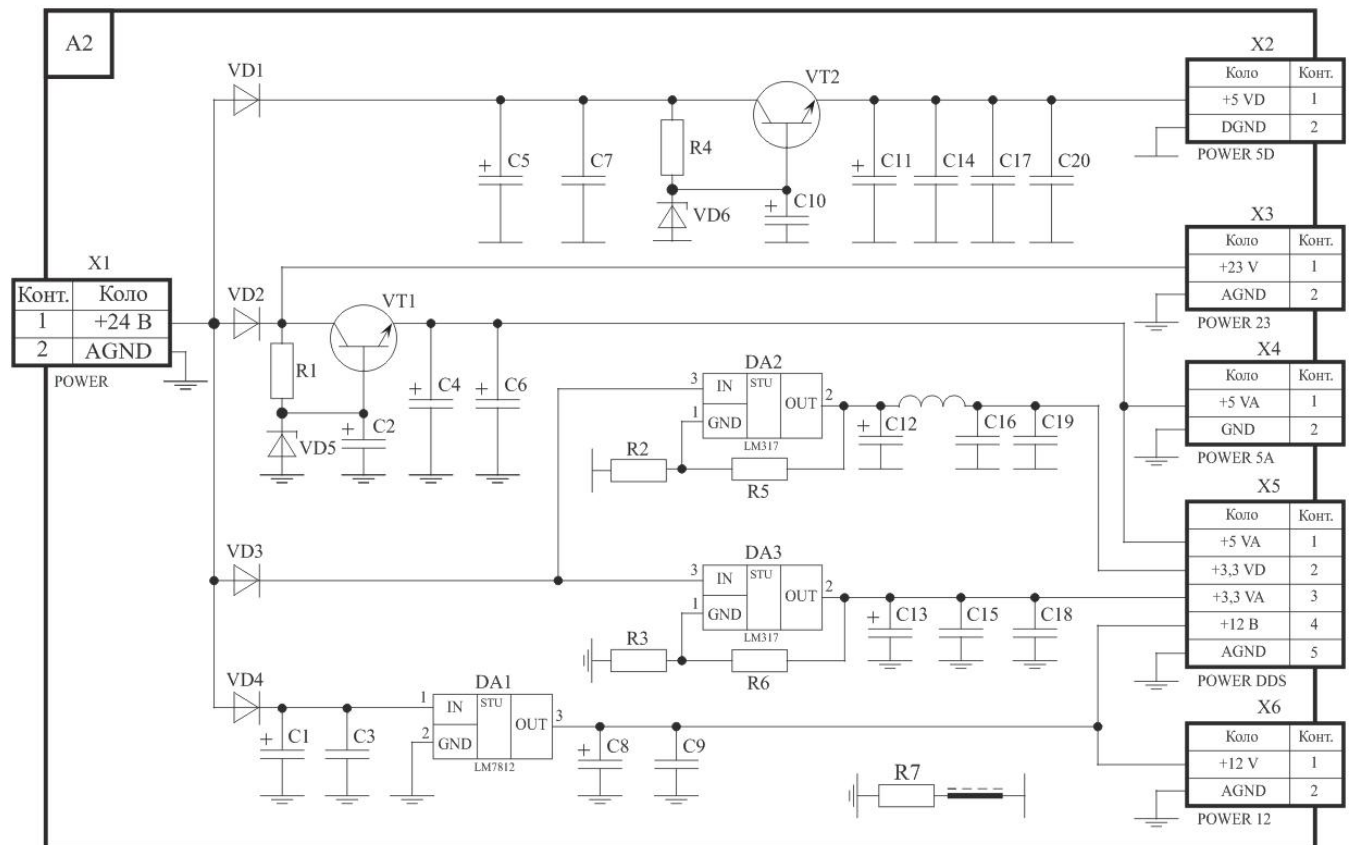


Рисунок 3.31 – Схема електрична принципова блоку живлення

Напруга живлення +5VD (цифрова) формується параметричним стабілізатором на транзисторі VT2. Вибір саме параметричного стабілізатора, окрім причин, описаних вище, зумовлений також великим падінням напруги з 24 В, аж до 5 В. Конденсатори C5, C7 забезпечують фільтрацію на вході схеми, а C11, C14, C17 і C20 – на виході.

Аналогічною схемою на основі параметричного стабілізатора формується напруга +5 В (+5VA), зібраного на транзисторному каскаді VT1.

Блок живлення також формує дві напруги +3,3 В, розділені на аналогову і цифрову частину. Цифрова (+3,3VD) інтегральним регульованим стабілізатором DA2, а аналогова (+3,3VA) – DA3. Резистивні дільники R2R5 (в цифровій схемі) і R3R6 (в аналоговій) забезпечують встановлення потрібного вихідного номіналу вказаних стабілізаторів. Досить часто один із цих резисторів роблять змінним, щоб мати змогу регулювати вихідну напругу. Однак враховуючи, що більшість елементів мають конструктив SMD монтажу, для зменшення масо-габаритних показників і здешевлення пристрою, в даному випадку від резисторів підлаштування ми відмовилися.

Сформовані напруги живлення подаються на плати A1, A3, A4 на відповідні роз'єми. Для цього вихідні роз'єми X2-X6 згруповані таким чином, щоб полегшити комунікацію вихідних напруг на відповідні частини решти схеми.

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

## ВИСНОВКИ ДО РОЗДІЛУ 3

1. У будь-якому пристрої генерації або формування частот (гетеродин, задаючий генератор, змішувач, формувачах, помножувачах і т. д.) неминуха поява дискретних паразитних продуктів у вихідному сигналі та взаємних наведень. В нашому випадку, наприклад, між джерелом опорних коливань, DDS генератором та іншими мікросхемами, що входять до складу PLL. Тобто виникає небезпека отримання на виході пристроїв генерації та формування частот перешкод на частотах близьких або кратних основним. Якщо одна з цих перешкод виявиться на частоті, отриманій шляхом багаторазового множення частоти, яка кратна тактовій частоті, то така сама перешкода з'явиться при тому же перелаштуванні з іншого боку вихідного сигналу. На деяких із цих проблематичних вихідних частотах ефект перехресного зв'язку може бути досить сильним для того, щоб дестабілізувати петлю ФАПЧ і викликати коливання в ній. В обраній реалізації модулятора використовуються можливості вбудованого помножувача тактової частоти мікросхеми AD9852. Замість того щоб хронувати DDS постійною частотою 100 МГц, ми підводимо до входу тактової частоти DDS опорний сигнал з частотою 10,7 МГц і використовуємо його власний помножувач тактової частоти для того, щоб обрати одну з п'яти можливих тактових частот, що знаходяться в інтервалі від 80 до 120 МГц, так щоб відстань між будь-якою гармонікою  $f_{DDSCLK}/2$  або  $f_{DDSCLK}/3$  і вихідною частотою DDS була максимальною. Тобто, впроваджено варіативний вибір тактових частот для хронування DDS генератора. Цей метод дозволяє зберегти відстань до найближчої фракційної гармоніки тактового сигналу рівною більш ніж 1,5 МГц від несучої за будь-якої заданої частоти, усуваючи проблему повністю.

2. Загальний підхід до побудови схемотехніки та обрані компоненти модулятора дозволяють повністю перекрити досить широкий діапазон частот 0,95-2,150 ГГц, який навіть у професійній техніці розбитий на два піддіапазона. Це дозволило побудувати цифровий квадратурний модулятор з дуже широким (більше октави) діапазоном перелаштування, зберігаючи в цьому діапазоні високі модуляційні характеристики (точність за амплітудою та фазою).




					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

## 4. ПРОГРАМНА ЧАСТИНА

### 4.1. Керуюча програма для Windows

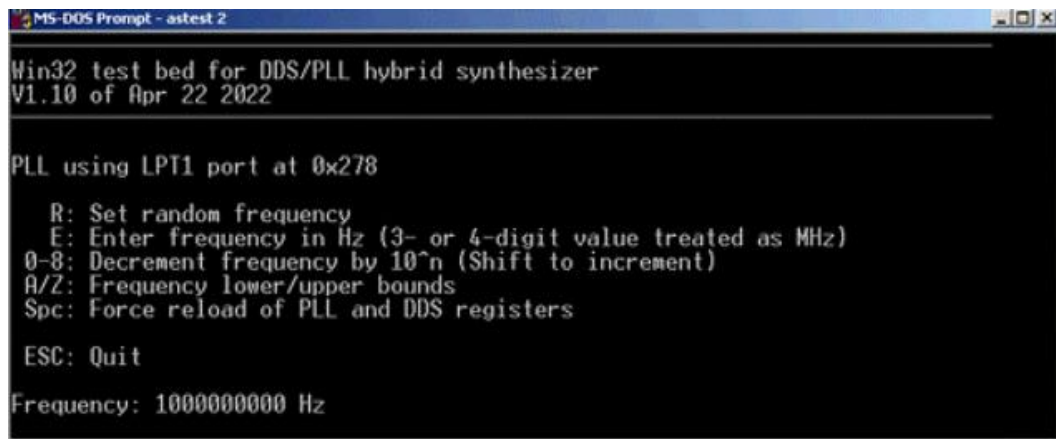
Синтезатор може керуватися за допомогою персонального комп'ютера, що працює з Windows або за допомогою мікроконтролера Atmel. Така універсальність є наслідком вибору програмування синтезатора мови програмування C++. Хоча C++ є складнішою мовою, ніж VB або Delphi, він дає можливість написати надзвичайно легкий, портативний код. Мова програмування C++ підтримується широким набором компіляторів та засобів відпрацювання багатьох постачальників. Версія призначеного для управління синтезатором програмного забезпечення, розроблена для Windows, легко транслюється в Microsoft Visual C++, але той же код може бути скомпільований для Atmel ATmega8 шляхом використання популярного і доступного пакету AVR-GCC. Фактично, компілятор GCC може використовуватись з будь-якою платформою, включаючи Windows та Linux. Таким чином, навіть керуюча програма Windows може бути легко скомпільована під GCC. Інструкції з транслювання версій Windows MSVC і Atmel у AVR-GCC включені до пакету AVR-GCC. Команди MAK makefile сумісні із загальними утилітами MAKE, такими як Microsoft NMAKE. Ці команди можуть виконуватися самі собою за рахунок посилки DOC-файлу або командного файлу.

Середовища проектування, орієнтовані на ПК, можуть бути зручними для створення прототипів проектів, що базуються на мікроконтролерах. При цьому не потрібно буде безперервно програмувати і перепрограмувати мікроконтролер для того, щоб перевірити нову версію програми, а засоби для налагодження, пропоновані пакетами, подібними до Visual C++, є одними з найбільш зручних. Однак є невеликий мінус: операційні системи Windows, не дозволяють прямого доступу через порти введення/виводу до коду режиму користувача.

					КПТР.019035.01.07 ПЗ			
Зм.	Аркуш	№ докум.	Підпис	Дата	Квадратурний модулятор з підвищеним діапазоном перелаштування Пояснювальна записка	Літера	Аркуш	Аркушів
Розробив		Кучерявий Є.						
Перевірів		Таранчук А. А.						
Н. контр.		Стецюк В. І.						
Зав.		Підченко С. К.						
						ХНУ, гр. ТР2с-19-1		

Тому наше керуюче програмне забезпечення для ПК не працює з цими платформами, хоча в останніх версіях пропонованих пакетів ці труднощі частково подолані. Підтримуються дві версії програми для Windows: NSTEST.EXE і ASTEST.EXE. Обидві є простим застосуванням пульта Win32, призначеного для управління командною лінією DOS. Ми обрали мікросхему PLL-синтезатора LMX2326 від National Semiconductor, для якої слід користуватися командою NSTEST <n>, де <n> визначає паралельний порт, призначений для управління синтезатором. За замовчуванням програма управління очікує підтвердження від синтезатора, оснований на LMX2326, хоча основний клас управління SYNTH підтримує також LMX2316 і частково LMX2306.

Після того, як програма буде налагоджена, вона повинна мати вигляд, показаний на рис. 4. 1.



```
MS-DOS Prompt - astest 2
Win32 test bed for DDS/PLL hybrid synthesizer
V1.10 of Apr 22 2022

PLL using LPT1 port at 0x278

R: Set random frequency
E: Enter frequency in Hz (3- or 4-digit value treated as MHz)
0-8: Decrement frequency by 10^n (Shift to increment)
A/Z: Frequency lower/upper bounds
SpC: Force reload of PLL and DDS registers

ESC: Quit

Frequency: 1000000000 Hz
```

Рисунок 4.1 – Консольна програма Win32 для керування паралельними портами ПК

Для того, щоб полегшити тестування та оцінку роботи синтезатора, у ній надаються кілька можливостей. Ключ 'R' налаштовує синтезатор на випадкову частоту, що знаходиться між 950 і 2100 МГц, в той час як ключ 'E' дозволяє користувачеві встановити будь-яку бажану частоту в цьому ж діапазоні. Ця частота може бути введена або безпосередньо в герцах, або у вигляді 3 або 4-розрядного коду, який буде інтерпретуватися як число, кратне 1 МГц. За допомогою цих 0-8

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

ключів можна зменшити поточну частоту на 10n Гц, утримуючи клавішу Shift натиснутою, доки типові ключі 0-8 збільшать поточну частоту на відповідну величину. Натискання клавіші «пробіл» змусить мікросхеми PLL і DDS повторно програмувати значення поточної частоти. Ця функція буде корисною, якщо потужність до синтезатора з будь-якої причини не надходитиме, в той час як програма управління буде продовжувати працювати. Як версія програми ASTEST.EXE, так і версія програми NSTEST.EXE побудовані на основі вихідного коду STEST.CPP, який містить кілька опцій конфігурації, доступних тільки шляхом зміни вихідного коду з наступним повторним транслюванням.

Команда ANALYZER\_CONTROL, яка за умовчанням має стан «0», може бути встановлена в стан «1», що дозволить керуючій програмі перелаштовувати аналізатор спектру одночасно з синтезатором. Вона також дає можливість отримати миттєві знімки з екрана аналізатора і виконати автоматизований пошук випадкових перешкод – дві потужні функції, які використовуються для того, щоб допомогти досліджувати проект і зареєструвати дані, що відносяться до нього.

Команда WAIT\_FOR\_LOCK, яка за замовчуванням перебуває у стані «1», змушує керуючу програму чекати захоплення PLL, щоб активізуватися після будь-якої зміни частоти. Якщо програма після прочитання частоти показує безперервну періодичну послідовність бітів, це означає, що петля розірвана, і необхідний пошук несправностей.

Перекомпілювання STEST.CPP з установкою WAIT\_FOR\_LOCK на «0» змусить програму ігнорувати захоплення, що виявляється в лінії.

Команди FOUT\_MIN, FOUT\_MAX, FOUT\_RAND\_MAX та FOUT\_DEFAULT задають мінімальні та максимальні частоти, що підтримуються ключем 'E'; максимальну випадкову частоту, доступну при натисканні 'R' і частоту, запрограмовану за замовчуванням при включенні живлення відповідно.

Команда DDS\_CLOCK\_FREQ повинна бути встановлена на тактову частоту, яка відповідає частоті сигналу, що подається на вхідний роз'єм тактового сигналу DDS (зазвичай 10 МГц), у той час як за допомогою команди DDS\_CENTER\_FREQ потрібно встановити частоту рівну 10,7 МГц для

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		



AVRSTEST передбачає, що МК ATmega8 має тактову частоту 16,0 МГц. Налаштування терміналу має здійснюватися зі швидкістю 38400 біт за секунду, паритетні біти не вводяться, є 8 біт даних і 1 столовий біт. На основі інших Atmel AVR контролерів також можуть бути побудовані пристрої управління синтезатором, хоча не всі з них підтримують швидкість та гнучкість використання портів введення-виводу, характерні для ATmega8. Клас SYNTH.CPP включає всі функції, необхідні програмування синтезатора.

Розглянемо створення та ініціалізація об'єкта SYNTH. Щоб використовувати програму SYNTH.CPP у вашому застосуванні, потрібно просто додати її до проекту, який використовує Win32 або Atmel C++ код із директивою #include. Для кожного із модулів синтезатора, яким виникає потреба керувати, необхідно оголосити параметри об'єкта типу SYNTH, додаючи їх до його C++ конструктора:

```
SYNTH: : SYNTH_PORT порт управління;  
PLL_CHIPTYPE Tnn МК;  
S64 – мінімальна вихідна частота;  
S32 – центральна частота DDS;  
S16 – тактова частота DDS;  
S8 – мінімальний множник тактової частоти DDS;  
S4 – максимальний множник тактової частоти DDS.
```

На платформі Atmel «control\_port» значення типу SYNTH\_LPRT (від SYNTH\_PORT\_A до SYNTH\_PORT\_D), визначають, який із чотирьох можливих портів введення-виводу Atmel пов'язаний з апаратними засобами синтезатора. На Windows PC "control\_port" – адреса введення/виводу у вигляді номера бажаного паралельного порту ПК, як правило, 0x278, 0x378 або 0x3BC. (Тестова програма PC STEST.CPP визначає адресу вводу-виводу вказаного паралельного порту, читаючи область даних у BIOS системи.

Chip\_type – число, що позначає тип мікросхеми PLL – PLL\_CHIPTYPE, що використовується на платі синтезатора. LMX2306, LMX2316, LMX2326 задає National Semiconductor.

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

Числа `min_output_frequency` і `DDS_center_frequency` – мінімальна вихідна частота DDS, що підтримується, і центральна частота встановленого після нього кварцового фільтра в Гц відповідно. Ці значення допомагають визначити, як в синтезаторі заповнюються частотні проміжки, що визначаються параметрами коефіцієнта множення PLL і точно налаштовуваним опорним сигналом, що отримується від DDS.

Команда `DDS_clock_frequency` визначає частоту тактового сигналу для AD9852 у Гц, тоді як команди `DDS_min_clock_multiplier` та `DDS_max_clock_multiplier` визначають допустимий діапазон перелаштування множника тактового сигналу DDS. При керуванні синтезатором за допомогою команди `DDS_clock_frequency`, за допомогою команди `DDS_max_clock_multiplier` не рекомендується отримувати частоту більшу, ніж 120 МГц, тому що більш високі тактові частоти збільшують споживаний струм, не забезпечуючи при цьому помітного покращення спектральної чистоти. Внутрішні тактові частоти вище 200 МГц можуть навіть вивести з ладу саму мікросхему DDS через високу вихідну потужність і тепловий пробій.

Як тільки буде створено об'єкт SYNTN, можна встановити вихідну частоту синтезатора за допомогою функції `SYNTN: set_frequency ()` і проконтролювати захоплення по фазі за допомогою функції `SYNTN: locked ()`. Функція `SYNTN:: set_frequency ()` має наступний прототип C++:

`void SYNTN:: set_frequency (U64 herz).`

Параметр `herz` – це 64-бітове ціле число, яке визначає бажану вихідну частоту Гц. Після налаштування синтезатора можна викликати функцію `SYNTN:: locked ()`, яка визначає момент захоплення петлі на новій частоті: `BOOL SYNTN:: locked (void)`.

Функція `SYNTN:: locked ()` повернеться в стан `TRUE` за кілька мілісекунд, що залежать від ширини смуги петлі, для виклику `SYNTN:: set_frequency ()`. Нижче наведено приклад невеликого коду, який показує, як налаштувати об'єкт

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

синтезатора на частоту вище попередньої частоти, і чекати надходження наступної команди:

```
synth set_frequency (1296001575); // Налаштування на 1296,001575 МГц  
while (! synth.locked ()); // Чекає захоплення фази.
```

#### 4.3. Розрахунок частоти порівняння та центральної частоти DDS.

Перше завдання полягає у обчисленні та збереженні у пам'яті модуля коефіцієнта ділення опорного сигналу R для мікросхеми PLL на підставі параметра DDS\_center\_frequency. Коефіцієнт R визначає співвідношення між отриманою від DDS опорною частотою 10,7 МГц і фактичною частотою порівняння в петлі PLL( $F_{comp}$ ), де працює фазовий детектор. Для частот опорного сигналу, менших за 16 МГц, вибираємо модуль  $R=11$ , який відповідає  $F_{comp}$  близько 973 кГц для стандартної опори 10,7 МГц. Вищі частоти опорного сигналу, тобто ті, які відповідали б кварцовим фільтром на 21,4 МГц, повинні бути поділені на 32. Після вибору коефіцієнта R необхідний діапазон перелаштування DDS визначимо з наступного рівняння:

$$DDS_{BW} = \frac{DDS\_center\_frequency^2}{min\_output\_frequency \cdot R}$$

Наприклад, при виборі частоти опорного сигналу, отриманого від DDS, що дорівнює 10,7 МГц у синтезаторі з перелаштуванням за частотою від 950 до 2150 МГц частота 10,7 МГц повинна перелаштовуватися в межах смуги шириною 10,4 кГц, для того щоб повністю перекрити проміжки між суміжними коефіцієнтами  $N$  для PLL. Ця ширина смуги перелаштування добре узгоджується із шириною смуги кварцового фільтру ECS-10.7-15В, яка дорівнює 15 кГц. Можна відзначити, що більш високі частоти DDS вимагатимуть кварцових фільтрів з ширшою смугою, що призведе до менш ефективного пригнічення перешкод.

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

Після обчислення діапазону перелаштування DDS отримаємо значення мінімальної та максимальної можливих частот порівняння з формули:

$$F_{comp_{min,max}} = \frac{DDS\_center\_frequency \pm \frac{DDS_{BW}}{2}}{R}$$

$F_{comp_{min}}$  запам'ятовується об'єктом SYNTH і використовується пізніше SYNTH: `set_frequency ()`, щоб визначити загальний коефіцієнт ділення PLL  $N$  для потрібної частоти. Звісно, коли об'єкт SYNTH створено, краще виконувати обчислення  $F_{comp_{min}}$ , а не викликати щоразу SYNTH::`set_frequency ()`, економлячи тривалість обробки на цілий біт.

#### 4.4. Вибір модуля прескалера.

Більшість сучасних мікросхем ФАПЧ, включаючи використану нами, містить двомодульні прескалери, що попередньо ділять вихідний сигнал ГКН перед надходженням на лічильники А і В, які, у свою чергу, виконують функцію ділення на  $N$  в петлі. Оскільки всі три лічильники А, В і Р взаємопов'язані, подвійні коефіцієнти прескалера  $P$  і  $P+1$  визначають підтримувану мікросхемою мінімальну загальну величину  $N$  відповідно до рівняння:

$$N_{min} = P^2 - P$$

Мікросхеми від National Semiconductor фіксують коефіцієнти ділення перед прескалером, які, виходячи з параметру `chip_type`, має шукати програма. Синтезатор LMX2306, призначений для використання на частотах нижче 550 МГц, пропонує відносно невеликий коефіцієнт  $P$ , що відповідає  $8/9 N_{min}=56$ . Більш високочастотні синтезатори LMX2316 та LMX2326 використовують модулі  $P$  32/33. Таким чином, їх мінімальний коефіцієнт  $N$  істотно вищий за ( $N_{min}=992$ ). Зазначимо той факт, що у випадку коли  $F_{comp_{max}}=973$  кГц, як було визначено

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

вище, мікросхеми LMX2316/26 не здатні працювати на частотах нижче 965 МГц (973 кГц×992). Щоб використовувати мікросхеми LMX2316/26 на нижчих частотах, величину модуля  $R$  потрібно буде змінити, щоб отримати нижчий  $F_{comp_{max}}$ . Це може призвести до деградації параметрів фазового детектора.

#### 4.5. Ініціалізація DDS.

Наступною операцією є перезавантаження та калібрування DDS типу AD9852. Цей етап викликає певні труднощі, так як включення живлення приводить дану мікросхему в режим, при якому її внутрішні регістри періодично перезавантажуються, незалежно від того, були дані про ініціалізацію повністю передані чи ні. Тому пропонується оригінальний підхід, згідно з яким мікросхема DDS калібрується двічі при використанні ідентичних команд. При цьому вимикається властивість автооновлення і за замовчуванням встановлюється мінімальний множник тактового сигналу. Частина мікросхеми, які під час роботи синтезатора не використовуються, вимикаються, щоб зменшити споживання.

Це стосується вторинного ЦАП, квадратурного ЦАП і внутрішнього компаратора. Навіть якщо перша спроба ініціалізації буде неповною через асинхронне оновлення регістру, то друга спроба гарантує, що вся команда ініціалізації буде введена в регістр. Коли синтезатор налаштовується на нову частоту, він, виконуючи функцію SYNTH:: set\_frequency (), спочатку обчислює повний коефіцієнт ділення PLL  $N$  шляхом ділення вихідної частоти на певну частоту  $F_{comp_{min}}$ . Необхідна опорна частота DDS  $D$  тоді одержується із виразу:

$$D = F_{out} \cdot R / N$$

Оскільки значення  $D$  обчислюється для формату 56,8 з фіксованою точкою, опорна частота DDS може бути встановлена з точністю 1/256 Гц, відповідаючи кроку перелаштування приблизно 0,22 Гц вихідної частоти 2 ГГц, що більш ніж достатньо. Перед проектуванням закладалася точність порядку 0,5-1 Гц.

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

## ВИСНОВКИ ДО РОЗДІЛУ 4

1. В програмній частині розглянута керуюча програма для Windows та пакет програм для ініціалізації мікросхем DDS генератора AD9852 та PLL-синтезатора LMX2326, обраних у проекті.

2. Створена керуюча програма для ATmega 8, приводяться вкопіровки роботи з мікросхемою DDS генератора AD9852 та PLL-синтезатора LMX2326.

3. Проведено детальні розрахунки частоти порівняння та центральної частоти DDS. Одержаний реальний крок перелаштування складає 0,22 Гц в діапазоні частот до 2 ГГц, що дещо краще, за значення, яке закладалося на початку проектування – 0,5-1 Гц.

4. Пропонується оригінальний підхід, згідно з яким мікросхема DDS калібрується двічі при використанні ідентичних команд. При цьому вимикається властивість автооновлення і за замовчуванням встановлюється мінімальний множник тактового сигналу. Навіть якщо перша спроба ініціалізації буде неповною через асинхронне оновлення регістру, то друга спроба гарантує, що вся команда ініціалізації буде введена в регістр.

					КПТР.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

## ВИСНОВКИ

1. В кваліфікаційному проекті проводиться детальний огляд і аналіз вибору методу синтезу сигналів із приведенням структурних та функціональних схема синтезаторів частоти. Особлива роль приділяється синтезаторам прямого цифрового синтезу сигналів.

2. В якості наміченого прототипу для проектування модулятора пропонується використання DDS в якості генератора опорного сигналу для ФАПЧ.

3. Розглянуто загальні вимоги до побудови сучасних модуляторів. Особливу увагу приділено квадратурним модуляторам, які в основному використовуються для формування сигналів в каналах сучасних телекомунікаційних систем.

4. Розроблено структурну схему квадратурного модулятора з підвищеним діапазоном перелаштування. Детально розглянуто всі складові, блоки та функціональні вузли.

5. Приведена структурна схема одного з можливих варіантів цифрової частини модуляційного тракту, який призначений для роботи з асинхронним транспортним потоком даних, що передаються по стандартній восьмирозрядній шині паралельного інтерфейсу і робить модулятор більш універсальним при роботі з різними кодерами та здатним адаптуватися під будь-який з послідовних інтерфейсів. Встановлено, що даний модулятор може працювати також із низькошвидкісними синхронними сигналами. Завдяки високій стабільності частоти і низькій спектральній щільності потужності фазового шуму, даний модулятор може обробляти найнижчі потоки плезіохронної ієрархії (T1 або E1).

6. У будь-якому пристрої генерації або формування частот (гетеродин, задаючий генератор, змішувач, формувачах, помножувачах і т. д.) неминуча поява дискретних паразитних продуктів у вихідному сигналі та взаємних наведень. В нашому випадку, наприклад, між джерелом опорних коливань, DDS генератором

					КПРТ.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		

та іншими мікросхемами, що входять до складу PLL. Тобто виникає небезпека отримання на виході пристроїв генерації та формування частот перешкод на частотах близьких або кратних основним. Якщо одна з цих перешкод виявиться на частоті, отриманій шляхом багаторазового множення частоти, яка кратна тактовій частоті, то така сама перешкода з'явиться при тому же перелаштуванні з іншого боку вихідного сигналу. На деяких із цих проблематичних вихідних частотах ефект перехресного зв'язку може бути досить сильним для того, щоб дестабілізувати петлю ФАПЧ і викликати коливання в ній. В обраній реалізації модулятора використовуються можливості вбудованого помножувача тактової частоти мікросхеми AD9852. Замість того щоб хронувати DDS постійною частотою 100 МГц, ми підводимо до входу тактової частоти DDS опорний сигнал з частотою 10,7 МГц і використовуємо його власний помножувач тактової частоти для того, щоб обрати одну з п'яти можливих тактових частот, що знаходяться в інтервалі від 80 до 120 МГц, так щоб відстань між будь-якою гармонікою  $f_{DDSClk}/2$  або  $f_{DDSClk}/3$  і вихідною частотою DDS була максимальною. Тобто, впроваджено варіативний вибір тактових частот для хронування DDS генератора. Цей метод дозволяє зберегти відстань до найближчої фракційної гармоніки тактового сигналу рівною більш ніж 1,5 МГц від несучої за будь-якої заданої частоти, усуваючи проблему повністю.

7. Загальний підхід до побудови схемотехніки та обрані компоненти модулятора дозволяють повністю перекрити досить широкий діапазон частот 0,95-2,150 ГГц, який навіть у професійній техніці розбитий на два піддіапазона. Це дозволило побудувати цифровий квадратурний модулятор з дуже широким (більше октави) діапазоном перелаштування, зберігаючи в цьому діапазоні високі модуляційні характеристики (точність за амплітудою та фазою).

8. В програмній частині розглянута керуюча програма для Windows та пакет програм для ініціалізації мікросхем DDS генератора AD9852 та PLL-синтезатора LMX2326, обраних у проекті.

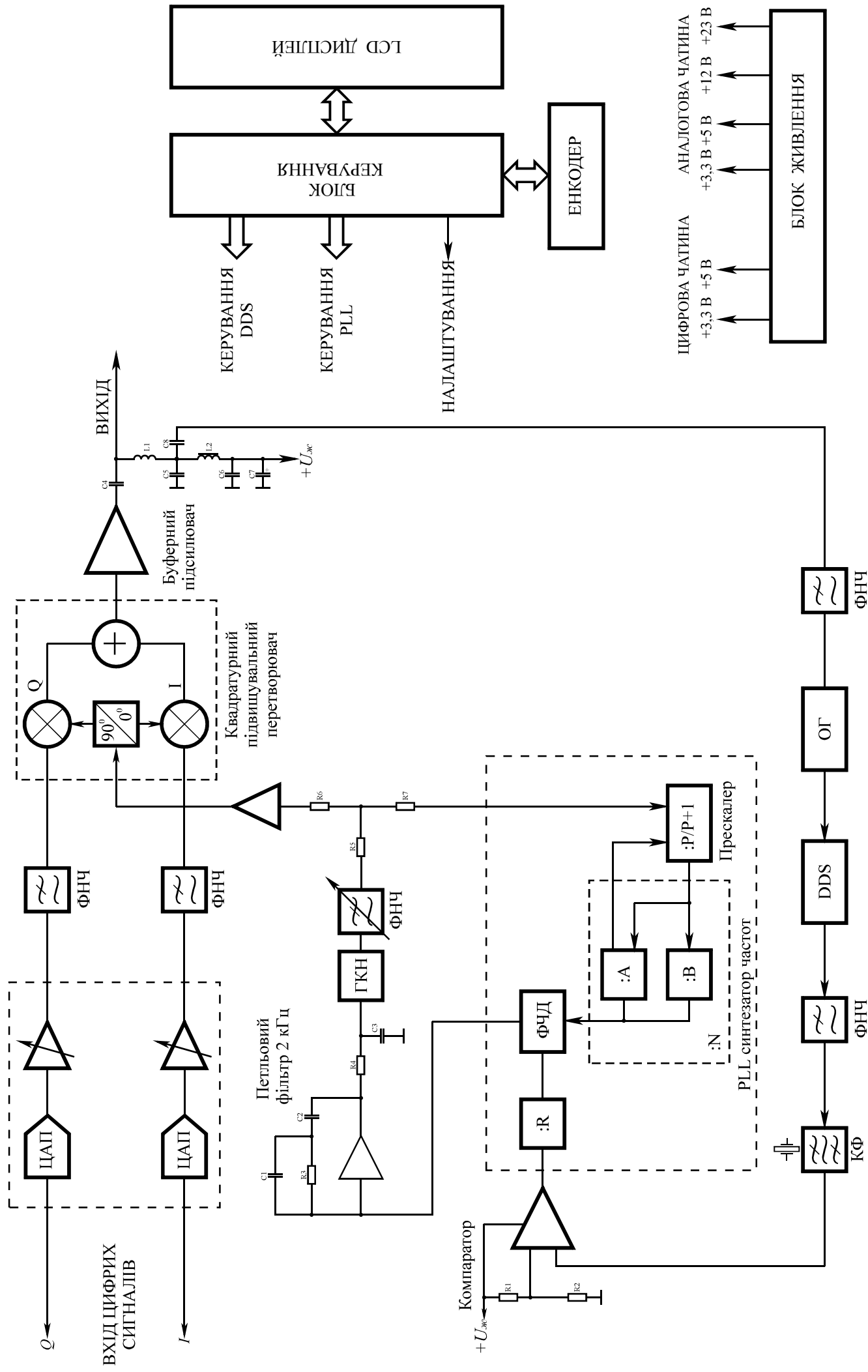
										Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата						

9. Створена керуюча програма для ATmega 8, приводяться викопіровки роботи з мікросхемою DDS генератора AD9852 та PLL-синтезатора LMX2326.

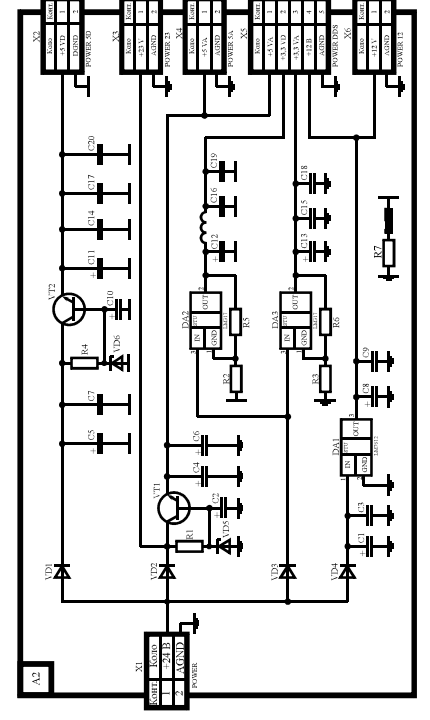
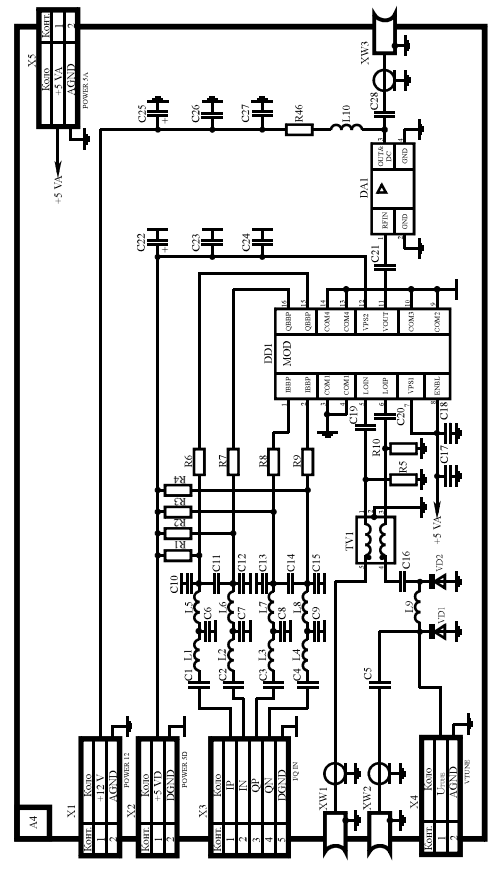
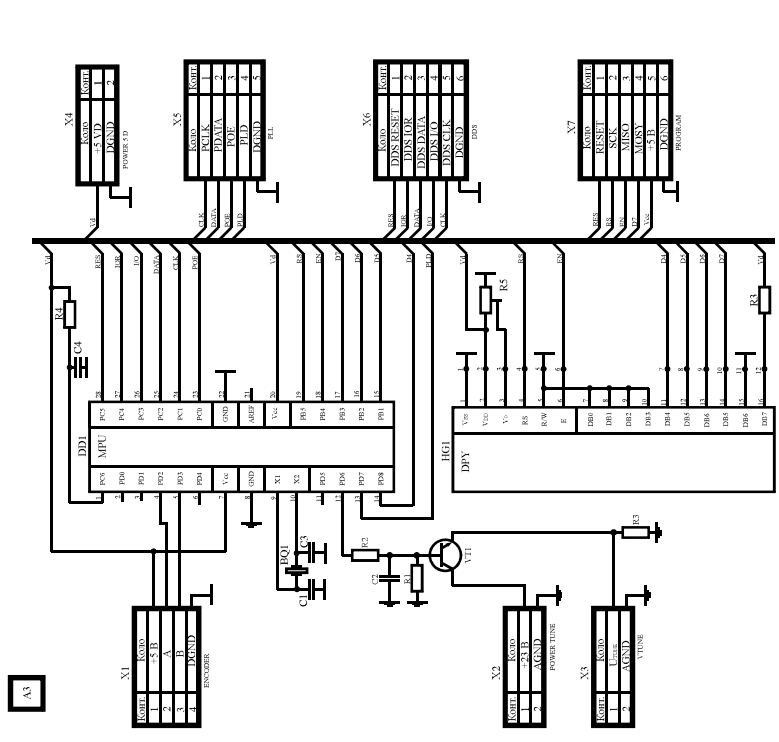
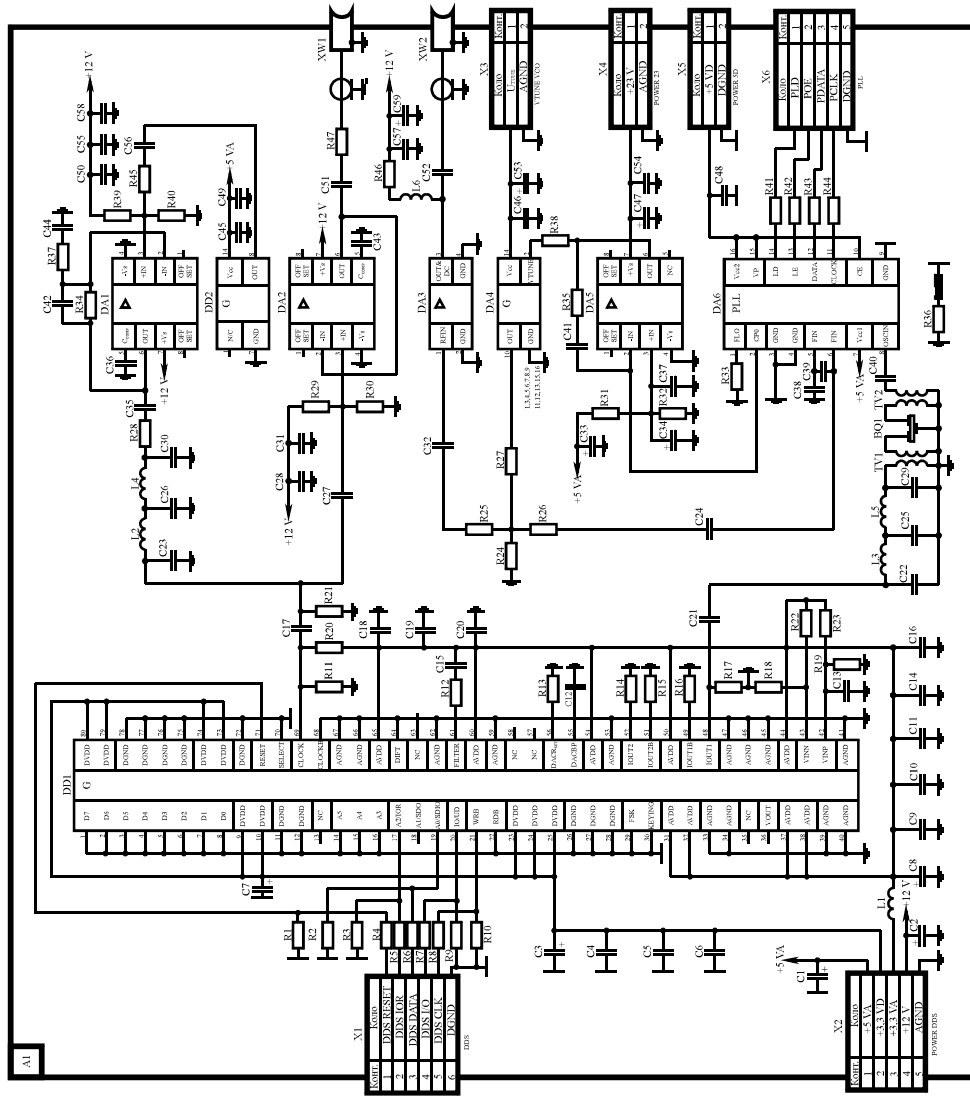
10. Проведено детальні розрахунки частоти порівняння та центральної частоти DDS. Одержаний реальний крок перелаштування складає 0,22 Гц в діапазоні частот до 2 ГГц, що дещо краще, за значення, яке закладалося на початку проектування – 0,5-1 Гц.

11. Пропонується оригінальний підхід, згідно з яким мікросхема DDS калібрується двічі при використанні ідентичних команд. При цьому вимикається властивість автооновлення і за замовчуванням встановлюється мінімальний множник тактового сигналу. Навіть якщо перша спроба ініціалізації буде неповною через асинхронне оновлення регістру, то друга спроба гарантує, що вся команда ініціалізації буде введена в регістр.

					КПРТ.019035.01.07 ПЗ	Арк.
Зм.	Аркуш	№ докум.	Підпис	Дата		



ГКН - генератор керований напругою; КФ - кварцовий фільтр;  
 ОГ - опорний генератор; ФНЧ - фільтр низької частоти;  
 ФЧД - фазо-частотний детектор; DDS - генератор прямого цифрового синтезу

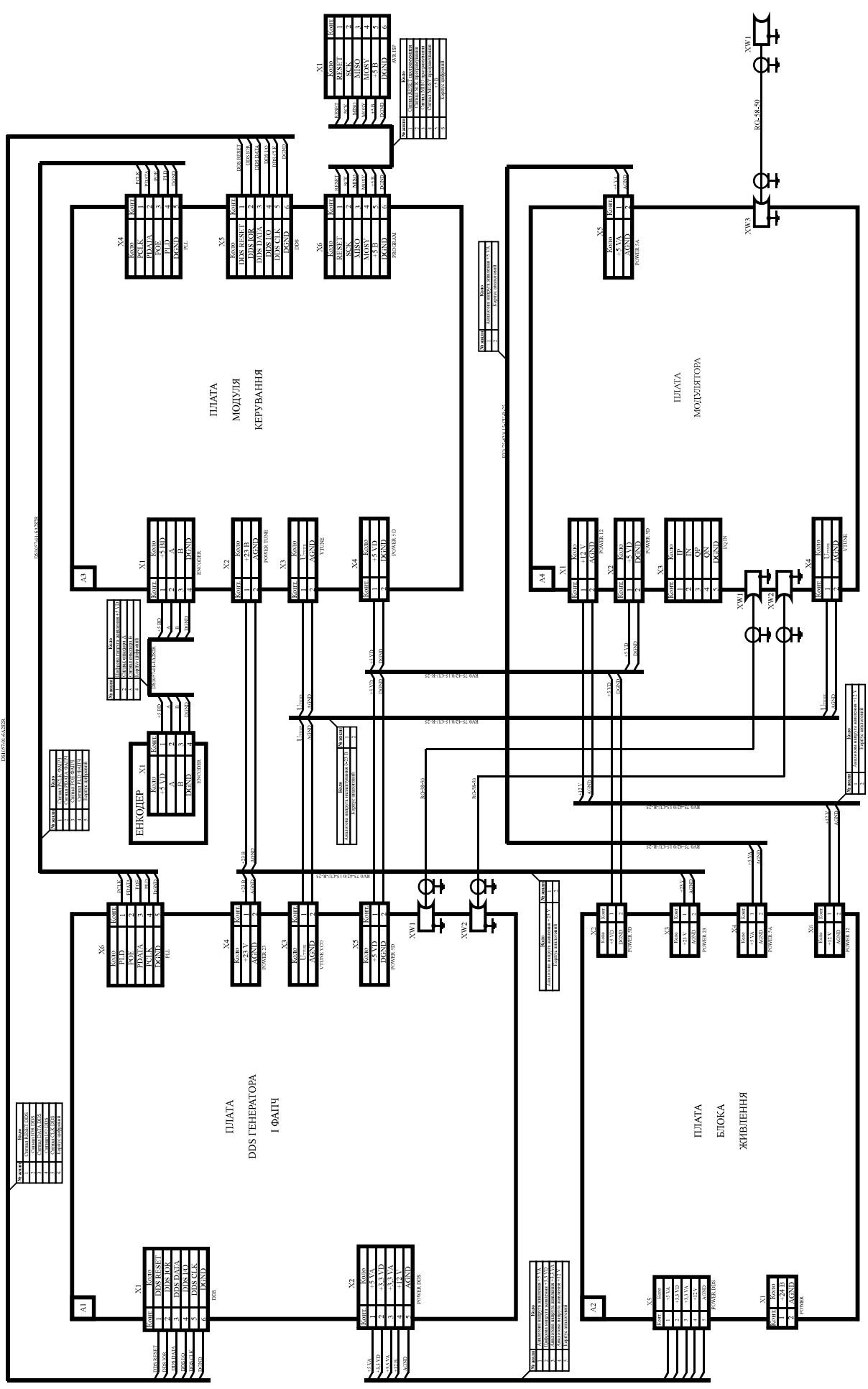


КИПР019035.01.07.Е3

Код документа	Код изделия	Код материала	Код детали	Код сборки	Код хранения	Код транспортировки	Код утилизации

Квадратурный модулятор  
планетарного делителя  
переключения

Схема электрических соединений



ПІДСТУПАННЯ

ПЛАТА МОДУЛЯ КЕРУВАННЯ

ПЛАТА БЛОКА ЖИВЛЕННЯ

ПЛАТА ДДС ГЕНЕРАТОРА І ФАЛЦІ

КІПТРО19035.01.07.Б4	
Видаток	1
Виконавчий монтажнір з підготовки даних для перемішування	1
Схема електрична з'єдн.	1
ХІВ, гр. ТР2-19-1	1

## ВИБІР МЕТОДУ СИНТЕЗУ СИГНАЛІВ

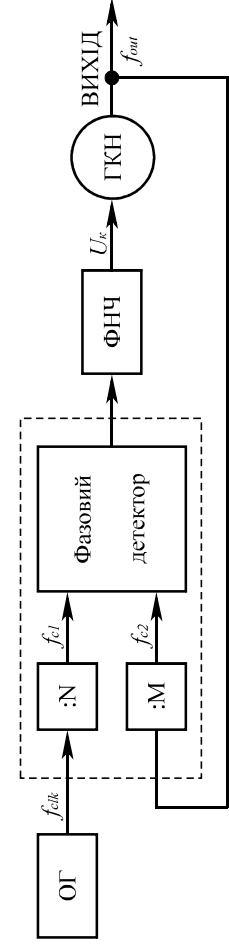
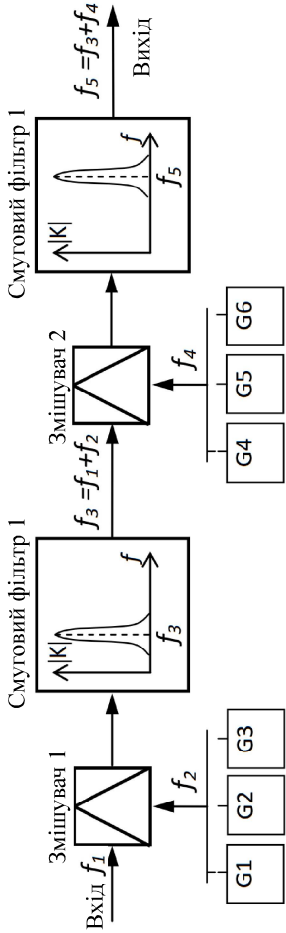


Рисунок 1.2 – Структурна схема синтезатора частоти з урахуванням ФАПЧ:

Рисунок 1.1 – Структурна схема прямого аналогового синтезатора



ОГ – опорний генератор; ФНЧ – фільтр низької частоти; ГКН – генератор керований напругою

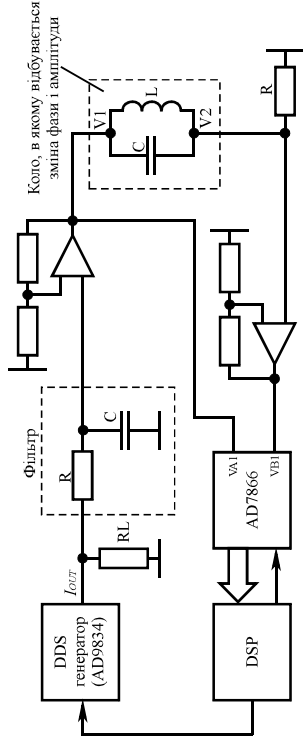
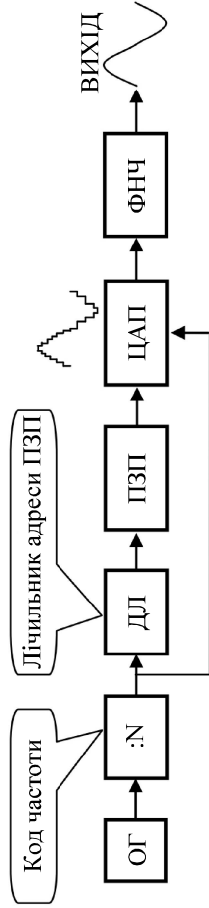


Рисунок 1.4 – Використання синтезатора в якості джерела

Рисунок 1.3 – Функціональна схема найпростішого DDS синтезатора:



ОГ – опорний генератор; ДЛ – двійковий лічильник;

ПЗП – постійний запам'ятовуючий пристрій;

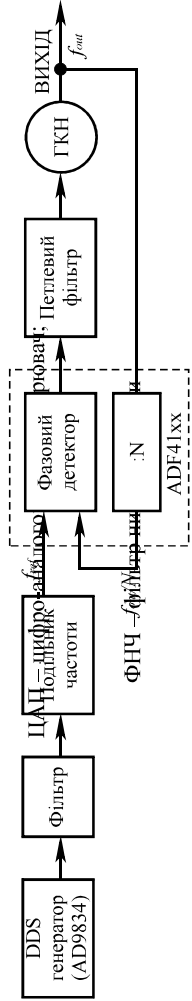


Рисунок 1.5 – DDS в якості генератора опорного сигналу для PLL

Рисунок 1.6 – DDS AD9834 генерує зміщення частоти для ФАПЧ ADF41xx

ПРОГРАМНА ЧАСТИНА ПРОЄКТУ

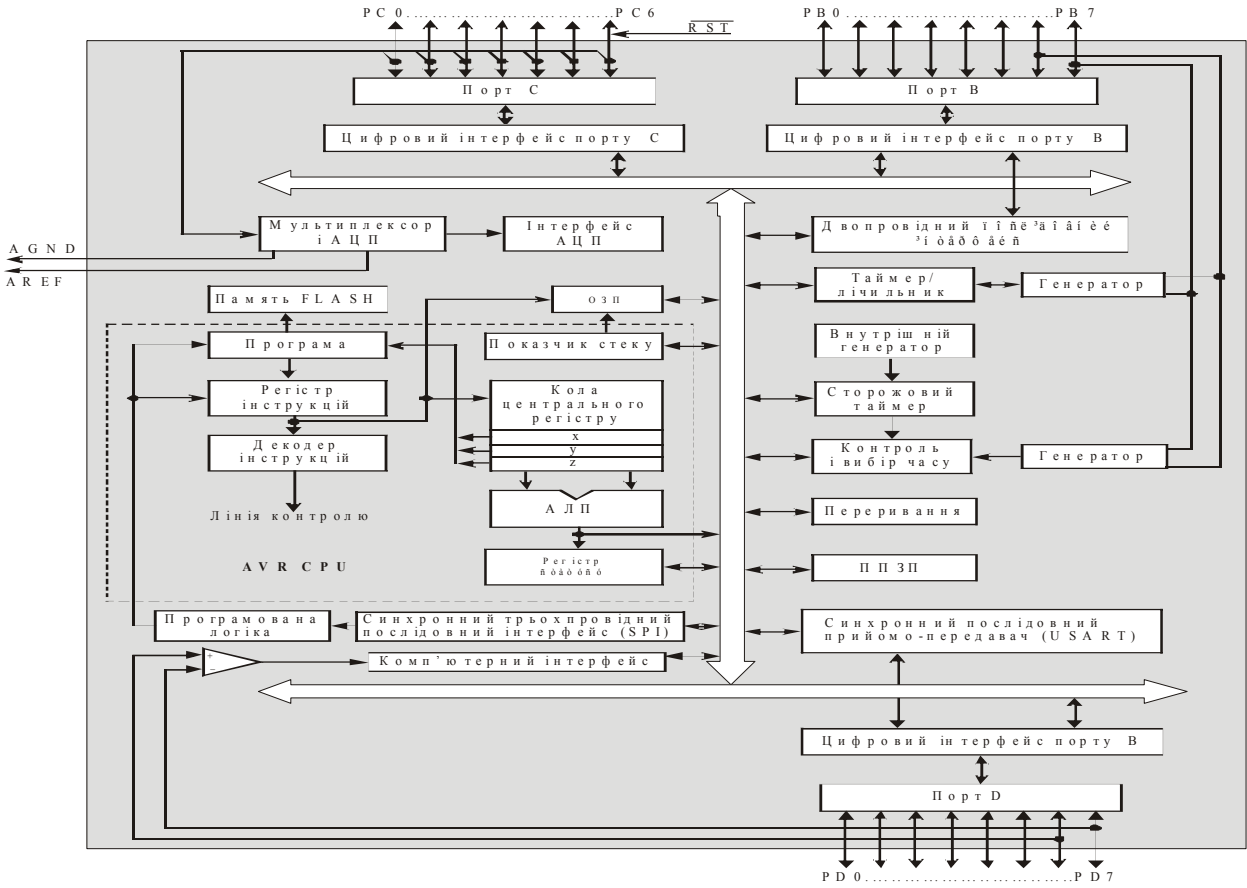


Рисунок 2.1 – Внутрішня архітектура мікроконтролера Atmega-8



Рисунок 2.2 – Консольна програма Win32 для керування паралельними портами ПК

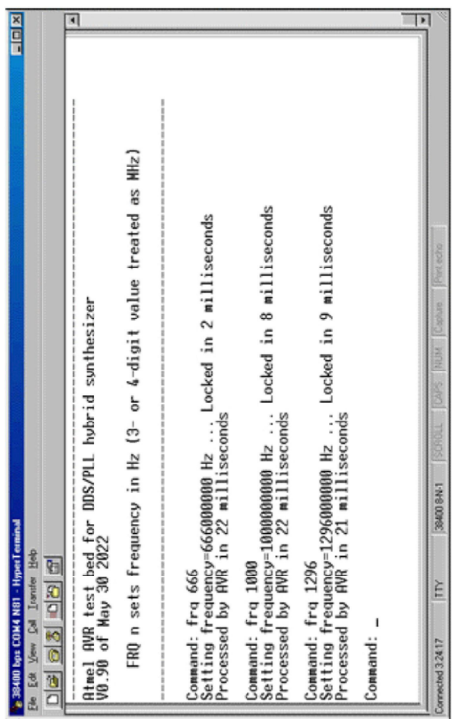


Рисунок 2.3 – Зв'язок із програмою керування Atmel Atmega8

Имя пользователя:  
Kafedra TMIT KhNU

ID проверки:  
1011365436

Дата проверки:  
29.05.2022 21:27:04 EEST

Тип проверки:  
Doc vs Internet

Дата отчета:  
29.05.2022 21:56:04 EEST

ID пользователя:  
100005657

Название файла: Кучерявий\_TP-18

Количество страниц: 93 Количество слов: 18087 Количество символов: 130381 Размер файла: 3.53 MB ID файла: 1011250446

Обнаружены модификации текста (могут влиять на процент совпадений)

## 3.56% Совпадения

Наибольшее совпадение: 1.23% с Интернет-источником (<https://kivra.kpi.ua/wp-content/uploads/file/work/2019/Liash...>)

3.56% Источники из Интернета

279

Страница 95

Поиск совпадений с Библиотекой не производился

## 0.17% Цитат

Цитаты

2

Страница 96

Не найдено ни одной ссылки

## 0% Исключений

Нет исключенных источников

## Модификации

Обнаружены модификации текста. Подробная информация доступна в онлайн-отчете.

Замененные символы

26

Подозрительное форматирование

20

страниц

РІШЕННЯ КАФЕДРИ  
**ТЕЛЕКОМУНІКАЦІЙ, МЕДІЙНИХ ТА ІНТЕЛЕКТУАЛЬНИХ ТЕХНОЛОГІЙ**  
ПРО ДОПУСК КВАЛІФІКАЦІЙНОГО ПРОЕКТУ ДО ЗАХИСТУ

Підтверджуємо ознайомлення з результатом звіту подібності щодо роботи, генерованого системою виявлення текстових збігів/ідентичності/схожості:

Назва: Квадратурний модулятор з підвищеним діапазоном перелаштування

Автор: **Кучерявий Євген Вікторович**

Спеціальність: **172 Телекомунікації та радіотехніка**

Освітня програма: Телекомунікації та радіотехніка

Науковий керівник: **к.т.н., доц. Таранчук Алла Анатоліївна**

Після аналізу звіту подібності зроблено такий висновок:

№	Висновок	Позначка про відповідність
1	Запозичення, виявлені в роботі, є законними і не є плагіатом (далі – зазначаються підстави віднесення запозичень до правомірних). Робота приймається до захисту.	<b><u>Відповідає</u></b>
2	Виявлені запозичення не є плагіатом, розміщені в розділах, які не описують безпосередньо авторське дослідження, але кількість цитат перевищує обсяг, виправданий поставленою метою роботи (далі – зазначаються детальні та аргументовані підстави віднесення запозичень до правомірних). Робота приймається до захисту, але має бути відкоригована. Відкоригований варіант має бути поданий на кафедру за 2 дні до захисту, разом із заявою щодо самостійності виконання письмової роботи та ідентичності друкованої та електронної версії роботи	
3	Виявлені запозичення не є плагіатом, але частково розміщені в розділах, які описують безпосередньо авторське дослідження, а кількість цитат перевищує обсяг, виправданий поставленою метою роботи. В зв'язку з цим мета роботи та поставлені завдання не були досягнені. Робота може бути допущена до захисту (наступного року) після того як буде відкоригована та допрацьована і успішно пройде повторну перевірку на академічний плагіат.	
4	Робота містить навмисні текстові спотворення, передбачувані спроби укриття запозичень або інші прояви академічного плагіату. Робота містить фабрикацію або фальсифікацію даних. Робота не допускається до захисту.	
5	Інше:	

Підтвердження: Запозичення у розмірі 3,5 %, виявлені в роботі відповідають частині тексту стандартних бланків та стандартних назв, що використовується в кваліфікаційних проектах, решта запозичень є випадковими і не є плагіатом. Робота приймається до захисту.

6.06.2022 р.

Науковий керівник роботи:



А. А. Таранчук

Зав. каф. ТМІТ



С. К. Підченко

## РЕЦЕНЗІЯ

на кваліфікаційний проект студента Кучерявого Євгена Вікторовича  
“КВАДРАТУРНИЙ МОДУЛЯТОР З ПІДВИЩЕНИМ ДІАПАЗОНОМ  
ПЕРЕЛАШТУВАННЯ”

Пояснювальна записка складається з чотирьох основних розділів. В цілому проект містить 90 сторінок, 49 рисунків, 3 таблиці, 20 джерел посилань. Графічна частина складається із 2 плакатів, 3 креслень, 11 слайдів презентації.

Перевагами даного кваліфікаційного сучасна елементна база, високі технічні характеристики спроектованого приладу. Сам пристрій має найсучасніший DDS генератор підвищеної роздільної здатності, який разом із схемою ФАПЧ забезпечує вдвічі більший діапазон перелаштування, ніж промислові аналоги. Також до особливостей слід віднести високу стабільність та мінімальний рівень спотворень вихідної послідовності сигналів.

Однак в кваліфікаційному проекті міститься ряд неточностей, присутня термінологія

Загалом кваліфікаційний проект повністю відповідає вимогам до дипломних робіт бакалаврів та заслуговує на оцінку "ВІДМІННО".

Рецензент: завідувач каф. АКІТ,

д.т.н., проф.



Валерій Мартинюк

## ВІДГУК

на кваліфікаційний проект

### **“КВАДРАТУРНИЙ МОДУЛЯТОР З ПІДВИЩЕНИМ ДІАПАЗОНОМ ПЕРЕЛАШТУВАННЯ”**

студента Кучерявого Євгена Вікторовича

Кваліфікаційний проект “Квадратурний модулятор з підвищеним діапазоном перелаштування” присвячений розробці сучасного телекомунікаційного обладнання.

Проект складається з чотирьох основних розділів.

На основі аналітичного огляду літературних джерел та патентних матеріалів, аналізу існуючих вітчизняних та зарубіжних аналогів, обґрунтовано вибір пристрою-прототипу.

У відповідності до технічного завдання, специфіки експлуатації, розроблена структурна схема пристрою та проведено її техніко-економічне обґрунтування.

При розробці електричної принципової схеми пристрою використано сучасну елементну базу. Прилад складається з DDS генератора підвищеної роздільної здатності, тактового генератора, кола фазового автоматичного підлаштування частоти, фільтра низької частоти, ряду підсилювачів, мікроконтролерного блоку керування з LCD дисплеєм та енкодерним локальним пристроєм і блоку живлення. До особливостей кваліфікаційного проекту слід віднести високу стабільність, широкий діапазон частот перелаштування, мінімальний рівень спотворень вихідної послідовності сигналів та інше.

В дипломному проекті розглянуті питання програмного забезпечення: розроблено керуючу програму взаємодії пристрою із ПК та методику програмування самого мікроконтролера, який входить до складу пристрою керування модулятора.

Проект містить всі потрібні розділи основного і додаткового призначення, графічну частину. Все виконано з дотриманням правил оформлення конструкторської документації.

Результати дозволяють зробити висновок, що студент Кучерявий Є. В. має відмінні знання по загальнотехнічним та спеціальним дисциплінам, вміє використовувати ці знання для рішення конкретних інженерних задач.

В цілому дипломний проект заслуговує оцінки “відмінно“, а студент Кучерявий Є. В. присвоєння кваліфікації професіонала в галузі електроніки та телекомунікацій за спеціальністю 172 – “Телекомунікації та радіотехніка”.

Керівник кваліфікаційного проекту



А. А. Таранчук

Завідувачу кафедри телекомунікацій, медійних та інтелектуальних технологій (ТМІТ) Підченко С.К.  
здобувача вищої освіти студента 4 курсу, гр. ТР2с-19-1  
Кучерявого Євгена Вікторовича

## ЗАЯВА

З правилами чинного Положення «Про дотримання академічної доброчесності в Хмельницькому національному університеті» від 26.09.2020 (зі змінами від 26.11.2020), згідно з яким виявлення плагіату є підставою для відмови в допуску кваліфікаційної роботи до захисту та застосування заходів дисциплінарної та академічної відповідальності, ознайомлений. Про використання програмно-технічних засобів для перевірки кваліфікаційних робіт здобувачів вищої освіти на плагіат оповіщений та надаю свою згоду на обробку та збереження університетом моєї роботи в інституційному репозитарії університету.

Також надаю університету право на передачу моєї роботи для обробки та збереження в базах даних програмно-технічних засобів (Unicheck та Anti-Plagiarism) та використання роботи для виявлення плагіату в інших роботах, які перевіряються програмно-технічними засобами та користувачами, що мають доступ до цих програмно-технічних засобів, виключно в обмежених цілях для виявлення плагіату в текстах робіт.

Робота для перевірки університетом надається в друкованому та електронному варіантах. Електронна версія моєї роботи збігається (ідентична) з друкованою.

20.05.2022 р.



Кучерявий Є. В.



*Хмельницький національний університет*

*Факультет інформаційних технологій*

*Кафедра телекомунікацій, медійних та інтелектуальних технологій*

**Кучерявий Євген Вікторович**

**КВАДРАТУРНИЙ МОДУЛЯТОР З ПІДВИЩЕНИМ ДІАПАЗОНОМ  
ПЕРЕЛАШТУВАННЯ**

Спеціальність: 172 “Телекомунікації та радіотехніка”

Освітня програма: *«Телекомунікації, медійні технології  
та інтелектуальні мережі»*

*Науковий керівник – к.т.н., доцент, Таранчук А. А.*

*Хмельницький, 2022 р.*



## МЕТА ПРОЕКТУ

2

створення універсального квадратурного модулятора сигналів, особливістю якого є підвищений діапазон перелаштування.

## ОСНОВНІ ЗАВДАННЯМ КВАЛІФІКАЦІЙНОГО ПРОЕКТУ

1. Здійснити детальний огляд і аналіз сучасних методів синтезу сигналів, здійснити вибір та обґрунтувати обраний метод.
2. Розробити структурну (функціональну) схему квадратурного модулятора з підвищеним діапазоном перелаштування.
3. Розробити принципову схему квадратурного модулятора з підвищеним діапазоном перелаштування.
4. Розробити програмну частину проекту.
5. Зробити детальний аналіз отриманих результатів та привести висновки.

## КВАЛІФІКАЦІЙНИЙ ПРОЄКТ МІСТИТЬ

1. Текстову документацію:
  - пояснювальна записка (5 розділів) - 94 арк.;
  - перелік елементів - 4 арк.;
2. Графічну документацію (креслення, плакати) - 5 арк.



## ВИБІР МЕТОДУ СИНТЕЗУ СИГНАЛІВ

3.1

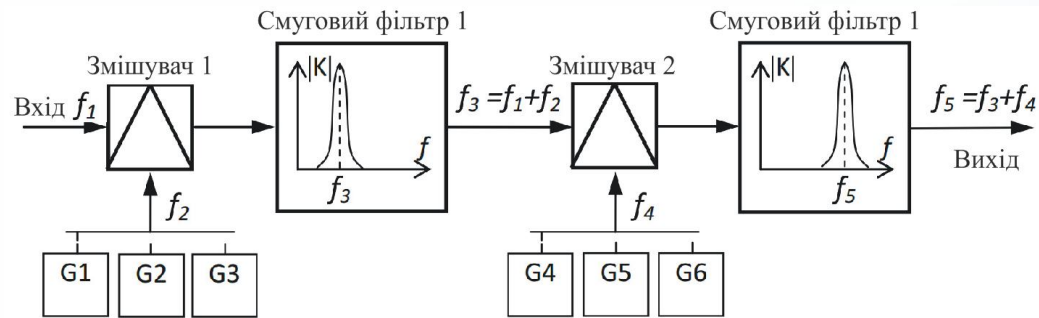


Рисунок 3.1 – Структурна схема прямого аналогового синтезатора

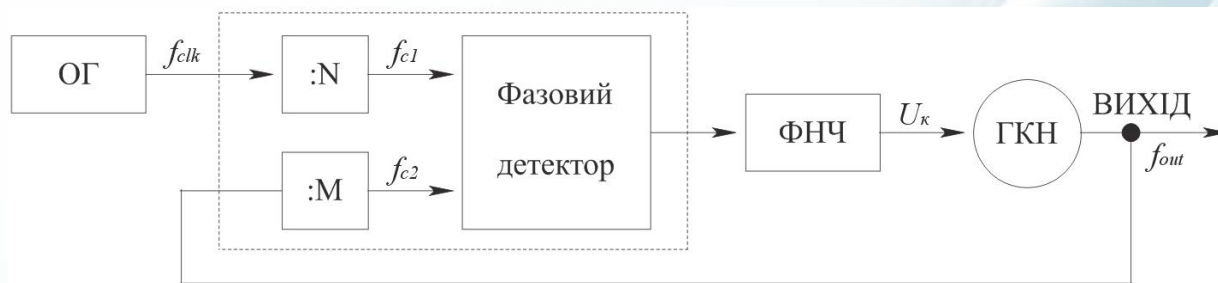


Рисунок 3.2 – Структурна схема синтезатора частоти з урахуванням ФАПЧ:  
ОГ – опорний генератор; ФНЧ – фільтр низької частоти; ГКН – генератор керований напругою

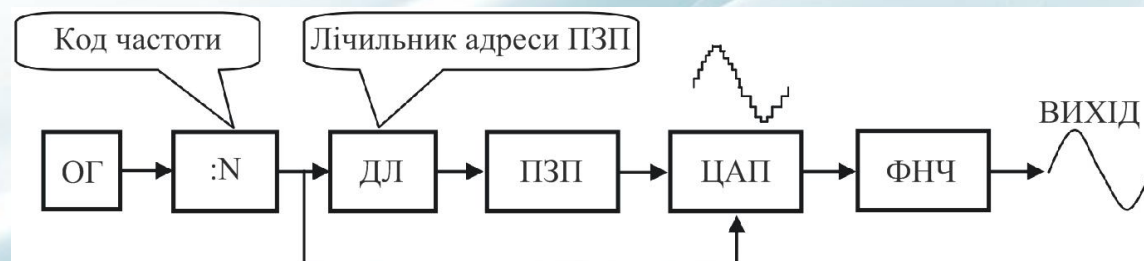


Рисунок 3.3 – Функціональна схема найпростішого DDS синтезатора:  
ОГ – опорний генератор; ДЛ – двійковий лічильник; ПЗП – постійний запам'ятовуючий пристрій;  
ЦАП – цифро-аналоговий перетворювач; ФНЧ – фільтр низької частоти

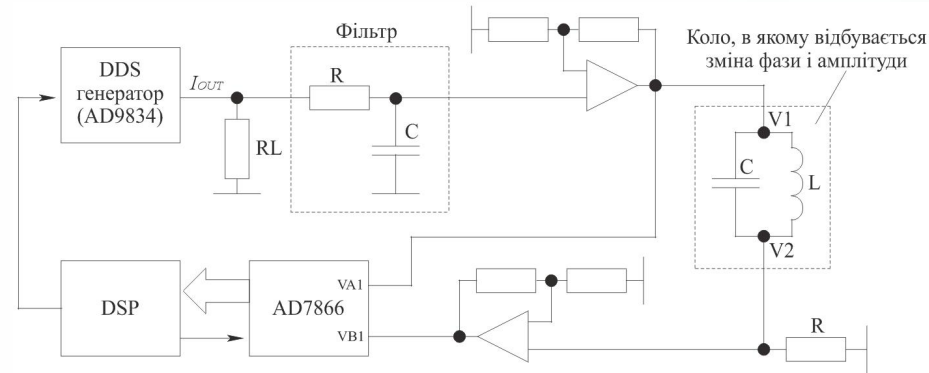


Рисунок 3.5 – Використання синтезатора в якості джерела аналогового сигналу збудження системи

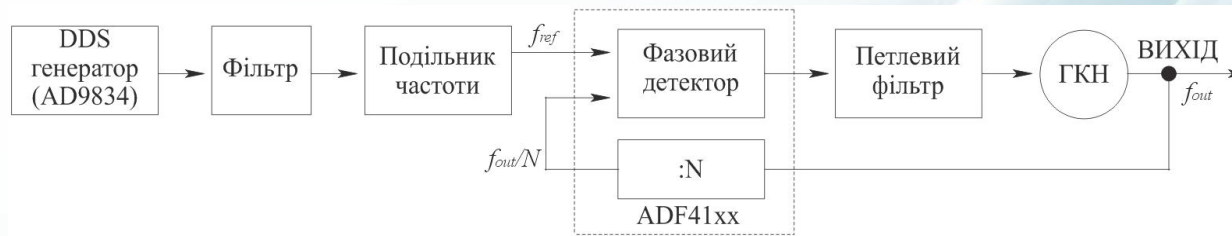


Рисунок 3.6 – DDS в якості генератора опорного сигналу для PLL

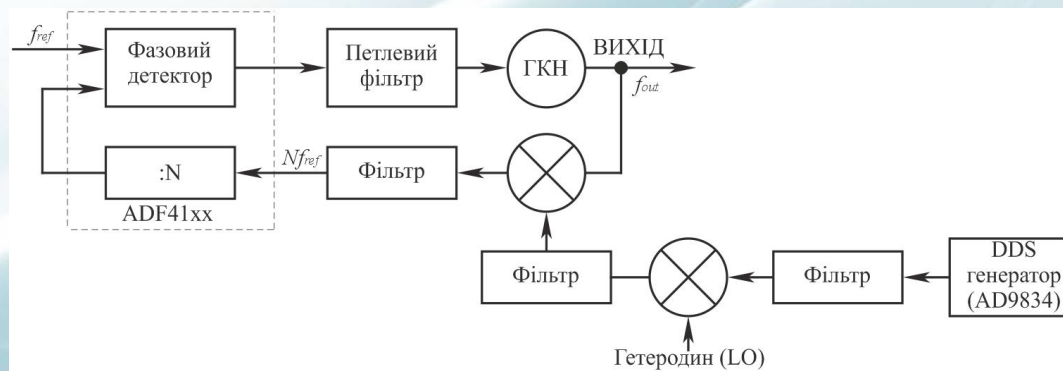
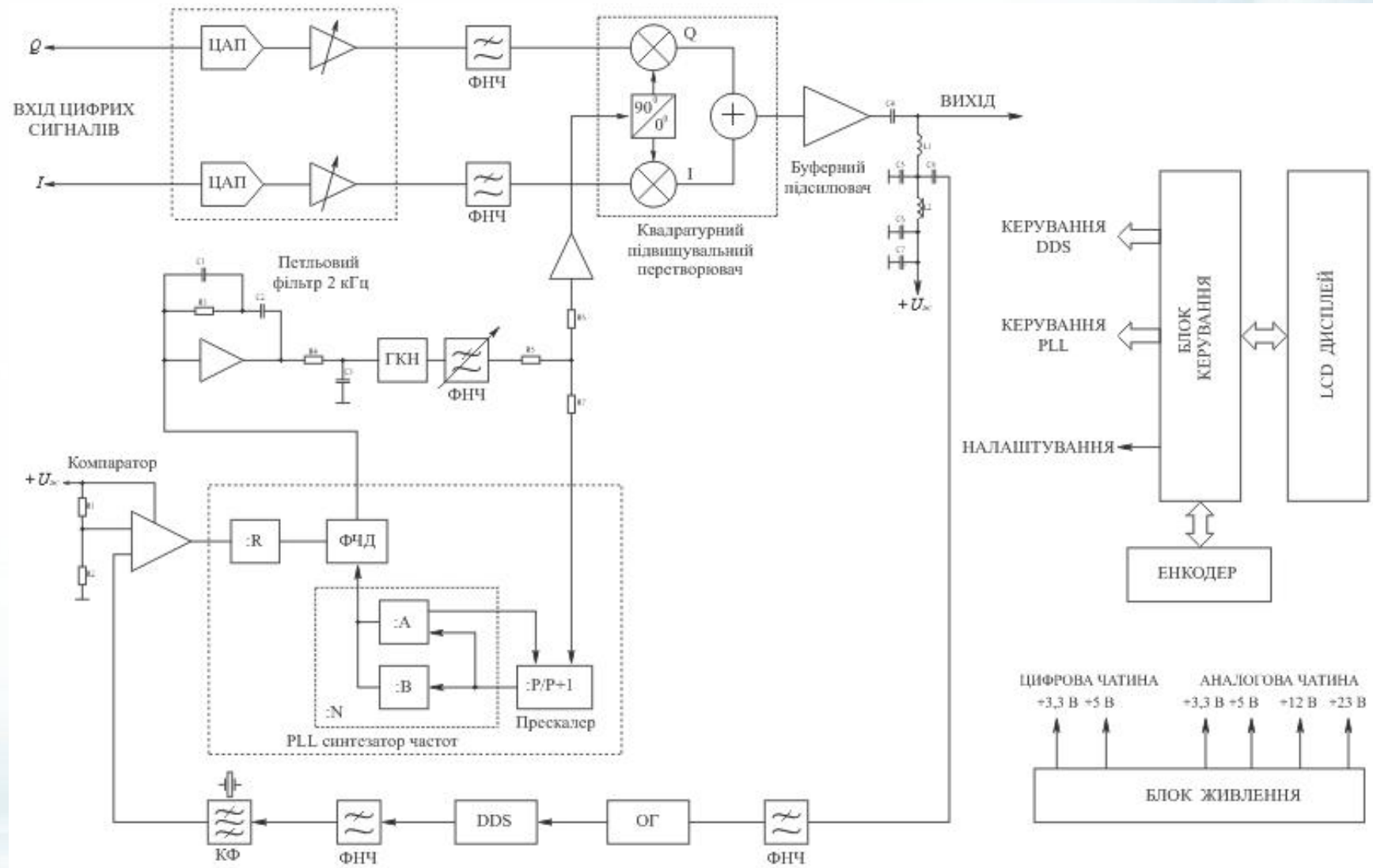


Рисунок 1.7 – DDS AD9834 генерує зміщення частоти для ФАПЧ ADF41xx



# СХЕМА ЕЛЕКТРИЧНА ФУНКЦІОНАЛЬНА МОДУЛЯТОРА

4



ГКН - генератор керування напругою; КФ - кварцовий фільтр;  
 ОГ - опорний генератор; ФНЧ - фільтр низької частоти;  
 ФЧД - фазо-частотний детектор; DDS - генератор прямого цифрового синтезу

# СХЕМА ЕЛЕКТРИЧНА ПРИНЦИПОВА МОДУЛЯТОРА

5.1

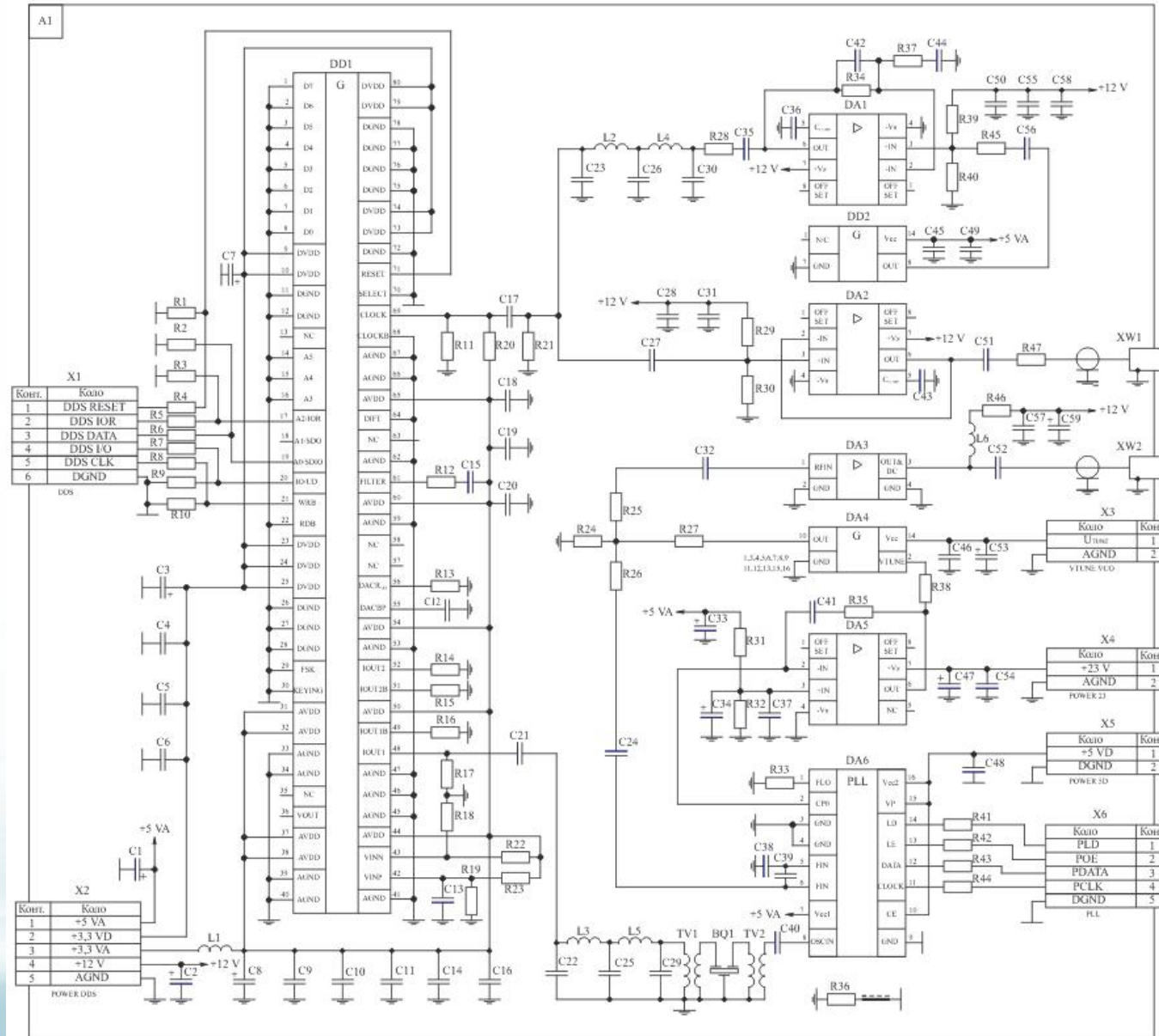


Рисунок 5.1 – Плата DDS генератора і схеми ФАПЧ



# СХЕМА ЕЛЕКТРИЧНА ПРИНЦИПОВА МОДУЛЯТОРА

5.2

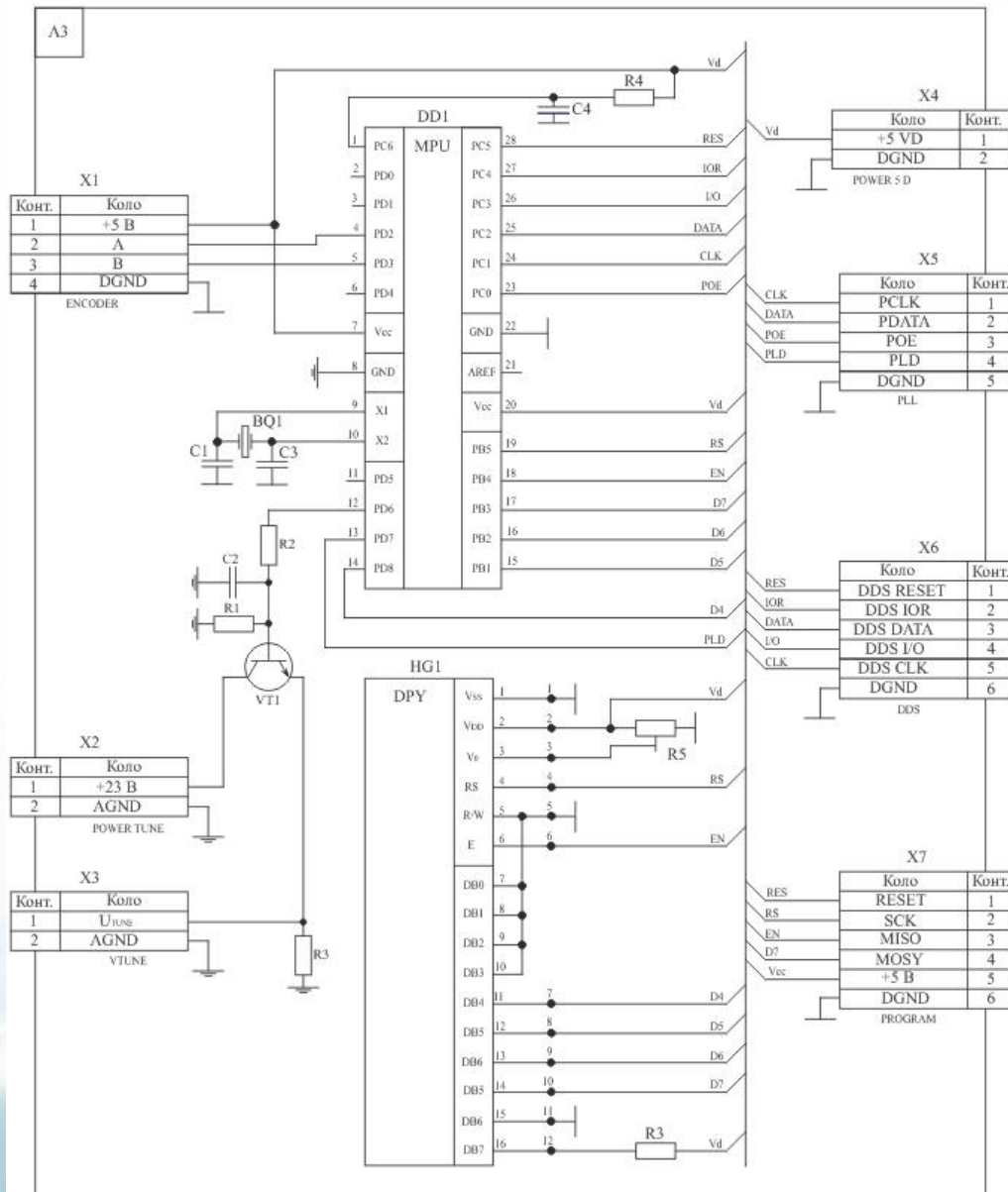


Рисунок 5.2 – Плата блока керування



# СХЕМА ЕЛЕКТРИЧНА ПРИНЦИПОВА МОДУЛЯТОРА

5.3

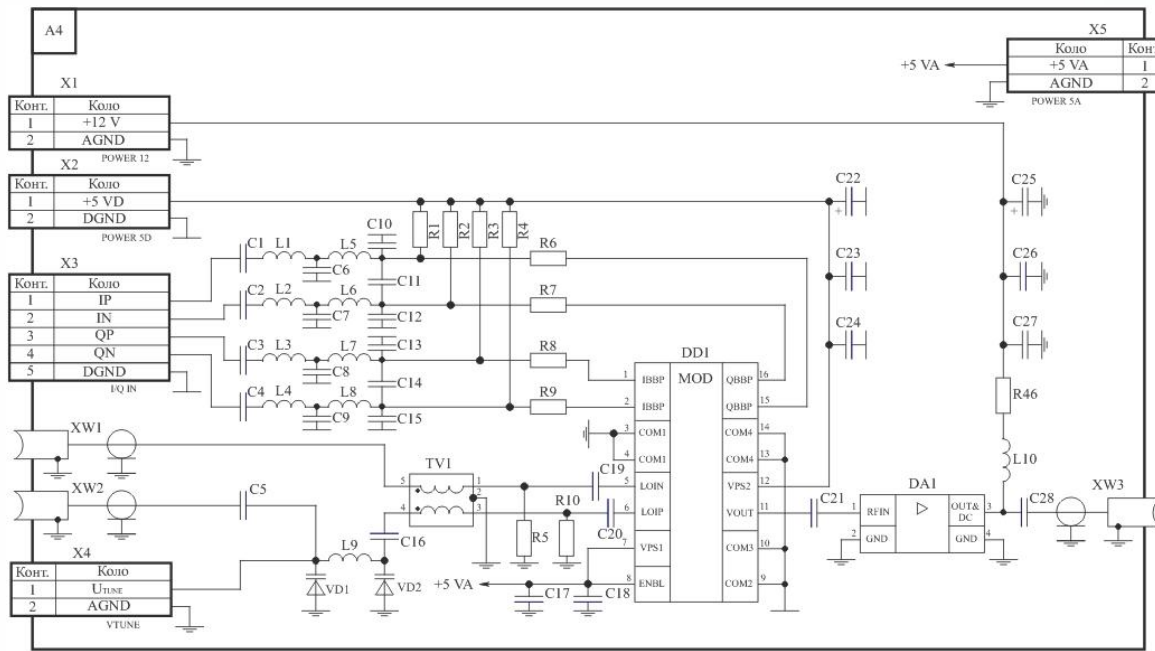


Рисунок 5.3 – Плата квадратурного модулятора

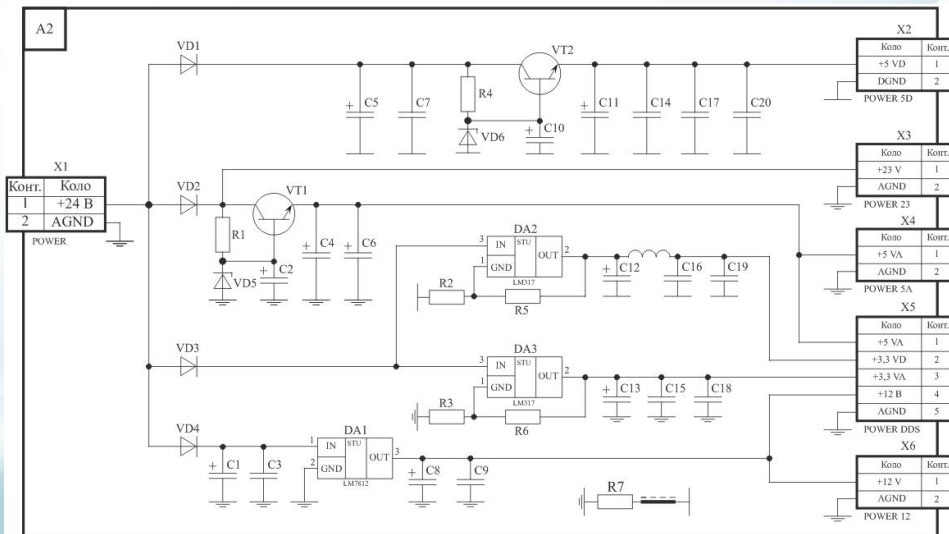
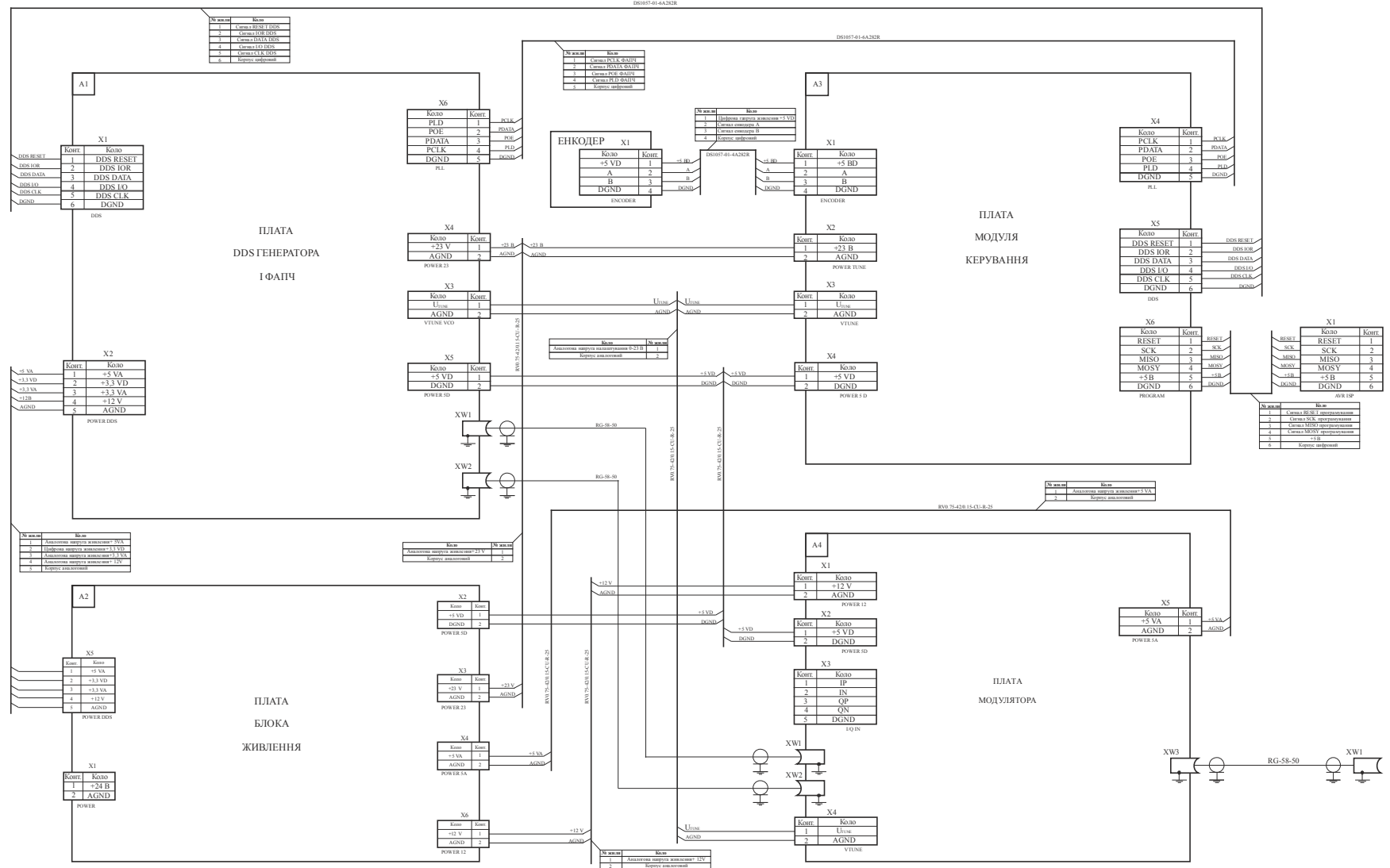


Рисунок 5.4 – Плата блока живлення



# СХЕМА ЕЛЕКТРИЧНА З'ЄДНАНЬ МОДУЛЯТОРА

6



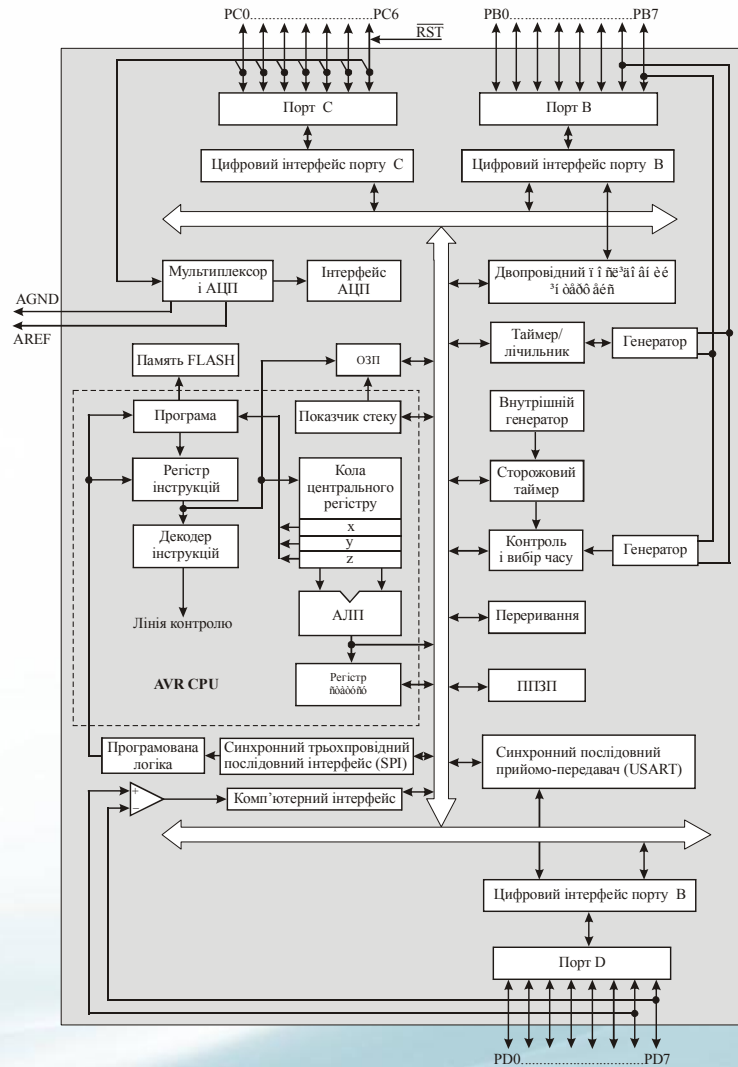


Рисунок 7.1 – Внутрішня архітектура мікроконтролера ATmega-8

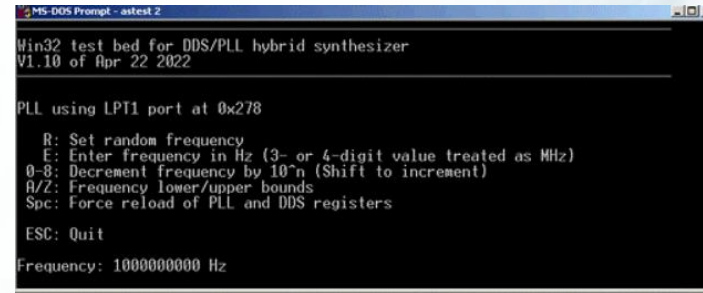


Рисунок 7.2 – Консольна програма Win32 для керування паралельними портами ПК

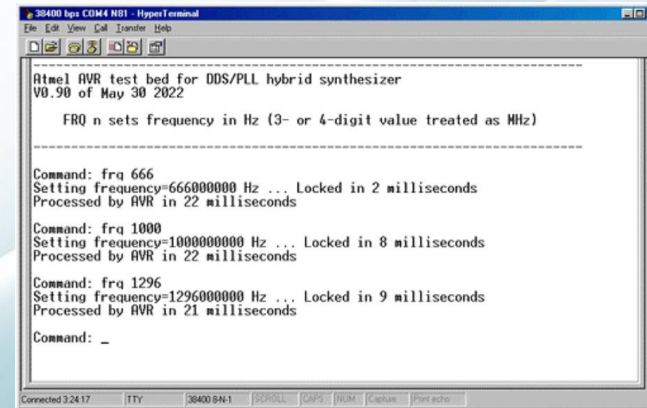


Рисунок 7.3 – Зв'язок із програмою керування Atmel ATmega8 у терміналі RS-232



1. В кваліфікаційному проекті проводиться детальний огляд і аналіз вибору методу синтезу сигналів із приведенням структурних та функціональних схем синтезаторів частоти. Особлива роль приділяється синтезаторам прямого цифрового синтезу сигналів.

2. В якості наміченого прототипу для проектування модулятора пропонується використання DDS в якості генератора опорного сигналу для ФАПЧ.

3. Розглянуто загальні вимоги до побудови сучасних модуляторів. Особливу увагу приділено квадратурним модуляторам, які в основному використовуються для формування сигналів в каналах сучасних телекомунікаційних систем.

4. Розроблено структурну схему квадратурного модулятора з підвищеним діапазоном перелаштування. Детально розглянуто всі складові, блоки та функціональні вузли.

5. Приведена структурна схема одного з можливих варіантів цифрової частини модуляційного тракту, який призначений для роботи з асинхронним транспортним потоком даних, що передаються по стандартній восьмирозрядній шині паралельного інтерфейсу і робить модулятор більш універсальним при роботі з різними кодерами та здатним адаптуватися під будь-який з послідовних інтерфейсів. Встановлено, що даний модулятор може працювати також із низькошвидкісними синхронними сигналами. Завдяки високій стабільності частоти і низькій спектральній щільності потужності фазового шуму, даний модулятор може обробляти найнижчі потоки плезіохронної ієрархії (T1 або E1).

6. У будь-якому пристрої генерації або формування частот (гетеродин, задаючий генератор, змішувач, формувач, помножувач і т. д.) неминуча поява дискретних паразитних продуктів у вихідному сигналі та взаємних наведень. В нашому випадку, наприклад, між джерелом опорних коливань, DDS генератором та іншими мікросхемами, що входять до складу PLL. Тобто виникає небезпека отримання на виході пристроїв генерації та формування частот перешкод на частотах близьких або кратних основним. Якщо одна з цих перешкод виявиться на частоті, отриманій шляхом багаторазового множення частоти, яка кратна тактовій частоті, то така сама перешкода з'явиться при тому же перелаштуванні з іншого боку вихідного сигналу. На деяких із цих проблематичних вихідних частотах ефект перехресного зв'язку може бути досить сильним для того, щоб дестабілізувати петлю ФАПЧ і викликати коливання в ній. В обраній реалізації модулятора використовуються можливості вбудованого помножувача тактової частоти мікросхеми AD9852. Замість того щоб хронувати DDS постійною частотою 100 МГц, ми підводимо до входу тактової частоти DDS опорний сигнал з частотою 10,7 МГц і використовуємо його власний помножувач тактової частоти для того, щоб обрати одну з п'яти можливих тактових частот, що знаходяться в інтервалі від 80 до 120 МГц, так щоб відстань між будь-якою гармонікою  $f_{DDSCLK}/2$  або  $f_{DDSCLK}/3$  і вихідною частотою DDS була максимальною. Тобто, впроваджено варіативний вибір тактових частот для хронування DDS генератора. Цей метод дозволяє зберегти відстань до найближчої фракційної гармоніки тактового сигналу рівною більш ніж 1,5 МГц від несучої за будь-якої заданої частоти, усуваючи проблему повністю.

7. Загальний підхід до побудови схемотехніки та обрані компоненти модулятора дозволяють повністю перекрити досить широкий діапазон частот 0,95-2,150 ГГц, який навіть у професійній техніці розбитий на два піддіапазона. Це дозволило побудувати цифровий квадратурний модулятор з дуже широким (більше октави) діапазоном перелаштування, зберігаючи в цьому діапазоні високі модуляційні характеристики (точність за амплітудою та фазою).

8. В програмній частині розглянута керуюча програма для Windows та пакет програм для ініціалізації мікросхем DDS генератора AD9852 та PLL-синтезатора LMX2326, обраних у проекті.

9. Створена керуюча програма для ATmega 8, приводяться викопіровки роботи з мікросхемою DDS генератора AD9852 та PLL-синтезатора LMX2326.

10. Проведено детальні розрахунки частоти порівняння та центральної частоти DDS. Одержаний реальний крок перелаштування складає 0,22 Гц в діапазоні частот до 2 ГГц, що дещо краще, за значення, яке закладалося на початку проектування – 0,5-1 Гц.

11. Пропонується оригінальний підхід, згідно з яким мікросхема DDS калібрується двічі при використанні ідентичних команд. При цьому вимикається властивість автооновлення і за замовчуванням встановлюється мінімальний множник тактового сигналу. Навіть якщо перша спроба ініціалізації буде неповною через асинхронне оновлення регістру, то друга спроба гарантує, що вся команда ініціалізації буде введена в регістр.

