

Хмельницький національний університет
Факультет програмування
та комп'ютерних і телекомунікаційних систем
Кафедра кібербезпеки та комп'ютерних систем і мереж

КВАЛІФІКАЦІЙНА РОБОТА

бакалавр
Освітній рівень

Багатоканальний сигнатурний аналізатор на основі мікроконтролера сімейства

AVR
Назва теми

КвРКІ.170282.17.02.13 ПЗ

Шифр

Галузь знань 12 «Інформаційні технології»

Шифр, назва

Спеціальність 123 «Комп'ютерна інженерія»

Шифр, назва

Освітня програма «Комп'ютерна інженерія»

Назва

Виконав: студент IV курсу, група КІ-17-2Ю. Ф. Надівець

Підпис, ініціали, прізвище

Керівник

І.В. Муляр

Підпис, дата Ініціали, прізвище

Нормоконтролер

І.В. Муляр

Підпис, дата

Ініціали, прізвище

До захисту допускаю:

Зав. кафедри кібербезпеки та
комп'ютерних систем і мереж

Підпис

Ю.П. Кльоц

Ініціали, прізвище

« 17 » червня 2021 р.

Хмельницький 2021

ХМЕЛЬНИЦЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ

Факультет ПРОГРАМУВАННЯ ТА КОМП'ЮТЕРНИХ І ТЕЛЕКОМУНІКАЦІЙНИХ СИСТЕМ

Кафедра КІБЕРБЕЗПЕКИ ТА КОМП'ЮТЕРНИХ СИСТЕМ І МЕРЕЖ

Освітній рівень БАКАЛАВР

Галузь знань 12 ІНФОРМАЦІЙНІ ТЕХНОЛОГІЇ

Спеціальність 123 КОМП'ЮТЕРНА ІНЖЕНЕРІЯ

Освітня програма ОСВІТНЯ ПРОГРАМА «КОМП'ЮТЕРНА ІНЖЕНЕРІЯ»

ЗАТВЕРДЖУЮ

Завідувач кафедри Ю.П.Кльоц

“ 05 ” 02 2021 р.

**ЗАВДАННЯ
НА КВАЛІФІКАЦІЙНУ РОБОТУ**

Надієвцю Юрію Федоровичу

Прізвище, ім'я, по батькові студента

1. Тема проекту (роботи) Багатоканальний сигнатурний аналізатор на основі мікроконтролера сімейства AVR

Керівник проекту (роботи) Муляр Ігор Володимирович, к.т.н, доц.

Прізвище, ім'я, по батькові, науковий ступінь, вчене звання

Затверджена наказом ректора університету від 05.02.2021 № 11 додаток № 7

2. Строк подання студентом проекту (роботи) на кафедру 10.06.2021

3. Вихідні дані до проекту Розробити ЕОМ – сумісний сигнатурний аналізатор на базі AVR. Напруга живлення + 5 В. Розрядність – 16. Підключення до ЕОМ через USB

4. Зміст пояснювальної записки (перелік питань, які потрібно розробити) _____
Дослідження предметної області та постановка задачі; обґрунтування базових положень щодо проектування сигнатурного аналізатора. Опис схем електричних (структурної) проектованої системи; опис алгоритму роботи системи. опис розробки програмного забезпечення, опис проектування друкованої плати

5. Перелік графічного матеріалу (із зазначенням обов'язкових креслень)



Схема електрична структурна (Е1)

Схема електрична функціональна (Е2)

Схема електрична принципова (Е3)

Блок-схема алгоритму (Е8)

6. Консультанти розділів дипломного проекту (роботи)

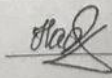
Розділ	Прізвище, ініціали та посада консультанта	Підпис, дата	
		завдання видав	завдання прийняв
Нормоконтроль	Муляр І.В., доцент кафедри КБКСМ	-	
Антиплагіат	Муляр І.В., доцент кафедри КБКСМ	-	

7. Дата видачі завдання « 08 » 02 2021 р.

КАЛЕНДАРНИЙ ПЛАН

№ з/п	Назва етапів (розділів) дипломного проекту (роботи)	Термін виконання етапів проекту (роботи)	Примітки
1.	Підготовка вступного розділу	Березень - 1 декада	
2.	Огляд існуючих методів, засобів	Березень - 2 декада	
3.	Обґрунтування обраних рішень	Березень - 3 декада	
4.	Підготовка опису електричних схем	Квітень - 1 декада	
5.	Виконання розрахункової частини	Квітень - 1 декада	
6.	Підготовка ескізів креслень	Квітень - 2 декада	
7.	Формулювання висновків	Квітень - 3 декада	
8.	Розробка додатків	Травень - 1 декада	
9.	Погодження розділів з консультантом з нормоконтролю	Травень - 1 декада	
10.	Оформлення графічного матеріалу	Травень - 2 декада	
11.	Оформлення пояснювальної записки	Травень - 2 декада	
12.	Попередній захист кваліфікаційної роботи	Травень - 3 декада	
13.	Доопрацювання кваліфікаційної роботи	Травень - 3 декада	
14.	Подання роботи для перевірки на плагіат	Травень - 3 декада	
15.	Захист кваліфікаційної роботи	Червень - 1 декада	

Студент



Ю.Ф. Надієвць

Підпис

Ініціали, прізвище

Керівник проекту (роботи)



І.В. Муляр

Підпис

Ініціали, прізвище

Те
аналізато
Авт
Кер
Поя
Гра
ДІА
В да
цифровиз
В
вихідних
Післ
порівнял
пристрою
елементн
Післ
проектув
елементн
принцип
При
також в
середови

АНОТАЦІЯ

Тема кваліфікаційної роботи: «Багатоканальний сигнатурний аналізатор на основі мікроконтролера сімейства AVR».

Автор роботи: Надісвець Юрій Федорович

Керівник роботи: Муляр Ігор Володимирович

Пояснювальна записка: 59 с., 30 рис., 4 табл., 2 дод., 20 джерел.

Графічна частина: 4 плакати.

ДІАГНОСТУВАННЯ, СИГНАТУРНИЙ АНЛІЗ

В даній кваліфікаційній роботі розроблена пристрій для діагностування цифрових схем.

В першому розділі ПЗ приведена мета дипломного проекту, аналіз вихідних даних.

Після проведення огляду літературних та інтернет джерел, проведено порівняльну характеристику пристроїв-аналогів та обгрунтовано вибір пристрою-прототипу. Розроблена структура пристрою, вибрана доступна елементна база та спроектована друкована плата.

Після обгрунтування, в третьому розділі, проведений вибір та проектування функціональної схеми. По функціональній схемі вибрана елементна база, яка використовується при побудові схеми електричної принципової.

При розробці конструкції пристрою та його програмного забезпечення, а також відладки використано сучасні засоби автоматизації проектування, середовище розробки програмного забезпечення.



Підпис студента Дата

10.06.2021

№	Ф о р м а т	Позначення	Найменування	Л і с т і в	№ екз	Примітка
			<u>Текстові документи</u>			
1	A4	КВРКІ.170282.17.02.13 ПЗ	Пояснювальна записка	1		
			<u>Графічні матеріали</u>			
2	A1	КВРКІ.170282.17.02.13 E1	Схема електрична структурна	1		
3	A1	КВРКІ.170282.17.02.13 E2	Схема електрична функціональна	1		
4	A1	КВРКІ.170282.17.02.13 E3	Схема електрична принципова - Керуючий модуль	1		
5	A4	КВРКІ.170282.17.02.13 ПЕЗ	Перелік елементів -	1		
6	A2	КВРКІ.170282.17.02.13 E8	Алгоритм роботи	1		

				КВРКІ.170282.17.02.13 ВП				
Ар к	№ докум	Підпис	Дата	Багатоканальний сигнатурний аналізатор на основі мікроконтролера сімейства AVR Відомість проекту		Літера	Аркуш	Аркушів
зробив	Надівець Ю.Ф.					У	1	2
перевір.	Муляр І.В.					ХНУ, КІ-17-2		
контр.	Медляр І.В.							
Затв.	Кльон Ю.П.							

ЗМІСТ

ВСТУП.....		4
1 ДОСЛІДЖЕННЯ ПРЕДМЕТНОЇ ОБЛАСТІ ТА ПОСТАНОВКА ЗАДАЧІ.....		6
1.1 Аналіз предметної області і виявлення наявних проблем і завдань.....		6
1.2 Аналіз наявного програмно-технічного забезпечення предметної області.....		10
1.3 Аналіз вимог до програмно-технічного засобу та розробка технічного завдання.....		16
1.4 Висновки		17
2 ПРОЄКТУВАННЯ ПРОГРАМНО-ТЕХНІЧНОГО ЗАСОБУ.....		19
2.1 Обґрунтування вибору апаратних ресурсів		19
2.2 Опис основних структурних блоків.....		24
2.3 Висновки.....		28
3 ПРОГРАМНО-АПАРАТНА РЕАЛІЗАЦІЯ ТА ТЕСТУВАННЯ ПРОГРАМНО-ТЕХНІЧНОГО ЗАСОБУ		30
3.1 Аналіз схеми електричної функціональної		30
3.2 Аналіз схеми електричної принципової.....		34
3.3 Програмування мікроконтролера.....		45
3.4 Алгоритм роботи пристрою		47
3.5 Інструкція з експлуатації		49
3.6 Електричний розрахунок		54
3.7 Висновки		55
ВИСНОВКИ		57

КвРКІ.170282.17.02.13 ПЗ

Зм.	Арк.	№ док.ум.	Підпис	Дата		Літера	Аркуш	Аркушів
Виконав		Надігвесь Ю.Ф.	<i>Ю.Ф. Надігвесь</i>		Багатоканальний сигнатурний аналізатор на основі мікроконтролера сімейства AVR Пояснювальна записка		2	60
Перевір.		Муляр І.В.	<i>І.В. Муляр</i>					
Н.контр.		Муляр І.В.	<i>І.В. Муляр</i>					
						ХНУ, КІ-17-2		

ПЕРЕЛІК ДЖЕРЕЛ ПОСИЛАНЬ	59
ДОДАТОК А Програмний код.....	61
ДОДАТОК Б Копія графічної частини	64

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм.	Арк.	№докум.	Підпис	Дата		3

ВСТУП

Системи автоматичного управління, які використовуються для автоматичного усунення несправностей електронних компонентів, а також встановлення несправностей в різноманітних системах і підсистемах називаються системами тестування. Вони стають дедалі важливішими як з точки зору підвищення надійності, так і у формі простоти усунення несправностей. Надійність посилюється тим, що важливі компоненти та підсистеми можуть бути замінені перед використанням системи. Наявність системи тестування спрощує процес усунення несправностей, оскільки тести, що проводяться на системному рівні, дозволяють встановлювати допустимі збої підсистем, що прискорює процес ремонту.

Існують різноманітні засоби контролю. Сюди входять функціональні тести на основі аналогових або цифрових вимірювань. За допомогою функціональних тестів можна визначити, чи реалізує досліджувана підсистема певний заданий аналоговий або цифровий алгоритм. Прикладами цифрового функціонального тесту є перевірка відповідності логічної функції, заданої за допомогою таблиці істинності.

Цифрові тести зазвичай складаються із статистичних вимірювань параметрів мікросхем, перевірки друкованих плат на відсутність обривів з'єднань, вимірювання коефіцієнта підсилення, рівня насиченості тощо. Відповідно, за допомогою динамічних тестів визначаються такі часові характеристики, як надмірна регуляція, затримка системи, тощо. Вони також можуть бути використані для вимірювання параметрів реакційної здатності.

Складність цифрових пристроїв, збільшення бітового обсягу даних і швидкості, широке використання програмних принципів управління призвели до серйозних ускладнень при їх налагодженні традиційним обладнанням: генераторами сигналів, вольтметрами, осцилографами. Ця проблема набула особливої гостроти з моменту появи мікропроцесорних систем (МПС) [1]. Тому на сьогодні розроблено і експлуатується велика кількість різних по своїх

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		4

характеристиках, спеціалізованих пристроїв для діагностики цифрових схем, які дозволяють легко і швидко виявити несправність, точно виявити несправний компонент за допомогою недорогого і компактного обладнання.

Ефективним методом управління є використання логічного аналізатора, який є контрольно-вимірювальним методом, призначеним для збору даних про поведінку дискретних систем, опрацювання цих даних та надання їх людям на різних рівнях абстракції [2].

Пошук несправностей МПС за допомогою логічного аналізатора, як правило, важкий. Перш за все, це вимога високої кваліфікації оператора та його знання принципів функціонування МПС. Можливі ситуації, коли виявити несправності взагалі не вдається. Тому логічний аналізатор рідко використовується для виробничих випробувань та технічного обслуговування, хоча на етапі проектування та налагодження логічного аналізатора МПС є необхідним. Як результат, метод цифрового тестування, який не потребує висококваліфікованого персоналу, останнім часом набув широкого поширення. Цей метод, який називається сигнатурним, дозволяє знаходити поломки.

Метою виконання кваліфікаційної роботи є підтвердження студентом свого освітнього рівня, зокрема, здатності розв'язувати різні спеціалізовані завдання або різні практичні проблеми комп'ютерної інженерії, які характеризуються комплексністю умов, із застосуванням підходів та методів комп'ютерної інженерії.

Відповідно до мети написання кваліфікаційної роботи передбачає розв'язання певної актуальної практичної задачі в галузі комп'ютерної інженерії, і отримання певного прикладного результату у вигляді функціонально-придатного апаратного засобу.

					КвРКІ.170282.17.02.13 ПЗ	Арк.
						5
Зм.	Арк.	№докум.	Підпис	Дата		

1 ДОСЛІДЖЕННЯ ПРЕДМЕТНОЇ ОБЛАСТІ ТА ПОСТАНОВКА ЗАДАЧІ

1.1 Аналіз предметної області і виявлення наявних проблем і завдань

Логічний аналізатор - це пристрій, який перевіряє і зберігає набір логічних сигналів у режимі реального часу і передає ці сигнали в зручній для користувача формі. Існуючі логічні аналізатори можуть мати до 32 входів, на які подаються сигнали з контрольних точок тестового пристрою (наприклад, з 16 ліній шини адреси, 8 ліній шини даних і 8 ліній шини керування). Ці сигнали подаються на довгі (до 64 комірок) регістри зсуву і переміщуються в них тактовими імпульсами від тестованого пристрою. Таким чином, у регістрах зсуву логічного аналізатора формується матриця 32x64 біта, де зберігається поточна інформація про стан 32 сигналів за певний час і навіть за попередні 63 цикли. Ця інформація "пробігає" по комірках регістрів і втрачається на їх виходах. Завдання полягає в тому, щоб "зупинити" цю інформацію в потрібний час і подати її у зручній для перегляду формі. Для цього перед початком роботи оператор вводить у спеціальний реєстр певне кодове слово (сигнатуру), з яким порівнюються сигнали, що надходять від тестованого пристрою [3]. Це слово може бути конкретною адресою, словом даних або керуючим сигналом. У той момент, коли подібне слово зустрінеться в потоці цифрових сигналів, що надходять на вхід аналізатора, воно розпізнається за схемою порівняння і припинить роботу регістрів зсуву, записуючи їх вміст. Тоді вміст цих регістрів буде відображатися у зручній формі. У найпростішому випадку це можуть бути одиниці та нулі, згруповані для зручності по чотири або по вісім.

Нарешті, найбільш «інтелектуальні» пристрої можуть перевести сигнали з шини даних в мнемонічний запис [4]. У деяких класах логічних аналізаторів вміст регістрів відображається у вигляді часових діаграм, і на дисплеї видається зображення, подібне до багатопроменевого осцилографу з пам'яттю. Відображаючи фрагмент за фрагментом (по 64 такти у фрагменті), ви можете

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		6

бачити всі етапи виконання. Робота комп'ютера буде прозорою - ви можете спостерігати за роботою всіх його компонентів протягом усієї програми. Слід додати, що зупинку для розпізнавання кодового слова можна «прив'язати» не лише до моменту його отримання (у цьому випадку ми побачимо 64 такти, що передують цьому слову), але і 64 після розпізнавання кодового слова (тоді ми бачили наступних 64 такти) [5]. Ви також можете реалізувати всі проміжні варіанти, спостерігаючи за фрагментами програми, які йдуть до або після кодового слова.

Логічний аналізатор - електронний пристрій, що реєструє та відображає послідовності цифрових сигналів. Застосовується для тестування та налагодження цифрової електроніки, наприклад, при проектуванні комп'ютерних компонентів та електронних пристроїв управління. На відміну від осцилографів, більшість логічних аналізаторів мають значно більше входів (від 16 до декількох сотень), але часто здатні показувати лише два рівні сигналу ("0" та "1") [6].

Логічні аналізатори функціонують непомітно для досліджуваних систем і використовуються для їх налаштування та діагностики (насамперед мікропроцесорних систем) на всіх етапах життєвого циклу системи.

Можна привести такі характеристики логічних аналізаторів;

- кількість каналів;
- ємність пам'яті на канал;
- частота запису;
- способи запуску та синхронізації;
- форми подання даних.

Основою логічних аналізаторів є компаратори, які використовуються для встановлення значень сигналів. Компаратор проводить порівняння вхідного сигналу із заданим пороговим рівнем. При перевищенні порогу, його рівень позначається як високий, якщо нижче порогового, то позначається як низький. Зазвичай можна регулювати порогову напругу компараторів (зазвичай від -10 до +10 В). Підключення логічних аналізаторів вимагає доступу до областей

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		7

цифрового пристрою (наприклад, ніжок мікросхеми або доріжок). Аналізатори мають спеціальні зонди та затискачачі. Основною вимогою є мінімізація впливу пристрою на випробуваний прилад [7].

За функціональним призначенням логічні аналізатори ділять на два класи:

- аналізатори станів мікропроцесорних систем на програмному рівні опису;
- аналізаторами часових співвідношень цифрових систем на логічному та часовому рівні.

Методи схемного аналізу можна поділити на прямі та непрямі. Прямі методи аналізу базуються на різних алгебрах чи інших формах, що відображають в тій чи іншій формі структуру схеми. Вони дозволяють безпосередньо синтезувати вхідні послідовності, необхідні для отримання даного ланцюга реакції. Наприклад, для синтезу вхідних наборів, які забезпечують вихід нульового ланцюга сигналу.

Непрямі методи аналізу включають різні типи моделювання, що дозволяють відтворити поведінку схеми або окремих її елементів при застосуванні до схеми набору вхідних дій, наприклад, для оцінки правильності спроектованої схеми. Моделюючи роботу схеми, що містить дефектний елемент на наборах, що складають контрольний тест, ви можете оцінити повноту цього тесту.

Звернемо увагу на переваги та недоліки цих методів. Прямі методи вимагають побудови алгебраїчно-структурних описів схем на основі схематичних списків; як правило, ці методи орієнтовані на певний клас схем, таких як синхронні та асинхронні. Непрямі методи не вимагають побудови описів схем, відмінних від переліку схем, крім того, вони не залежать від класу аналізованих схем. Однак непрямі методи, порівняно з прямими, можуть зайняти набагато більше часу для визначення необхідних вхідних дій. Непрямі методи аналізу є універсальними і використовуються, коли прямі методи не розроблені або дуже складні для будь-якого класу схем. Прямі та непрямі методи аналізу доповнюють один одного. Якщо, наприклад, тест для схеми проводився "вручну"

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		8

із використанням прямих методів, то моделювання можна використовувати для аналізу тесту на повноту.

Проблема тестової діагностики цифрових схем виникає на різних етапах їх виробництва та експлуатації і включає взаємопов'язані завдання. Перший з них - визначення стану досліджуваної схеми. Основна умова цифрових схем у справному стані - це технічний стан схеми, в якій вона відповідає всім вимогам, встановленим технічною документацією. В іншому випадку схема знаходиться в одному з несправних станів.

Якщо діагностом встановлено, що цифрова схема несправна, вирішується друге завдання: здійснюється пошук несправності певного елемента, метою якої є визначення місця та типу несправності.

З багатьох різних типів несправностей існує клас логічних несправностей, які змінюють логічні функції елементів, що входять до складу цифрової схеми. Для їх опису в більшості випадків використовуються наступні математичні моделі [8].

1. Постійні несправності: постійний нуль і постійна одиниця, що означає наявність константного рівня логічного нуля або логічної одиниці на входах і виходах несправного логічного елемента.

2. Несправності типу "коротке замикання" виникають при короткому замиканні входів та виходів логічних елементів і поділяються на два типи: несправності, викликані коротким замиканням входів логічного елемента, і несправності типу зворотного зв'язку .

3. Інверсні несправності описують фізичні дефекти цифрових схем, які призводять до появи фіктивної інверсії сигналу на вході або виході логічного елемента, які входять до цієї схеми.

4. Несправності типу "перекручування" полягають у змішуванні з'єднань цифрової схеми і спричинені помилками, що виникають при проектуванні та виготовленні цифрових схем, що змінюють функції, виконувани ланцюгом.

Класичний підхід до тестування цифрових схем заснований на формуванні тестових послідовностей, які можуть виявити багато їх несправностей. У цьому

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		9

випадку для процедури випробування зберігаються як самі послідовності випробувань, так і еталонні початкові реакції ланцюгів на їх дію. У процесі випробувань, відповідно до отриманих реакцій ланцюга, він вважається еталонним ланцюгом, інакше ланцюг містить несправність і знаходиться в несправному стані.

Ми розглянемо несправності лише одного логічного типу, тобто ті, що відповідають появі в якійсь момент в ланцюзі стабільного значення сигналу, що відповідає логічному «1» або «0».

Для виявлення та локалізації таких несправностей використовуються тестові набори значень вхідних змінних, які подаються в схему, та відповідні набори значень вихідних змінних, які можуть виявляти несправності ланцюга.

Існує багато пристроїв для виявлення одиночних логічних несправностей. Найпростіший з них - тестер стану логіки [9]. Цей пристрій являє собою "зонд" з індикатором, освітлення якого вказує на наявність сигналу на певному контакті елемента або схеми в цілому. Цей пристрій дозволяє перевірити працездатність елемента, але не дозволяє перевірити правильність його роботи [10]. Для цього необхідно порівняти таблиці істинності кожного елемента і подати на схемі відповідні сигнали, які дозволяють б порівняти отримані результати з посиланням. До переваг цього пристрою можна віднести: простоту використання, відсутність автономного живлення, можливість ідентифікувати фронти, спади, логічні рівні.

1.2 Аналіз наявного програмно-технічного забезпечення предметної області

Технологічні логічні аналізатори можна розділити на два класи:

- прості недорогі логічні аналізатори, які мають можливість налагоджувати, тестувати та оптимізувати функції цифрових систем. Вони швидко знаходять, розпізнають і отримують характеристики, які є невловимими і їх важко виявити за допомогою широкого спектру інструментів для цілісності сигналу. Крім того, такі логічні аналізатори широко підтримуються для сучасних

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм.	Арк.	№докум.	Підпис	Дата		10

застосувань, тому це ідеальний інструмент для вирішення всіх проблем налагодження цифрових систем [8].

- Модульні логічні аналізатори характеризуються швидкістю та надійністю, необхідними для реєстрації деталей логіки найшвидших сучасних процесорів та карт пам'яті. Виявлення джерел тонких помилок, висока ефективність передачі даних та кореляція часу перегляду аналогових та цифрових сигналів за допомогою одного пристрою.

За конструкцією апаратних відмінностей ринковий логічний аналізатор загалом можна розділити на автономний та віртуальний логічний аналізатор комп'ютерних карт на основі ПК.

Логічний аналізатор USBee AX PRO MINI LOGIC - призначений для аналізу, запису та перегляду сигналів у цифрових схемах (рис. 2.1) [9].



Рисунок 1.1 - USB AX PRO MINI LOGIC

USB AX PRO MINI LOGIC підключається до аналізованої схеми подібно осцилографу, але на відміну від осцилографа фіксує тільки два стани сигналу «0» і «1».

Важливою функцією аналізатора USBee AX PRO MINI LOGIC є можливість автоматично розшифровувати отримані і записані сигнали, наприклад, розібрати обмін інформацією по шині I2C або SPI. Запис сигналів проводиться у внутрішній буфер пам'яті ОЗУ.

Після надходження живлення мікроконтролер переходить в імпульсний режим очікування. Визначаючи вхідний імпульс, мікроконтролер починає відлік

часу до наступного імпульсу. Час дискретизації зберігається в 16-розрядному лічильнику. Після переповнення даних про стан входів та значення лічильника зберігається в буфері, а значення його адреси при цьому збільшується на три (2 байти для лічильника та 1 байт - інформація про вхід рядки). Цей процес повторюється, поки не буде заповнено весь буфер мікроконтролера.

Щоб підключити логічний аналізатор до ПК, потрібно встановити програмний пакет USB AX.

Після заповнення буфера всі записані дані відображаються на екрані монітора у вигляді осцилограм.

Характеристики:

- Кількість цифрових входів – 8.
- Має вбудований генератор сигналів.
- Частота дискретизації пристрою: 24 МГц.
- Вхідна напруга: 0 ~ 5В.
- Протоколів: SPI, ІС, SMBus, I2S, UART, CAN, PS / 2.
- Параметри: 5,4 см x 2,6 см x 1,8 см.
- Вага: 55 г.

Логічний аналізатор Saleae Logic USB 24МГц 8ch (рис.2.2) має наступні характеристики [10].:

- Кількість цифрових входів 8;
- Світлова індикація;
- Вхідна напруга: 0 ~ 5В,
- 100К Ом;
- USB живлення;
- Частота дискретизації може бути вибрана з діапазону: 24МГц, 16 МГц, , 8 МГц, 4 МГц, 3 МГц, 3 МГц, 1 МГц, 500 кГц, 250 кГц, 100 кГц, 50 кГц, 25 кГц, 10 кГц;
- Підтримка завантаження даних в режимі реального часу,

					КВРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		12



Рисунок 1.2 - Логічний аналізатор Saleae Logic USB

Аналізатор логічного сигналу Hantek 4023L (32 канали) (рис. 2.3) - це комплекс USB - блоку аналізатора та програмного забезпечення високого рівня для ПК.

Принцип роботи полягає в синхронному захопленні цифрових даних на всіх вхідних каналах із заданою частотою дискретизації та одночасній передачі цих даних через USB на ПК для подальшого аналізу.

Інформація з аналізатора може відображатися у вигляді логічних діаграм синхронізації, логічних таблиць або графічних зображень.

У режимі відображення часових діаграм аналізатор функціонує як багатоканальний цифровий осцилограф і відображає двійкові сигнали стану.

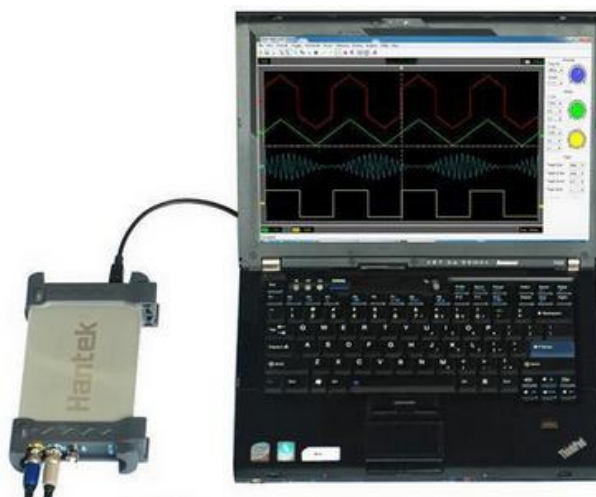


Рисунок 1.3 - Логічний аналізатор сигналів Hantek 4023L

На сьогоднішній день одним з найпопулярніших програмних продуктів з відкритим кодом, спрямованим на створення портативного програмного забезпечення для аналізу сигналів, є Sigrok (<https://sigrok.org/>), який підтримує різні типи пристроїв (включаючи логічні аналізатори). Він має безліч додаткових пакетів, таких як SmuView, який має:

- підтримка пристроїв дистанційного управління;
- збір даних;
- можливість підключення та використання декількох пристроїв одночасно;
- математичні канали для комбінування сигналів або маніпулювання ними;
- експорт даних у форматі CSV;
- інтерфейс Python для сценарію складних вимірювань із використанням декількох пристроїв [11].
- періодична зміна налаштувань пристрою (наприклад, вихідна напруга джерела живлення) за допомогою таблиці послідовностей

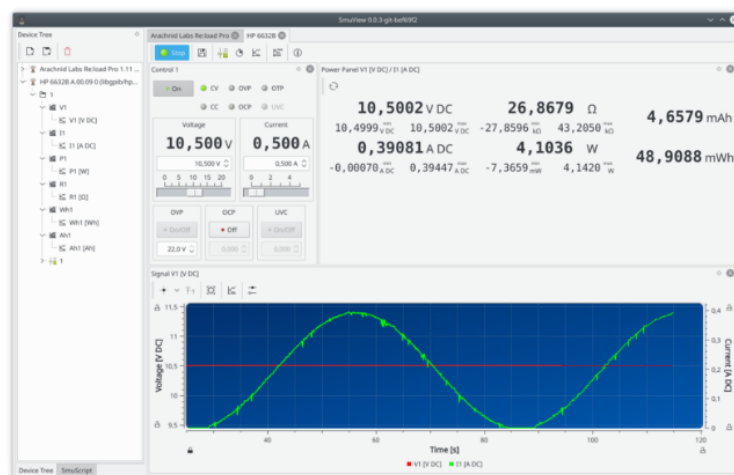


Рисунок 1.4 - Програмний комплекс для аналізу сигналів, є Sigrok

Структурні блоки, на які розбивається типова схема діагностики, приведені на рисунку 1.5.

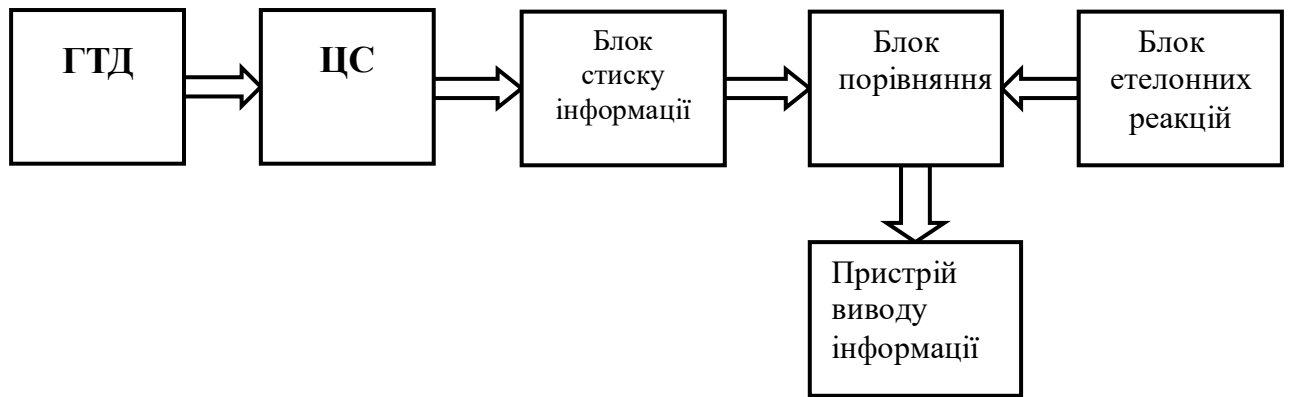


Рисунок 1.5 – Структура ситеми тестуванні цифрової схеми

ЦС – цифрова схема.

ГТД – генератор тестових дій.

Блок еталонних реакцій - модуль, що зберігає стиснені вихідні реакції.

Таким чином, формуючи послідовність тестів на входах аналізованого цифрового пристрою для кожного з його станів, ми знаходимо еталонні значення його сигнатур, багато з яких зберігаються, а потім застовуються для порівняння зі значеннями сигнатур, отриманих з справних пристроїв. Будь-яка різниця між фактично отриманою сигнатурою з еталонною вказує на те, що елемент схеми працює інакше, ніж у випадку робочого стану пристрою. Причину, що спричинила зміну сигнатур на цьому елементі, можна встановити шляхом послідовного аналізу сигнатур від зазначеного елемента до входів пристрою.

Шляхом використання багатоканальних аналізаторів сигнатур можна значно прискорити процедуру управління цифровими схемами, яка майже збільшена в n разів, де n - кількість входів конкретного аналізатора. У разі збігу фактично отриманої сигнатури з його контрольним значенням вважається, що з досить великою ймовірністю перевірена цифрова схема перебуває в справному стані. На цьому закінчується процедура її дослідження. В іншому випадку, коли схема має несправності, фактична сигнатура, як правило, відрізняється від еталонної, що є основним аргументом для прийняття гіпотези про несправний

стан схеми. У той же час тип отриманої сигнатури не містить жодної додаткової інформації про характер помилки. Більше того, залишається питання про те, який з n проаналізованих ланцюгів, що ініціюють фактичну сигнатури, містить помилки. Таким чином існує проблема локалізації несправності в послідовності, що несе інформацію про її наявність. Розглянемо можливі шляхи вирішення цієї проблеми з використанням аналізаторів на n - каналів.

Аналізатор обмежується лише одним входом інформації, тоді як кількість виходів складних цифрових вузлів досягає значних значень. Дослідження подібних вузлів проводиться з використанням декількох аналізаторів сигнатур, згортою по модулю два початкових послідовностей або із використанням деяких інших схемних рішень. [11] Використання таких підходів для аналізу багатовихідних цифрових схем призводить або до значного збільшення апаратних витрат, або до зменшення ймовірності виявлення помилок P . Тому для цифрових вузлів із багатьма виходами створення високопродуктивних цифрових аналізаторів є досить важливим.

1.3 Аналіз вимог до програмно-технічного засобу та розробка технічного завдання

Мета кваліфікаційної роботи: проектування логічного аналізатора.

Під час проектування необхідно дотримуватися загального підходу до зменшення трудомісткості та матеріаломісткості.

Експлуатація виробу не повинна передбачати частої переконфігурації, коли виріб уже введено в експлуатацію.

Аналіз сигнатур - це простий та ефективний метод порівняння двох послідовностей бітів довільної довжини.

Розроблений пристрій призначений для якісної та швидкої діагностики цифрових схем та елементів мікропроцесорних систем. Він повинен мати можливість локалізувати несправності як в ланцюзі в цілому, так і в кожному окремому елементі.

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		16

Необхідно розробити систему, призначену для функціонального контролю та діагностики різноманітних цифрових схем.

Пристрій повинен відповідати наступним технічним характеристикам:

- Бітова розрядність пристрою - 16;
- рівні вхідних сигналів - ТТЛ;
- напруга живлення - + 5 В;
- ймовірність виявлення одиночної пломки - 100%;
- струм споживання не більше 600 мА;
- середній час роботи до відмови не менше 25000 годин;
- споживана потужність 4 Вт;
- обмін інформацією з комп'ютером через порт USB.

Крім того, пристрій повинен забезпечувати:

- апаратне засоби генерації імпульсів «Пуск» та «Стоп»;
- спеціальні конструктивні рішення, що дозволяють легко перевести пристрій у тестовий режим;
- рекомендації для користувачів щодо послідовності проведення сигнатурного аналізу при усуненні несправностей.

1.4 Висновки

В ході виконання завдання практики було розглянуто промислові зразки логічних аналізаторів

Було вирішено в майбутньому розробити пристрій контролю мікропроцесорних систем. В основу роботи якого покладений принцип сигнатурного аналізу.

При пошуку несправності інженеру діагносту необхідно вибрати режим генерації вхідних впливів на певний об'єкт діагностування. Далі, дослідивши сигнатури в контрольних точках схеми, починаючи від виходів до входів, визначити елемент, в якого є відмінність між вхідними і вихідними сигнатурами.

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		17

Наступним кроком є виконання етапів кваліфікаційної роботи, а саме розроблення функційної та принципової схеми сигнатурного аналізатора, його алгоритму роботи та програмного забезпечення.

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм.	Арк.	№докум.	Підпис	Дата		18

2 ПРОЄКТУВАННЯ ПРОГРАМНО-ТЕХНІЧНОГО ЗАСОБУ

2.1 Обґрунтування вибору апаратних ресурсів

Для обґрунтування обраного варіанта рішення при розробці будь-якої технічної системи першочергово необхідно визначити основну задачу і сформулювати комплекс вимог, що дозволить досягти ефективного виконання вимог технічного завдання.

Таким чином, метою кваліфікаційної роботи є проектування сигнатурного аналізатора для діагностики елементів МПС, з можливістю підключення до комп'ютера через порт USB. Пристрій повинен забезпечувати швидке визначення різних типів несправностей в цифрових схемах.

Класичний підхід до тестування цифрових схем базується на формуванні тестових послідовностей, які можуть виявити великий клас несправностей. У цьому випадку для процедури випробування зберігаються як самі послідовності випробувань, так і еталонні початкові реакції ланцюгів на їх дію. У процесі випробувань, відповідно до отриманих реакцій ланцюга, вважається еталонним ланцюгом, інакше ланцюг містить несправність і знаходиться в неробочому стані.

Розглянуті вище пристрої мають ряд переваг і недоліків. Для моніторингу та діагностики цифрових схем потрібно використовувати пристрій, який відповідає наступним критеріям:

- якість та швидкість діагностики;
- невисока вартість пристрою;
- простота експлуатації;
- можливість обміну інформацією з комп'ютером.

Авометри, осцилографи та логічні аналізатори відрізняються своєю функціональністю, але чим більш функціональніший пристрій, тим більша його вартість, що теж дуже важливо. Вимірювання та аналіз різних сигналів з виходів схеми або окремих елементів займає багато часу, що значно знижує швидкість

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм.	Арк.	№докум.	Підпис	Дата		19

діагностики. Це також вимагає висококваліфікованого персоналу та належного робочого місця. Але одним з головних недоліків цих пристроїв є неможливість налаштування комп'ютера та обробки параметрів за допомогою оператора та його навичок, або програмний аналіз результатів без кваліфікованого персоналу.

Розроблений пристрій за описаними вище критеріями повністю перевершує існуючі розглянуті апаратні засоби діагностики. Аналізатор сигнатур дозволяє отримувати високоякісні, точні та швидкі результати, при цьому не маючи високої вартості та не вимагаючи висококваліфікованого оператора, тому може використовуватися в якості основного пристрою для діагностики цифрових схем. Створення складних цифрових пристроїв вимагає підвищеної уваги до компактних методів тестування для кожного конкретного застосування. Тому існує необхідність оцінити ефективність методу компактного тестування. Було запропоновано розробити алгоритм моделювання, що дозволяє створювати багатоканальні аналізатори сигнатур.

Для цього потрібно було вирішити наступні завдання:

- логічне моделювання цифрових схем;
- вдосконалення алгоритму моделювання для побудови ГПСЧ;
- використання алгоритму моделювання для побудови багатоканального аналізатора сигнатур;
- оцінка ефективності багатоканального аналізатора сигнатур;
- розробка алгоритму усунення несправностей.

Центральним блоком управління функціональними частинами аналізатора буде мікроконтролер

AVR - це найбільша лінійка продуктів серед інших мікроконтролерів Atmel. Atmel представила перший 8-бітний мікроконтролер із спалахом у 1993 році і з тих пір постійно вдосконалює технологію. Прогрес цієї технології спостерігався у зменшенні споживання енергії (мА / МГц), розширенні діапазону напруг живлення (до 1,8 В) для продовження терміну служби акумуляторних систем, збільшенні продуктивності до 16 мільйонів операцій в секунду, включенні реальних емуляцій часу, самопрограмування. вдосконалення та

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм.	Арк.	№докум.	Підпис	Дата		20

розширення кількості периферійних модулів, встановлення спеціалізованих пристроїв (USB-контролер, драйвер ПК, радіочастотний передавач, програмована логіка, контролер DVD, пристрої захисту даних) та ін.

В ядро AVR входить багатий набір інструкцій з 32 робочих регістрів загального призначення. Всі 32 регістри певним чином пов'язані з арифметико-логічним пристроєм (АЛП).

Основні характеристики:

8-розрядний високопродуктивний AVR мікроконтролер з малим споживанням.

Прогресивна архітектура RISC:

- 130 високопродуктивних команд, більшість команд виконуються за один такт;
- 32 8-розрядні регістри загального призначення Повністю статична робота;
- Наближається до продуктивності 16 MIPS (на частоті 16 МГц);
- Вбудований 2-тактний множник.

Незалежна пам'ять програм та даних:

- 8 Кбайт внутрішньосистемного самопрограмовані пам'яті;
- Забезпечує до 1000 циклів стирання / запису;
- Додатковий сектор з можливістю авантажувального коду з незалежними бітами блокування;
- Забезпечений режим читання під час запису;
- Забезпечує 100 000 циклів стирання / запису;
- 512 байт EEPROM;
- 1 Кб вбудованої SRAM;
- Програмований замок, який захищає програмне забезпечення користувача.

Вбудована периферія:

- Два 8-бітові таймери / лічильники з окремим попереднім таймером, один із режимом порівняння;

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		21

- Один 16-розрядний таймер / лічильник з окремими режимами попереднього розділення та режимів зйомки та порівняння;
 - Лічильник реального часу з окремим генератором;
 - • 8-канальний аналого-цифровий перетворювач (у випадках TQFP та MLF);
 - 6 каналів з 10-бітовою точністю;
 - Три ШІМ-канали;
 - 2 канали з 8-бітовою точністю;
 - 6-канальний аналого-цифровий перетворювач (у випадку PDIP);
 - 4 канали з 10-бітовою точністю;
 - 2 канали з 8-бітовою точністю;
 - 4 канали з 10-бітовою точністю;
 - Орієнтований на байти 2-провідний послідовний інтерфейс;
 - Програмований послідовний USART;
 - послідовний інтерфейс SPI (ведучий / ведений);
 - Вбудований аналоговий компаратор;
 - Програмований сторожовий таймер з окремим вбудованим генератором.
- Спеціальні функції мікроконтролера:
- Скидання живлення та програмування;
 - Детектор короткочасного зниження напруги живлення;
 - Вбудований калібрований RC-генератор;
 - Внутрішні та зовнішні джерела перебоїв;
 - П'ять режимів низького енергоспоживання: режим очікування, енергозбереження, відключення, режим очікування та зменшення шуму АЦП.
- Піни вводу-виводу та корпус:
- 23 програмованих лінії вводу-виводу;
 - 28-контактний корпус PDIP, 32-контактний корпус TQFP та 32-контактний корпус

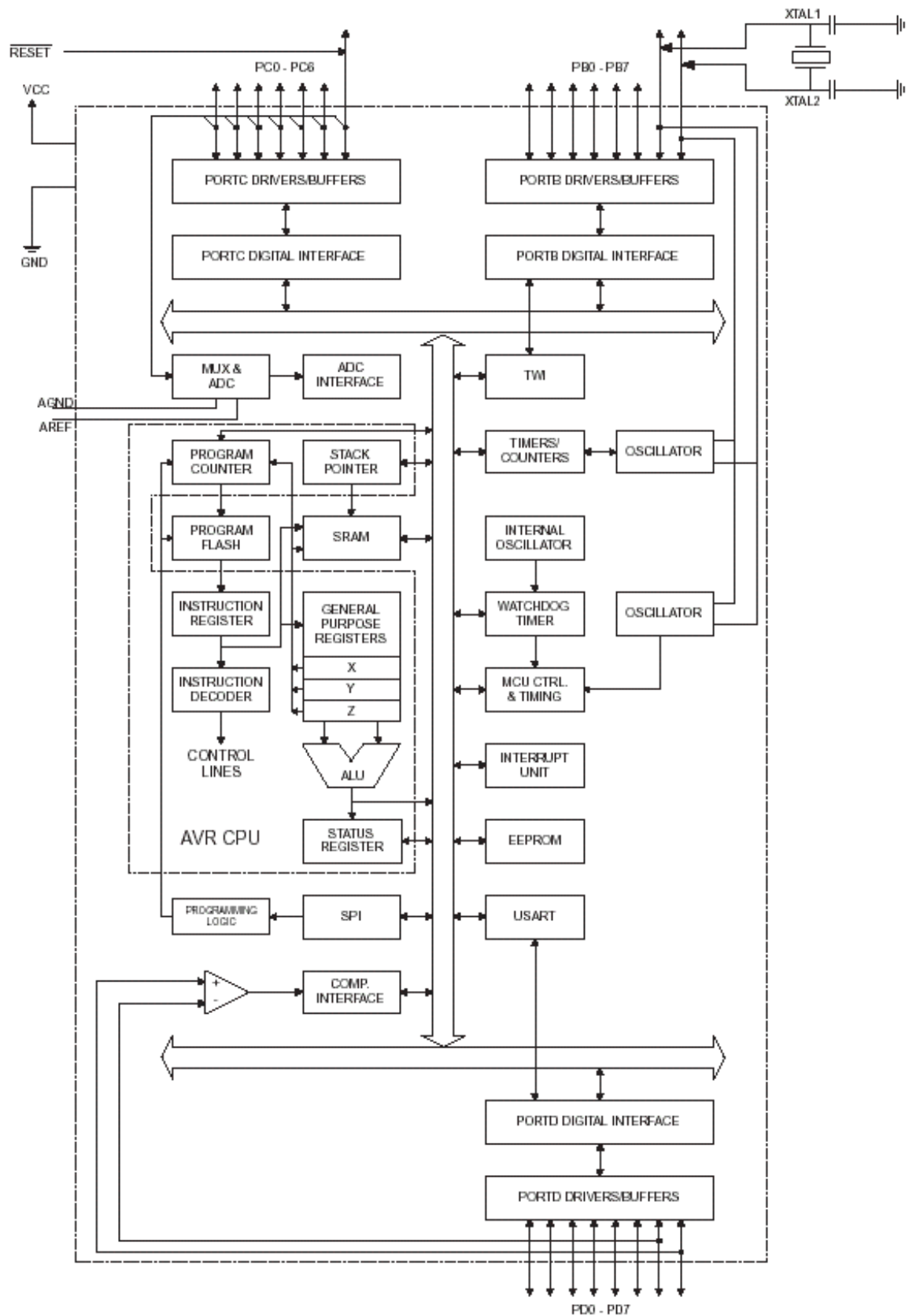


Рисунок 2.1– Блок-схема мікроконтролера Atmega 8

Структурна схема варіанту побудови сигнатурного аналізатора приведена на рисунку 2.2.

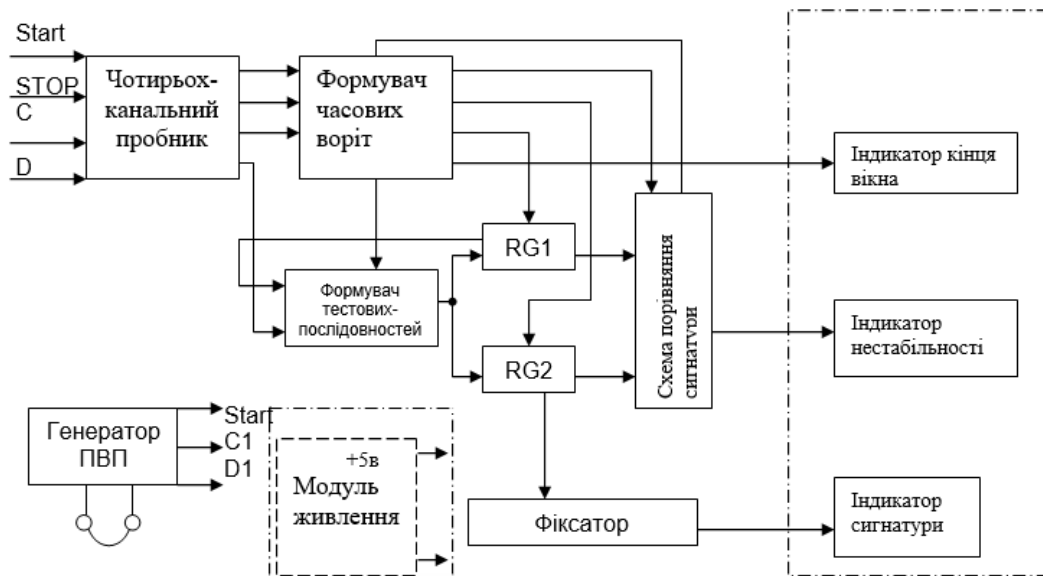


Рисунок 2.2 – Структурна схема варіанту сигнатурного аналізатора

Він призначений для тестування мікропроцесорних систем.

Швидкість роботи аналізатора обмежена швидкістю мікросхем: максимальна тактова частота - 10 МГц; мінімальна тривалість тактових імпульсів - 0,1 мкс.

Аналізатор включає: модуль вибору підпису, модуль живлення, модуль індикації. Модуль вибору сигнатури перетворює циклічні послідовності (обмежені сигналами СТАРТ і СТОП), які отримуються від пристрою, що тестується. В результат маємо 16-розрядний код, який перетворює у чотиризначні сигнатуру за допомогою модулю індикації.

2.2 Опис основних структурних блоків

Розроблений пристрій є типовим представником мікроконтролерних електронних пристроїв. Першим етапом при проектуванні подібних електронних пристроїв, є визначення загального складу виробу.

Основні завдання розробки структури апаратного пристрою:

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		24

–виділення апаратних підсистем і зовнішніх функцій програмно-технічного засобу;

–визначення методів і способів взаємодії між підсистемами.

Електрична структурна схема— це технічний конструкторський документ, що розробляється у вигляді умовних графічних зображень чи позначень і містить інформацію про загальну будову виробу, його складові модулі та взаємозв'язки між ними, дія якого базується на використанні електричної енергії [13]

Правила виконання всіх видів електричних схем керуються ГОСТ 2.702-2011, а при виконанні електричних схем цифрової обчислювальної техніки регламентується ГОСТ 2.708-8 [19].

Першим етапом при розробці конструкторської документації є проектування схеми електричної структурної (рис 2.3).

Структурна схема концентрує все найважливіше про будову, склад та функції мікропроцесорної системи. Вона зазвичай зображує у вигляді прямокутників всі основні структурні одиниці мікропроцесорної системи та найбільш важливих канали зв'язку між ними. Незначні для цього аспекту функціональні частини на структурних схемах, як правило, не відображаються. При умові, що вони вказані (наприклад блок живлення) то лінії взаємозв'язку з основними функціональними частинами представлені пунктиром. Структурна схема - це перший етап електронної мікроконтролерної системи. Перевага структурної схеми при ремонті електронного пристрою полягає в тому, що інженер діагност може швидко отримати уявлення про будову, склад та виконувані ним функції, не звертаючи уваги на схему реалізації його функціональних модулів [13].

Побудована схема повинна дати чітке уявлення про внутрішню структуру пристрою, склад його функціональних модулів та взаємозв'язок між ними.

Слід уникати надмірної деталізації структури виробу при розробці електричної блок-схеми (тобто надмірного наближення структурного зображення до детальних функціональних схем блоків створеного комп'ютерного модуля, розроблених під час обґрунтування обраного рішення).

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		25

З іншого боку, також необхідно уникати надмірного узагальнення, яке не дозволяє відображати структурні особливості цього блоку (наприклад, відображення системи управління та виконавчого пристрою в одному модулі, не розкриваючи загальної його внутрішньої структури).

Структурні частини пристрою на схемі зазвичай зображують у вигляді прямокутників. Назви складових частин (типи, символи) вводяться всередину прямокутників. Набір вузлів створеного комп'ютерного модуля, що утворює певний функціональний блок (пристрій управління, виконуваний пристрій тощо), бажано з'єднати пунктирною лінією з ім'ям цього блоку посередині пунктирного обмеження.

Блок управління (мікроконтролер) - це основна частина системи, вона необхідна для збору та обробки інформації, що надходить в систему, формує сигнали управління для виконавчих механізмів. Він складається з кнопок управління пристроєм, які забезпечують логічні команди мікроконтролера.

Як було описано вище, сигнатурний аналіз заснований на перетворенні довгих послідовностей двійкових сигналів в двійкове число, яке називається сигнатурою. Виміряні двійкові послідовності викликаються в контрольних точках схеми під дією спеціальної тестової програми. Сигнатури конкретних точок вимірюються на завідомо справній схемі і вказуються на принциповій схемі. Таким чином, пристрій, що проектується повинен складатися з двох частин – формувача тестових послідовностей та сигнатурного аналізатора.

Структурна схема розроблюваного приладу приведена на рисунку 2.2. Як видно зі схеми пристрій складається з двох частин – формувача тестових впливів та аналізатора сигнатур.

До складу формувача тестових впливів входить блок лічильників, імпульси на який подаються від загального тактового генератора та вихідних буферів для збільшення навантажувальної спроможності формувача.

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		26

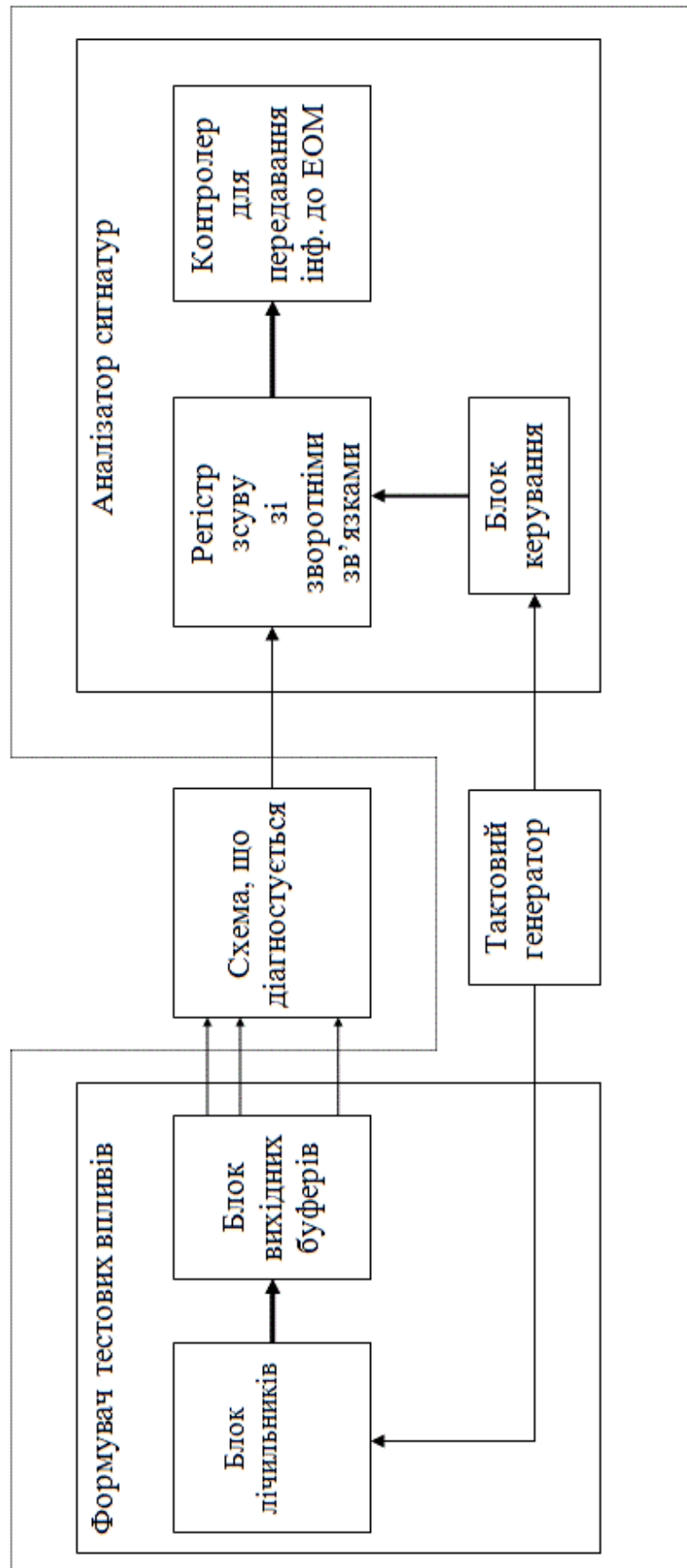


Рисунок 2.3 – Структурна схема сигнатурного аналізатора

До складу аналізатора входить блок управління, який призначений для генерації сигналів початкового налаштування та тактових імпульсів для регістрів зсуву та формувача тестових ефектів.

Основою аналізатора є регістр зсуву зі зворотним зв'язком, на вхід якого надходить послідовність імпульсів з діагностованої схеми.

Блок дисплея призначений для відображення певної сигнатури. В якості вузлів відображення використовується контролер, який передає результати з регістрів зсуву на комп'ютер через USB.

Формувач тестових впливів дає можливість отримати 16-розрядний двійковий код на ваших виходах. Вихідні сигнали подаються на входи цифрової системи, що діагностується. Вихід схеми підключений до входу регістрів зсуву зі зворотним зв'язком

2.3 Висновки

В розділі розглянуто питання - проектування пристрою контролю мікропроцесорної системи. В основу роботи приладу покладений принцип сигнатурного аналізу.

Детально розглянуто питання проектування пристрою на рівні структурної схеми.

В якості керуючого пристрою використаємо ATmega8 TQFP32, так як він вже є, і його не прийдеться купляти. Це потужний але простий у використанні і програмуванні 8-розрядний мікроконтролер, який може працювати на частоті до 16 МГц.

Сигнатурний аналіз заснований на перетворенні довгих послідовностей двійкових сигналів у двійкове число, яке називається сигнатурою. Виміряні двійкові послідовності викликаються в контрольних точках схеми під дією спеціальної програми тестування. Сигнатури конкретних точок вимірюються за відомою справною схемою і вказуються на принциповій схемі. Таким чином, пристрій, що планується, повинен складатися з двох частин - формувача

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм.	Арк.	№докум.	Підпис	Дата		28

послідовності випробувань та аналізатора сигнатури. Таким чином, задачею кваліфікаційної роботи є розробка пристрою функціонального контролю та діагностування цифрових схем на базі мікроконтролера ATmega.

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		29

3 ПРОГРАМНО-АПАРАТНА РЕАЛІЗАЦІЯ ТА ТЕСТУВАННЯ ПРОГРАМНО-ТЕХНІЧНОГО ЗАСОБУ

3.1 Аналіз схеми електричної функціональної

На основі електричної структурної схеми, запропонованої в попередньому розділі та показаної на малюнку 2.3 відповідно до вимог проектної документації, ми розробимо електричну функціональну схему. Функціональна схема пристрою - це другий крок, який включає розроблену підсистему мікроконтролера для сигнатурного аналізатора.

Електрична функціональна схема зазвичай використовується для пояснення режимів роботи модулів підсистеми мікроконтролера для управління роботою системи сигнатурного аналізатору, а також взаємодії її компонентів з мікроконтролером та між собою.

На схемі зображені функціональні частини об'єктів та взаємозв'язок між ними. Фактичне розташування в об'єкті елементів та пристроїв можна ігнорувати. Побудова функціональної схеми повинна відображати послідовність функціональних процесів зліва направо та зверху вниз.

Функціональні частини представлені звичайними графічними символами, встановленими у стандартах та прямокутниках. У цьому випадку частини схеми з поелементною деталізацією зображуються за правилами виконання схематичних діаграм, а зі збільшеним зображенням функціональних частин - за правилами структурних діаграм.

Функціональна схема дозволяє зобразити елементи з'єднання, а також вказати технічні характеристики функціональних деталей, параметри в характерних точках тощо.

Функціональні схеми пояснюють процеси, що відбуваються в окремих функціональних ланцюгах товару. Ці схеми використовуються для вивчення принципів роботи виробу, а також під час його регулювання, контролю, ремонту.

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм.	Арк.	№докум.	Підпис	Дата		30

Функціональна схема в порівнянні зі структурною розкриває більш докладно функції окремих елементів та пристроїв.

Слід уникати надмірної деталізації та надмірного узагальнення при проектуванні електричної функціональної схеми, а також електричної структурної схеми, хоча окремі компоненти та блоки сформованого комп'ютерного модуля можуть бути подані більш детально, ніж структурна схема в електричній функціональній схемі відображати формування та перетворення сигналів. в процесі своєї роботи.

Електрична функціональна схема сигнатурного аналізатора наведена на рисунку 3.1 і показана на кресленнях у додатку до кваліфікаційної роботи.

Ми проаналізуємо принципи роботи підсистеми мікроконтролера відповідно до електричної функціональної схеми.

Формувач тестових реакцій дозволяє отримати 16-розрядний двійковий код на його виходах. Вихідні сигнали подаються на входи цифрової системи, що діагностується. Вихідний код генерується за допомогою двійкових лічильників.

З виходів лічильників код потрапляє до буферних елементів, забезпечуючи підвищену навантажувальну здатність формувачів.

Основою аналізатора сигнатур є регістр зсуву зі зворотним зв'язком. Двійкова послідовність з виходу діагностованої схеми підсумовується по модулю 2 з бітами зворотного зв'язку регістру зсуву (біти 7, 9, 12, 16) і подається на вхід регістру зсуву. Інформація зсувається вправо по фронту тактових сигналів, переходячи від блоку управління на входи С регістрів зсуву.

Блок управління генерує початкові сигнали налаштування та тактові імпульси для регістрів зсуву аналізатора сигнатур та тестового формувача. Блок управління включає генератор імпульсів G, розподільник імпульсів на двійковому лічильнику СТ2 і дешифратор DC, тригер скидання та тригери, які утворюють інтервал вимірювання для обробки вхідної двійкової послідовності - TT.

Принцип роботи аналізатора сигнатур такий. У початковому стані рівень «Логічної 1» від формувача „Пуск” утримує лічильник розподільника імпульсів

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм.	Арк.	№докум.	Підпис	Дата		31

СТ2 (1) і лічильники формувача послідовності тестування в нульовому стані. На зворотному виході тригера скидання ТТ (1) знаходиться на високому рівні, тригери ТТ (2), ТТ (3) знаходяться в нульовому стані індикації, що відображає попередній стан аналізатора. При натисканні кнопки "СТАРТ" на виході елемента "І" з'являється короткий негативний імпульс. Він встановлює тригери ТТ (2), ТТ (3) та тригер скидання в стан «Логічної 1». З надходженням позитивного тактового імпульсу (від генератора імпульсів або зовнішнього джерела) на вхід С тригера ТТ (4) він переключається, починаючи при цьому формування вимірювального діапазону, і починає роботу лічильника розподільвача імпульсів та лічильника генератора коду. У той же час він блокує елемент "І" на вході від перезапуску до кінця циклу обробки. Запуск формувача вимірювального інтервалу здійснюється синхронно із зовнішніми або внутрішніми імпульсами синхронізації. Це усуває неоднозначність сигнатур, коли момент виникнення пускового імпульсу від кнопки "СТАРТ" щодо імпульсів синхронізації не визначений. З виходу дешифратора імпульсного розподільника (1) від'ємні перепади імпульсів перемикають лічильники формувача дешифратора.

Перший імпульс від дешифратора DC у (1) встановить по фронту тригер скидання у початковий стан, завершуючи формування імпульсу скидання та дозволяючи подальшу роботу регістру зсуву. Після додатніх перепадів імпульсів почнеться подальший зсув інформації, який формується в результаті додавання в суматорі модуля 2 вхідної двійкової послідовності з бітами зворотного зв'язку регістру зсуву. Після подачі вихідних імпульсів на формувач, від'ємний перепад від останньої клеми лічильника перемикає тригер ТТ (2) на нуль. Після цього на краю тактового імпульсу на вході С тригер ТТ (4) також повертається до початкового нульового стану, завершуючи цикл обробки. У цьому випадку індикатор відображає сигнатуру обробленої двійкової послідовності, тобто код, який залишається в регістрі зсуву.

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		32

3.2 Аналіз схеми електричної принципової

На основі раніше розроблених схем, що використовуючи доступну елементну базу та основні фізичні співвідношення, розроблено простий та якісний пристрій з високими метрологічними характеристиками.

Принципова схема - це найбільш повна електрична схема пристрою, на якій зображені всі електричні елементи та пристрої, необхідні для реалізації та управління у виробі зазначених електричних процесів, всіх зв'язків між ними, а також сполучних елементів (роз'єми, клеми), які закінчують вхідні та вихідні ланцюги.

Схема будується на основі існуючих елементів: інтегральних мікросхем різного ступеню інтеграції, а також дискретних елементів.

Електричні елементи на схемі представлені звичайними графічними позначеннями, креслення та розміри яких встановлені в стандартах.

Всі елементи вибираються з каталогів, де вказується їх функціональне призначення та параметри. Елементи повинні підбиратися відповідно до характеристик проектуваного пристрою, тобто відповідно до бітового розміру адреси та шин даних, швидкості, розмірів. Потрібно підбирати елементи так, щоб вони максимально відповідали всім вимогам пристрою і використовувались якомога більше.

Електричні елементи на схемі представлені звичайними графічними символами, розміри яких встановлені в стандарті. Елементи, які частково використовуються в пристрої, можуть відображатися не повністю, а лише ті частини, які використовуються. Схема, крім зображення, включає написи, що характеризують вхідні та вихідні схеми, позиційні позначення елементів, а також перелік елементів. Всім елементам і пристроям, показаним на схемі, присвоюються умовні буквено-цифрові позиційні позначення, згідно стандарту. Позиційні позначення елементів присвоюються в межах цілого виробу.

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		34

Позиційні символи розміщуються на схемі поряд із звичайними графічними символами елементів та пристроїв праворуч або над ними.

Для зменшення кількості та зменшення ліній на схемі, що спрощує її контур і зчитування, рекомендується об'єднати окремі електрично не пов'язані лінії в групову лінію зв'язку (шину) і розірвати лінії зв'язку віддалених елементів.

При підключенні групових ліній зв'язку кожна сполучна лінія повинна бути позначена в точці злиття. Символи можуть бути цифровими, буквено-цифровими або буквено-цифровими (ГОСТ 2. 709-72).

Принципова схема визначає повний склад елементів та взаємозв'язки між ними та дає детальну концепцію принципів роботи пристрою.

Орієнтуючись на функціонал, була розроблена принципова схема пристрою, виконані розрахунки кожного блоку та використана доступна елементна база.

При розробці будь-якого пристрою вибір елементної бази для нього здійснюється на основі таких показників: швидкість, надійність, енергоспоживання, доступність, умови експлуатації, тривалість поломки. За вихідними даними, розроблений пристрій призначений для експлуатації в лабораторних умовах. Тому при його розробці пріоритетними характеристиками елементної бази є: надійність, низьке споживання енергії, напруга живлення 5 В, поширеність, доступність та низька вартість.

З доступних логічних мікросхем у сучасній цифровій електроніці найпоширенішими є транзисторно-транзисторна логіка (ТТЛ), включаючи використання діодів Шоттки (ТТЛШ), логічні елементи з емітерними ланками і транзисторами.

Таким чином, зупинимося на мікросхемах ТТЛШ - логічна серія К555. Ця серія має оптимальну продуктивність та низьке енергоспоживання. Він також досить поширений і надійний в експлуатації. Ця серія не включає універсальні регістри зсуву, тому ми використовуємо регістри серії К155.. Мікросхема К155ІР13 (рис. 3.2) є універсальним восьмирозрядним регістром зсуву з широкими функціональними можливостями. Регістр може працювати в різних

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		35

режимах: послідовного введення інформації з зсувом вліво; послідовного введення інформації з зсувом в право; паралельного введення; зберігання; установка нулів (скидання, очищення).

Мікросхема має такі виводи: інформаційні входи послідовного введення інформації – DL при зсуві вліво і DR при зсуві управо; вісім входів D0-D7 для паралельного введення; С - тактовий вхід; S0 і S1 - управляючі входи, для вибору режиму; вхід R для встановлення тригерів в нульовий стан та вісім виходів для розрядів Q0-Q7.

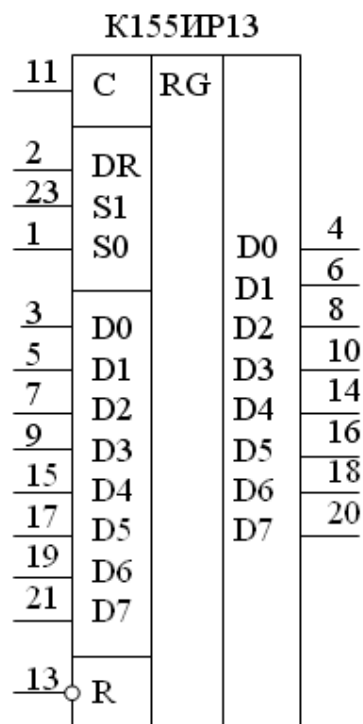


Рисунок 3.2 - УГЗ мікросхеми K155ИР13

Робота регістру в режимі послідовного введення зі зсувом вправо відбувається при $S1 = 0$ і $S0 = 1$. Інформація в послідовному коді надходить на вхід, починаючи з нижчих розрядів. Введення та зсув цілого числа на одну цифру відбувається з кожною різницею 0 чи 1 тактових імпульсів.

Для паралельного введення з входів D0-D7 на обох входах керування має бути $S1 = S0 = 1$. Інформація з входів D0-D7 буде записана на тригери і з'явиться на виходах Q0-Q7 при перепаді 0 чи 1 тактового імпульсу.

Послідовне введення зі зсувом вліво відповідно відбувається при $S1 = 1$ і $S0 = 0$. Вхідна інформація повинна надходити на вхід DL з вищих розрядів.

При виконанні решти всіх операцій необхідно підтримувати R=1. Робота регістра приведена в таблиці 3.1.

Таблиця 3.1 - Робота регістра, в залежності від вхідної послідовності

Входи							Виходи			Режим роботи
R	C	S0	S1	DR	DL	Di	Q0	Q1-Q6	Q7	
1	↑	1	1	1	X	Dni	Dn0	Dn1... Dn6	Dn7	
1	↑	0	0	X	X	X	Qn0	Qn1... Qn6	Qn7	
1	↑	1	0	X	0	X	Qn1	Qn2... Qn7	0	
1	↑	1	0	X	1	X	Qn1	Qn2... Qn7	1	
1	↑	0	1	0	X	X	0	Qn0... Qn5	Qn6	
1	↑	0	1	1	X	X	1	Qn0... Qn5	Qn6	
0	x	x	x	X	x	X	0	0 ... 0	0	Скидання

K555TM2 - мікросхема з двома незалежним D-триггера, які спрацьовують по додатньому фронту тактового сигналу (рис. 3.3).

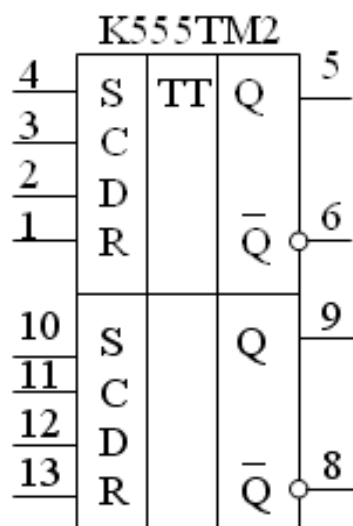


Рисунок 3.3 - Умовна графічна позначка мікросхеми K555TM2

Зм.	Арк.	№докум.	Підпис	Дата

К555IE5 - мікросхеми є двійковим лічильником. Кожна ІС складається з чотирьох JK-тригерів, що утворюють лічильник та дільник на 2 і 8 (рис. 3.4). Входи налаштування гарантують, що відлік припиняється, і одночасно всі тригери повертаються у стан низького рівня (високий рівень застосовується до входів R0 (1) та R0 (2)). Вихід Q1 не підключений до наступних тригерів. Якщо ІС використовується як чотирибітний двійковий лічильник, лічильні імпульси подаються на С1, а якщо як трибітний - на вхід С2.

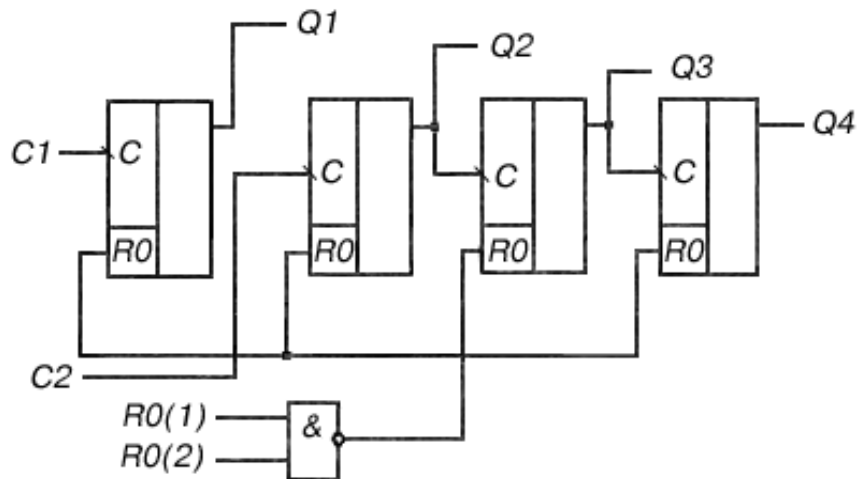


Рисунок 3.4 – Функціональна схема мікросхеми К555IE5

Мікросхема К555ID4 містить два дешифратори з чотирма виходами, кожен із комбінованих адресних входів та окремими вхідними даними (рис. 3.5). Корпус - прямокутний пластик типу 238.16-1. Контакт 8 - загальний, контакт 16 - напруга живлення +5 В.

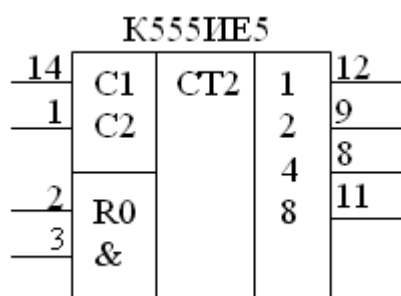


Рисунок 3.5 - Умовна графічна позначка мікросхеми К555IE5

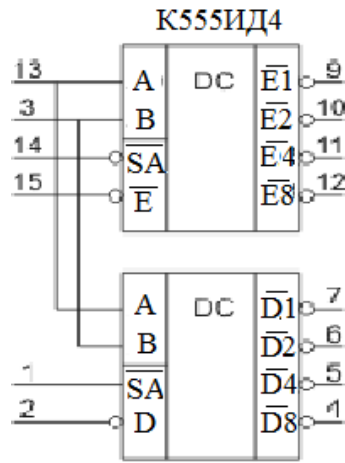


Рисунок 3.6 - Умовна графічна позначка мікросхеми К555ИД4

Логічний "0" на виходах першого дешифратора (верхнього на схемі) формується лише за наявності обох стробових входів логічного "0". Відповідною умовою для другого дешифратора є наявність логічного "1" (контакт 1) на одному з його входів та логічного на іншому. "0" (контакт 2). Ця структура мікросхеми дозволяє використовувати її в різних включеннях.

Розглянемо контролер компанії Atmel Mega8. Цей контролер призначений для перетворення та передачі інформації від паралельних портів до послідовних. Умовне графічне зображення контролера показано на рисунку 3.8.

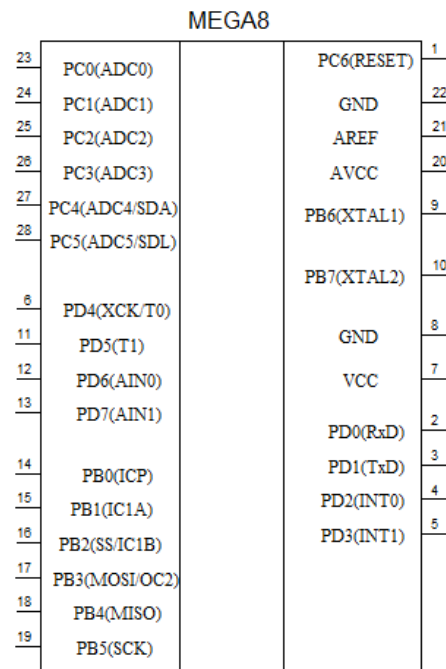


Рисунок 3.8- Умовна графічна позначка мікроконтролера Atmel Mega8

Розробка принципової схеми плати управління універсальним сигнатурним аналізатором виконується на основі електричної функціональної схеми з використанням елементальної бази, обраної в попередньому розділі. Власне принципова схема пристрою наведена в графічній частині кваліфікаційної роботи.

Всі функціональні блоки пристрою виконані на інтегрованих цифрових мікросхемах, і тому розробка схеми зводилася до взаємозв'язку необхідних мікросхем ІС. Відповідно до функціональної схеми, пристрій включає генератор тактової частоти. Він спроектований за стандартною схемою на трьох інверторах DD1.1 - DD1.3, конденсаторі C1 і резисторах R1 R2, рисунок 3.9.

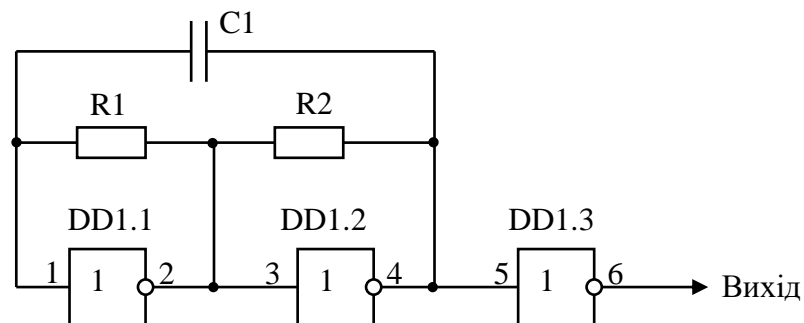


Рисунок 3.9 - Генератор тактових імпульсів

З виходу генератора імпульси подаються на блок управління, який включає розподільник імпульсів, виконаний на лічильнику DD2 і дешифратор DD4, (рис 3.10). На вхід лічильника надходять імпульси від тактового генератора або від схеми, яка діагностується для забезпечення процесу зовнішньої синхронізації. Дешифратор DD4 управляє лічильниками формувача тестових ефектів, схемою скидання та регістрами зсуву.

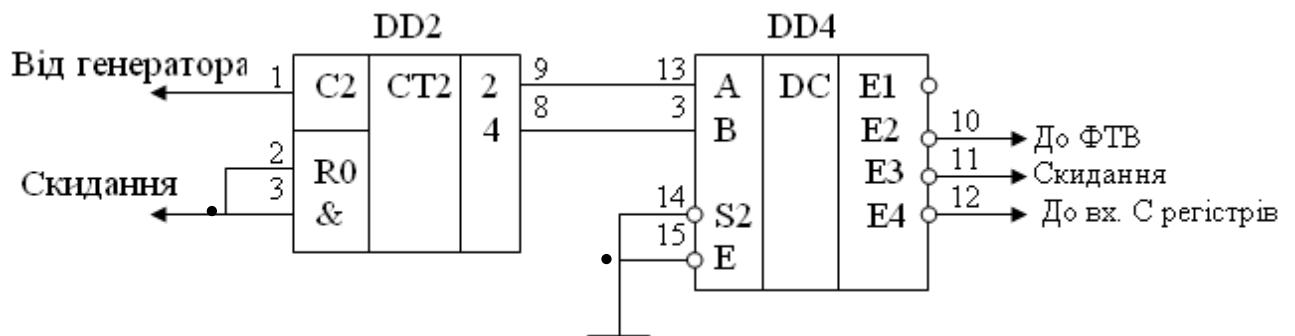


Рисунок 3.10 – Схема керування імпульсами

Для формування імпульсу “Старт” призначена схема, зображена на рисунку 3.11. Вона побудована на резисторах R3, R4, конденсаторі C2, та кнопках SA2, SA3. При натисканні на перемикач SA2 на виході логічного елемента DD5.3 з’являється імпульс від’ємної полярності, який встановлює тригери, що формують часові межі.

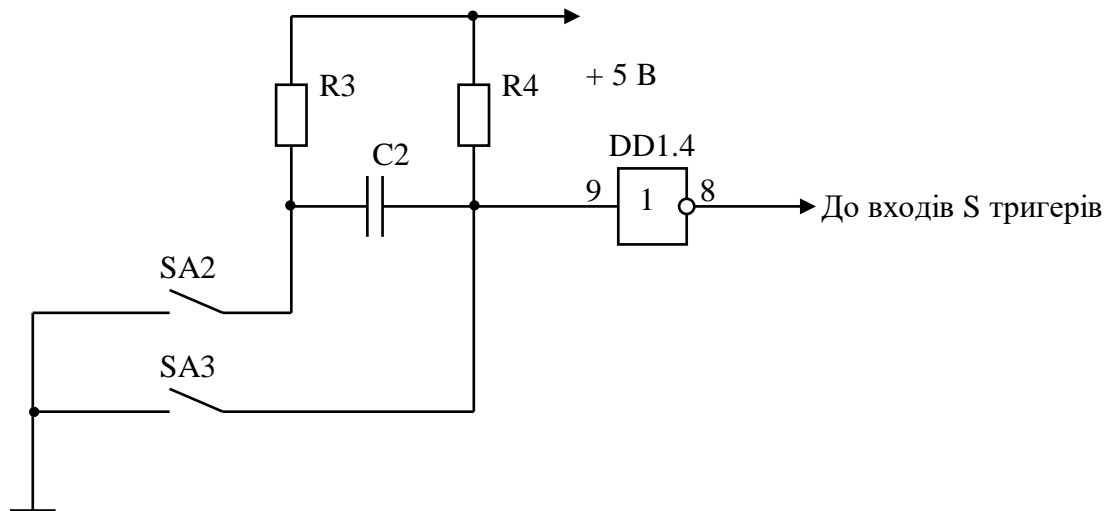


Рисунок 3.11 –Формування імпульсу запуску

Тригер скидання побудований на двох логічних елементах 2-І-НЕ – DD5.1, DD5.2. Він управляється з формувача імпульсу запуску з одного боку та з виходу E4 дешифратора DD4 з іншого. Схема тригера скидання наведена на рисунку 3.12.

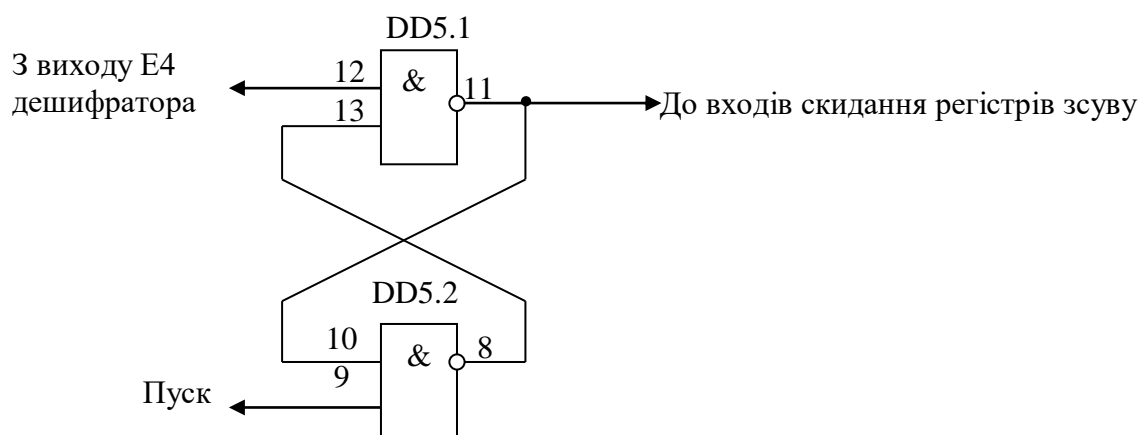


Рисунок 3.12 – Функціональна схема тригера скидання

На рисунку 3.13 показана схема пристрою для передачі інформації на комп'ютер через порт USB за допомогою USB-контролера AtMega8, який перетворює вхідний паралельний код, що надходить до портів контролера, у послідовну програму згідно з додатком А. Перетворення та передача інформації здійснюється за допомогою синхронізуючого сигналу (переривання), що надходить на вхід INT 1.

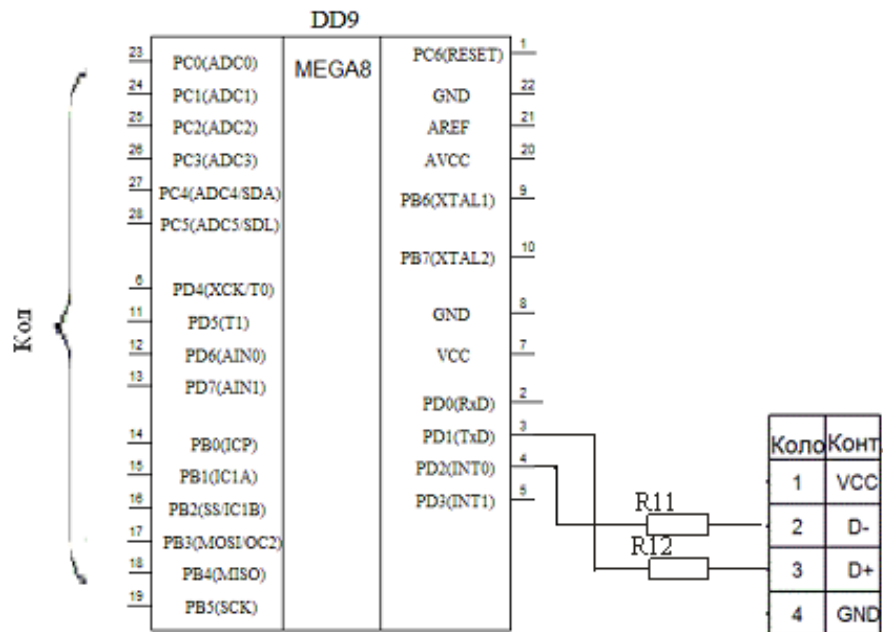


Рисунок 3.13 – Схема спряження з ЕОМ

Формувач тестових впливів будує 16-розрядний двійковий код на своїх виходах. Сигнали з виходів надходять на входи цифрової системи, яка діагностується. Схема формувача показана на рисунку 3.14.

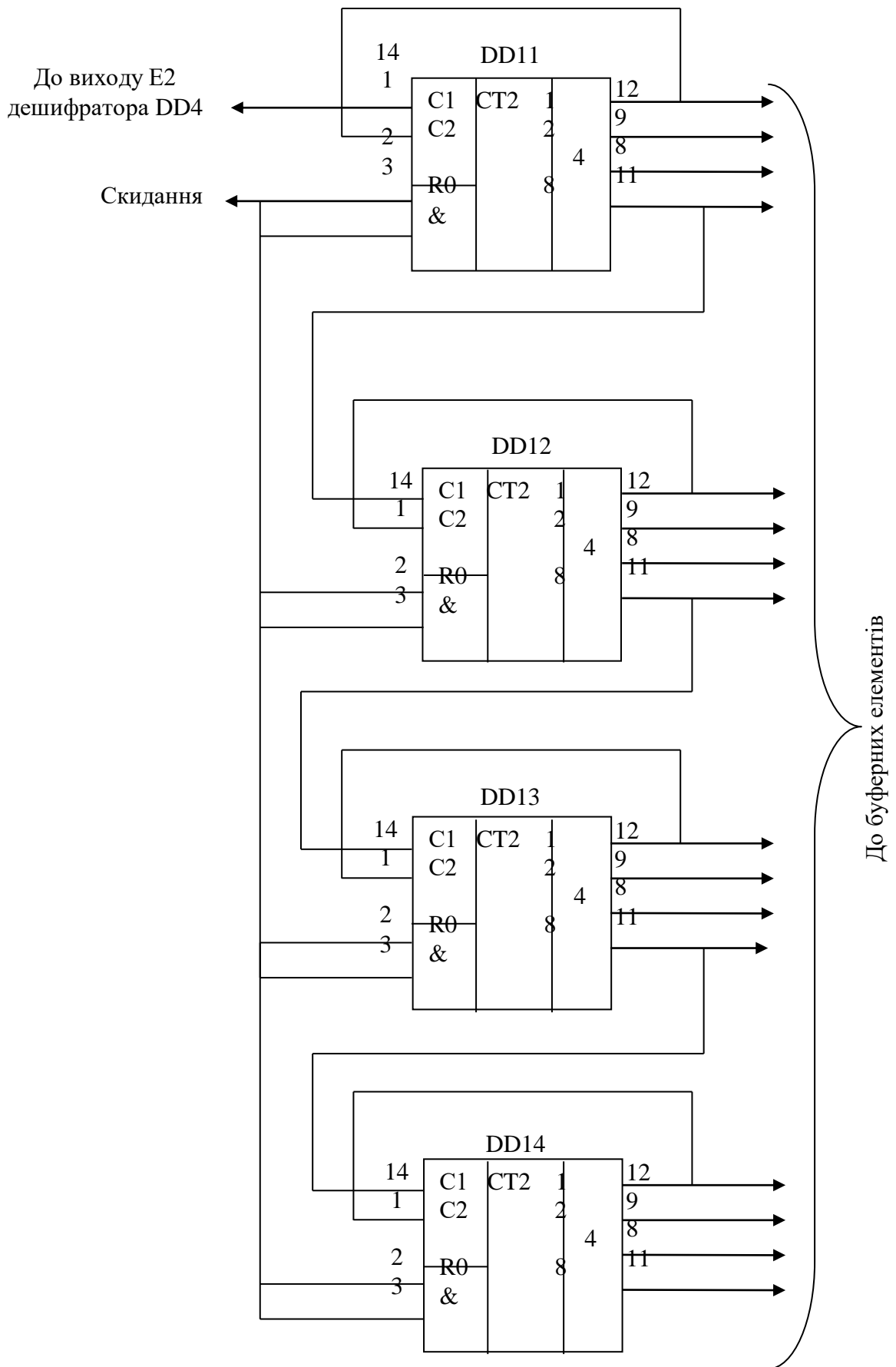


Рисунок 3.14 – Функціональна схема формувача тестових впливів

Принципова схема складається з аналізатора сигнатур і формувача тестових послідовностей. Аналізатора сигнатур функціонально має три вузли: регістр зсуву зі зворотнім зв'язком (DD7, DD8, DD10), вузол управління (DD1... DD6) і вузол передачі даних (підпис) на комп'ютер (DD9).

Основою аналізатора сигнатур є регістр зсуву зі зворотнім зв'язком, побудований на двох 8-розрядних універсальних зсувних регістрах DD7, DD8. Двійкова послідовність, що підлягає обробці, додається за модулем 2 в суматорі DD10 з бітами зворотного зв'язку регістру зсуву (біти 7, 9, 12, 16) і надходить на вхід регістру зсуву. Інформація зсувається вправо по фронту тактових сигналів, переходячи від блоку керування на входи С регістрів зсуву DD7, DD8.

Блок управління формує початкові сигнали налаштування та тактові імпульси для регістрів зсуву аналізаторів та формувача тестової дії. Блок управління включає генератор імпульсів на DD1.1... DD1.3, розподільник імпульсів на DD2, DD4, тригер скидання на DD5.1, DD5.2 та тригери DD3.1, DD3.2, DD6.1, що формують діапазон вимірювання для обробки вхідної двійкової послідовності.

Вузол для передачі інформації на комп'ютер через порт USB виконаний за допомогою контролера USB AtMega8, що перетворює вхідний паралельний код, що надходить у порти контролера, у послідовну програму згідно з додатком А.

Формувач тестових послідовностей дозволяє отримати 16-розрядний двійковий код на ваших виходах. Вихідні сигнали подаються на входи цифрової системи, що діагностується. Крім того, сигнал подається від формувача постійного струму на блок управління, який визначає кінець одного циклу вимірювання. Вихідний код генерується за допомогою двійкових лічильників DD11... DD14,

З виходів лічильників сигнали подаються на буферні елементи DD15 ... DD18, забезпечуючи підвищену навантажувальну здатність формувачів. Це дозволяє підключити до їх виходів до 30 стандартних входів ТТЛ.

Складальне креслення та розводка друкованої плати виконано в програмі Eagle.

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		44

3.3 Програмування мікроконтролера

Для правильної роботи системи необхідно запрограмувати мікроконтролер. Програмування AtMega8 виконується за допомогою стандартного програматора (рис. 3.15) який підключається до LPT – порту.

Програматор необхідно підключати до вимкненого комп'ютера, так як "гаряче підключення" пристроїв не рекомендується, тому що є вірогідність виходу з ладу устаткування.

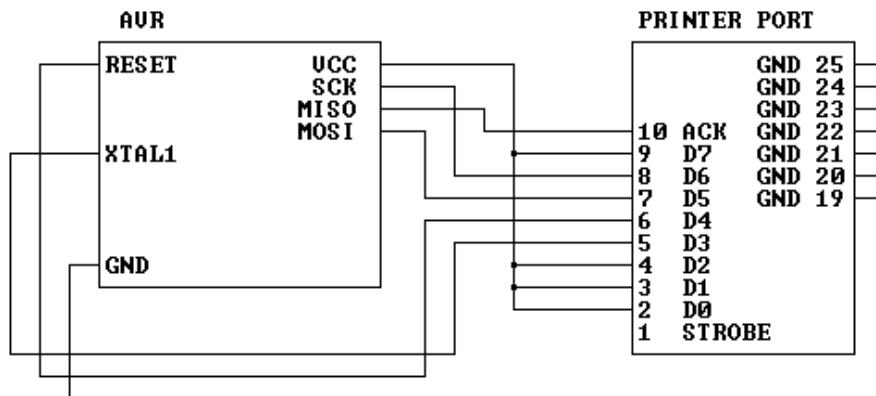


Рисунок 3.15 – Принципова схема підключення мікроконтролера AtMega8 до ПК

Після під'єднання мікроконтролера до LPT - порту необхідно завантажити виконуваний файл на мікроконтролер. В якості середовища програмування використаємо програму PonyProg.

Дана програма працює з всією лінійкою мікроконтролерів AtTiny і AtMega. Опишемо всі етапи процесу завантаження виконаного файлу. Використовуючи безкоштовний і потужний компілятор «С» WinAVR скомпільовано виконуваний файл.

Потрібно відкалібрувати PonyProg при першому її запуску, для цього натискаємо «Setup», вибираємо в меню «Calibration...», натискаємо «Yes, OK».

Далі вибираємо інтерфейс в меню «Interface Setup». В з'явившомуся вікні обраємо потрібний порта, для перевірки підключеного присрою, натискаєм «Probe» і чекаємо повідомлення – «Test OK!».

Далі із списку доступних мікроконтролерів вибираєм AtMega8 (рис. 3.16).



Рисунок 3.16 – Форма вікна програми PonyProg

Якщо все пройшло нормально, тоді потрібно налаштувати щоб він працював від кварцевого генератора. Для цього потрібно налаштувати «FUSE». згідно рисунка 3.17.

Потім вибираємо наш виконуваний виконуваний файл «main.hex», вибравши «Open Device File...». Текст програми знаходиться в додатку А.

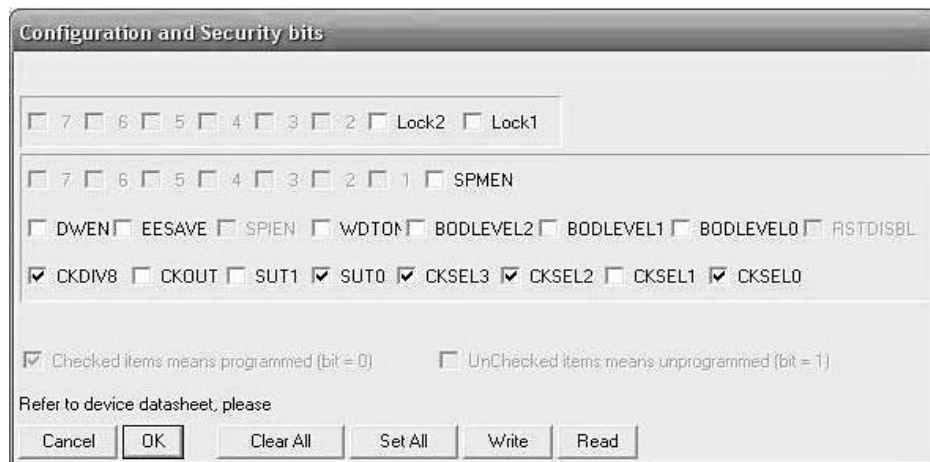


Рисунок 3.17 – Налаштування FUSE AtMega8

Далі за допомогою пункту меню «Write Program Memory (FLASH)», виконуємо прошивку мікроконтролера.

По завершенню процесу запису з'явиться – «Programming successful». Це означає, що мікроконтролер прошитий, та налаштований на передачу одержаної інформації (сигнатури) на ПК по порту USB.

Аналізатор сигнатур сам генерує тестові дії на об'єкт діагностування. Але, його можна використовувати так, щоб його сигнали керування “Пуск”, “Стоп” і “Синхронізація” надходили від досліджуваної системи, працюючи в тестовому режимі. Натискаючи кнопку SA1 в положення “Зовнішня синхронізація”, пристрій можна підключити до мікропроцесорної системи через роз'єм мікропроцесора, використовуючи синхроімпульси самої системи [18].

Режим “Автозапуск” при знаходженні в нижньому положенні перемикача SA3 можна використовувати для дослідження необхідних блоків елементів за допомогою осцилографа. При цьому на вході 4 мікросхеми DD5.3 підтримується високий рівень і аналізатор сигнатур працює в циклічному режимі без передачі інформації до ПК.

При визначенні несправностей в блоках елементів з пам'яттю (ОЗП, тригери, регістри) необхідно забезпечити, щоб на початку кожного циклу обробки вони були встановлені в один і той же стан.

3.4 Алгоритм роботи пристрою

Узагальнена блок-схема алгоритму роботи пристрою наведена на рисунку 3.18, та в графічній частині кваліфікаційної роботи.

У початковому стані рівень «Логічної 1» від виходу 8 мікросхеми DD6.1 утримує в нульовому стані лічильник розподільника імпульсів DD2 і лічильники формуваців. Інверсний вихід тригера скидання (контакт 11 DD5.1) має високий рівень, тригери DD3 знаходяться в нульовому стані. При натисканні перемикача SA2 - "Пуск" на виході мікросхеми DD5.3 виникає короткочасний негативний імпульс. Він встановлює тригер скидання та на «Логічну 1» (на прямому виході скидання вивід 8 мікросхеми DD5.2 - високий рівень). Одночасно заносяться нулі в зсувний регістр аналізатора. Скидання налаштувань контролера DD9 виконується на початку, коли джерело живлення підключається.

З надходженням позитивного тактового імпульсу на вхід С, тригер DD6.1 перемикається, починаючи при цьому формування вимірювального діапазону, і

					КвРКІ.170282.17.02.13 ПЗ	Арк.
						47
Зм..	Арк.	№докум.	Підпис	Дата		

дозволяє працювати розподільнику імпульсів DD2 та лічильникам формувач DD11... DD14.

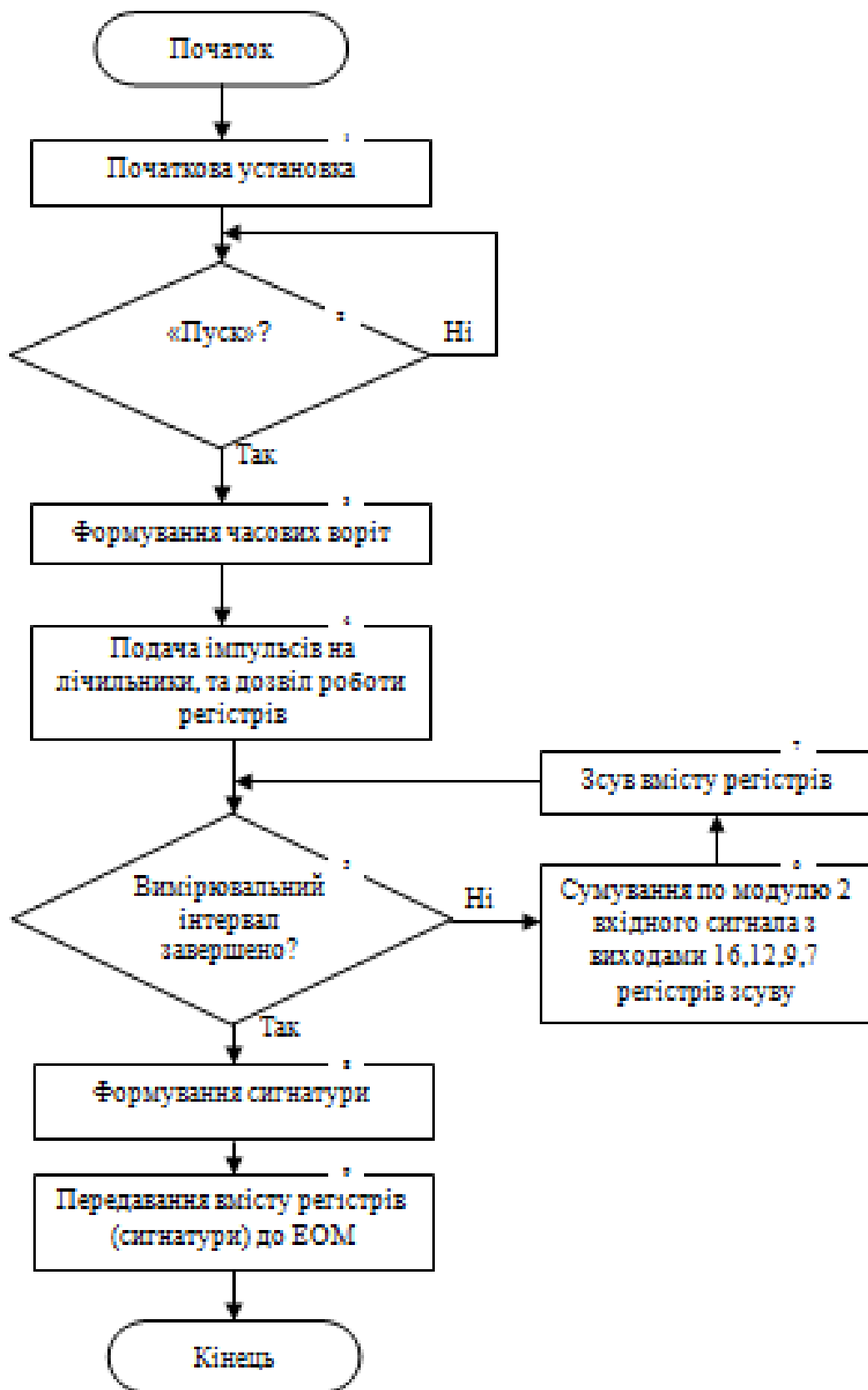


Рисунок 3.18 – Блок-схема алгоритму роботи сигнатурного аналізатора

Зм.	Арк.	№докум.	Підпис	Дата
-----	------	---------	--------	------

У той же час він блокує мікросхему DD5.3 на вході 5 від перезапуску до кінця циклу обробки. Таким чином, запуск формувача інтервалу вимірювання здійснюється синхронно із зовнішніми або внутрішніми імпульсами синхронізації. Це виключає можливість неоднозначності сигнатур, коли момент виникнення пускового імпульсу від кнопки "Пуск" щодо тактових імпульсів не визначається однозначно. З виходу 10 дешифратора імпульсного розподільника DD4 перепади імпульсів перемикають лічильники генератора коду.

По фронту синхроімпульсу на вході С тригер DD6.1 повертається у початковий нульовий стан, завершуючи цикл обробки. При цьому відбувається передача обробленої двійкової послідовності з зсувного регістру до контролера DD9 і передається для аналізу на ПК по порту USB.

3.5 Інструкція з експлуатації приладу

Розроблений пристрій призначений для функціонального контролю та діагностики будь-яких цифрових схем, як комбінованих, так і цифрових автоматів.

Аналіз сигнатур заснований на перетворенні довгих послідовностей двійкових сигналів у двійкове число, що називається сигнатурою. Виміряні двійкові послідовності викликаються в контрольних точках дискретної схеми при пошуку всіх вхідних комбінацій діагностованої схеми. Сигнатури конкретних точок вимірюються на справній системі та вказуються на принциповій схемі.

Для пошуку несправностей оператору потрібно встановити режим генерування вхідних тестових впливів, а потім, досліджуючи сигнатури в контрольних точках схеми від виходів до входів, знайти елемент, в якому вхідні сигнатури такі, як на справній системі, а вихідні відрізняються.

Для більш зручного використання двійкова сигнатура представлена у вигляді декількох шістнадцяткових цифр. Тестова процедура заключається в визначення еталонної сигнатури, подачі на вхід схеми всіх вхідних наборів, і

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		49

порівняння отриманої з еталонною. Для прикладу, покажемо принцип проведення сигнатурного аналізу комбінаційної схеми, яка зображена на рисунку 4.19.

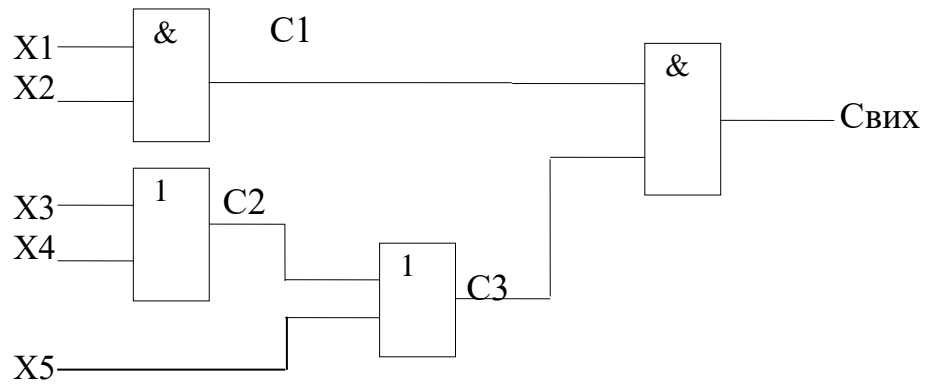


Рисунок 3.19 - Тестова комбінаційна схема

Для початку необхідно визначити еталонні сигнатури схеми – C1, C2, C3, Свих. Для цього проводимо перебір усіх можливих вхідних комбінацій – від 0 до 64 і визначимо двійкові послідовності, які з’являються на виходах логічних елементів (рис. 3.20).

Для знаходження сигнатури для цих двійкових послідовностей поділимо їх на породжуючий поліном, що утворений зсуваючим регістром зі зворотніми зв’язками логічного аналізатора. Структура поліному така – 1000100101000000.

Тепер, потрібно розділити кожну з послідовностей на породжуючий поліном, або провести порозрядне додавання по модулю 2.

X1	X2	X3	X4	X5	C1	C2	C3	СВНХ
0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	1	1	0
0	1	0	0	0	0	1	1	0
1	1	0	0	0	1	1	1	1
0	0	1	0	0	0	0	0	0
1	0	1	0	0	0	1	1	0
0	1	1	0	0	0	1	1	0
1	1	1	0	0	1	1	1	1
0	0	0	1	0	0	0	0	0
1	0	0	1	0	0	1	1	0
0	1	0	1	0	0	1	1	0
1	1	0	1	0	1	1	1	1
0	0	1	1	0	0	0	0	0
1	0	1	1	0	0	1	1	0
0	1	1	1	0	0	1	1	0
1	1	1	1	0	1	1	1	1
0	0	0	0	1	0	0	1	0
1	0	0	0	1	0	1	1	0
0	1	0	0	1	0	1	1	0
1	1	0	0	1	1	1	1	1
0	0	1	0	1	0	0	1	0
1	0	1	0	1	0	1	1	0
0	1	1	0	1	0	1	1	0
1	1	1	0	1	1	1	1	1
0	0	0	1	1	0	0	1	0
1	0	0	1	1	0	1	1	0
0	1	0	1	1	0	1	1	0

Рисунок 3.20 - Таблица станів комбінаційної логічної схеми

Отже, отриманий в результаті залишок від ділення і є шуканою сигнатурою для виходу С1 комбінаційної схеми. Її значення можна подати в шістнадцятковій формі - 5151h.

```

00010001000100010001000100010001
 1000100101000000
-----
00000001110010001000100
 1000100101000000
-----
01101101000001000
 1000100101000000
-----
01010011010010001
 1000100101000000
-----
001011111101000100
 1000100101000000
-----
001101100000010001
 1000100101000000
-----
0101000101010001

```

Рисунок 3.20 - Сигнатура С1

Отже, отриманий в результаті залишок від ділення і є шуканою сигнатурою для виходу С2 комбінаційної схеми. Її значення можна подати в шістнадцятковій формі - 2D77h.

```

01110111011101110111011101110111
 1000100101000000
-----
01100111101011101
 1000100101000000
-----
01000110000111011
 1000100101000000
-----
000001010111101110111
 1000100101000000
-----
001001100011011101
 1000100101000000
-----
0001000110011101110
 1000100101000000
-----
0000010110101110111

```

Рисунок 3.21 - Сигнатура С2

Аналогічно отримаємо сигнатуру виходу С3. Її значення в шістнадцятковій формі - 2D7Fh.

```

01110111011101111111111111111111
 1000100101000000
-----
01100111101011101
 1000100101000000
-----
01000110000111011
 1000100101000000
-----
000001010111101111111
 1000100101000000
-----
0010011000111111111
 1000100101000000
-----
0001000110011111111
 1000100101000000
-----
0000010110101111111

```

Рисунок 3.22 - Сигнатура С3

Таким чином вихідна сигнатура $S_{вих} = C1 = 5151h$. Отже, комбінаційна схема, приведена на рисунку 4.19 прийме вигляд як на рисунку 3.23.

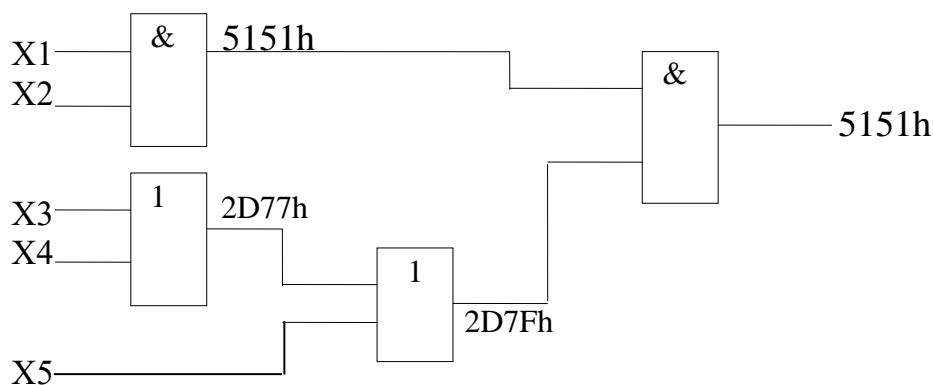


Рисунок 3.23 – Приклад комбінаційної схеми із вказаними сигнатурами

На рисунку 3.24 зображена схема підключення сигнатурного аналізатора для діагностування комбінаційної схеми.

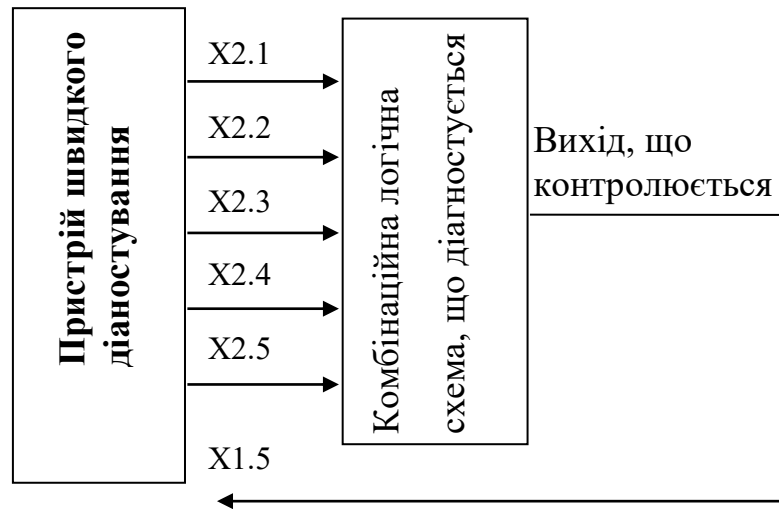


Рисунок 3.24 - Схема підключення

3.6 Електричний розрахунок

Електричний розрахунок проводиться для оцінки параметрів енергоспоживання схеми.

Під час електричного розрахунку проведемо оцінку параметрів споживаних струму і потужності елементів розробленої системи.

Обрахунок параметрів енергоспоживання схеми отримаємо як суму показників енергоспоживання елементів схеми.

З довідників визначаємо параметр струму, який споживає кожен активний елемент схеми. Результати занесемо до таблиці 3.3.

Загальна активна потужність, що споживається приладом, P_3 , Вт, обчислюється по формулі (3.1).

$$\sum_{i=1}^N P_3 = \sum P_{in}, \quad (3.1)$$

де P_3 - загальна потужність, Вт;

P_i - потужність, i -того елемента, Вт;

N - кількість різних елементів, шт;

n - кількість однотипних елементів, шт.

Дані для розрахунку загальної потужності споживання пристрою зведені в таблицю 3.3.

Таблиця 3.3- Параметри потужності споживання мікросхем

Найменування елемента	Кількість, n, шт.	Потужність, P_i , мВт.	Потужність, P_{in} , мВт.
K555ЛН1	1	33	33
K555ТМ2	2	40	80
K555ЛА3	1	22	22
K555ИД4	1	50	50
K155ИР13	2	635	1270
K555ИЕ5	5	75	375
K555ЛП5	1	25	25
K585АП16	4	45	180
K514ИД1	4	50	200
AtMega8	1	750	750

Користуючись формулою (3.1) знаходимо загальну потужність, що споживається мікросхемами пристрою від джерела живлення напругою плюс 5 В.

$$P_m = 2985 \text{ мВт}$$

Отже, струм споживання від блока живлення складе:

$$I_{сп} = 2985/5 = 597 \text{ мА}$$

3.7 Висновки

В розділі розглянуто питання - проектування для проведення сигнатурного аналізу на рівні функційної та принципової схеми схеми.

За електричною функціональною схемою розглянуті всі режими роботи системи мікроконтролера для проведення сигнатурного аналізу, проведено описи схеми технічного виконання її компонентів на основі принципової схеми.

Дані про склад мікроконтролерної системи відповідно до розробленої

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм.	Арк.	№докум.	Підпис	Дата		55

схеми електричної принципової занесено до переліку елементів.

Також проведено електричний розрахунок потужності споживання пристрою. Розглянуто алгоритм роботи пристрою, процес прошивки контролера, його тестування.

В розділі приділяється увага розробці друкованої плати та складального креслення.

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		56

ВИСНОВКИ

Під час реалізації кваліфікаційної роботи були розглянуті різні підходи до побудови сигнатурних аналізаторів.

Враховуючи існуючі рішення, лідерами у виробництві таких пристроїв на сучасному ринку займають китайські, японські, німецькі та російські фірми. Їхні пристрої відрізняються лише використовуваними рішеннями та функціональністю, але вони досить дорогі і мають деякі недоліки.

Схеми аматорських пристроїв заслуговують на увагу, але вони часто мають досить вузьку спеціалізацію і виконують лише одну з необхідних функцій. Пристрої, що відповідають системі, розробленій відповідно до завдання під час виконання кваліфікаційної роботи, досить громіздкі.

Метою виконання кваліфікаційної роботи бакалавра є підтвердження студентом свого професійного і освітнього рівня, зокрема, здатності розв'язувати складні завдання або різні практичні проблеми в галузі комп'ютерної інженерії, які ускладнюються наявністю комплексності умов, із застосуванням алгоритмів та методів комп'ютерної інженерії.

Відповідно до мети, виконання кваліфікаційної роботи передбачає розв'язання деякої сучасної актуальної практичної задачі комп'ютерної інженерії, і отримання очікуваного прикладного результату у вигляді робочого функціонально-придатного апаратного засобу.

В роботі був розроблений пристрій для діагностування комбінаційних схем. В основу роботи пристрою покладений принцип сигнатурного аналізу.

При визначенні несправності оператору достатньо встановити режим генерації вхідних впливів на об'єкт діагностування і далі, проводячи дослідження сигнатур в контрольних точках схеми від її виходів до входів, знайти елемент, в якого вхідні сигнатури однакові з еталонами, а вихідні ні.

Розроблений пристрій має такі технічні характеристики:

- рівні сигналів – ТТЛ;
- розрядність – 16;

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		57

- ймовірність виявлення одиночної помилки – 100 %;
- напруга живлення - плюс 5 В;
- потужність споживання від джерела живлення напругою + 5В – до 3 Вт, а струм споживання 597 мА;

Також передбачена можливість підключення пристрою до ПК через порт USB .

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		58

ПЕРЕЛІК ДЖЕРЕЛ ПОСИЛАНЬ

1. Квітка С. О. Електроніка та мікросхемотехніка: підручник / С. О. Квітка. – Мелітополь:Видавничо-поліграфічний центр «Люкс», 2019. – 223 с.
2. Колонтаєвський Ю. П. Комп'ютерна електроніка: навчальний посібник / Ю. П.Колонтаєвський. – Харків: ХНУМГ ім. О. М. Бекетова, 2019. – 156 с
3. Шило В.Л. Популярные цифрове микросхемы / В.Л. Шило – М.: Радио и связь, 1989. - 352 с.
4. System.Diagnostics Namespace. URL: <https://docs.microsoft.com/uk-ua/dotnet/api/system.diagnostics?view=net-5.0> (дата звернення: 15.05.21)
5. Цифрова схемотехніка електронних систем:підручник/ В.І. Бойко, В.Я. Жуйков, А.А. Зорі [та ін.]-К.:Освіта України,2010.-352с.
6. Приходько В.М. Комп'ютерна схемотехніка:навч. посіб./ В.М. Приходько.-Х.:Вид-во ХНЕУ,2017.-300с.
7. Платонов Ю. М., Уткин Ю. Г. Диагностика зависания и неисправностей компьютера. Серия "Техномир". Ростов-на-Дону: "Феникс", 2001. 320 с.
8. Макаренко В. В. Цифрова та імпульсна схемотехніка. Моделювання та аналіз / В. В.Макаренко, В. М. Співак, – К.: НТУУ "КПІ", 2015. – 312 с.
9. Медяний Л. П. Аналогова схемотехніка / Л. П. Медяний. – К.: КПІ ім. І. Сікорського,2017. – 177 с.ДСТУ 3008:2015. Національний стандарт України. Інформація та документація. Звіти у сфері науки і техніки. Структура та правила оформлювання. – Чинний від 22 червня 2015 р. – Київ : ДП УкрНДНЦ, 2016. – [26] с.
10. Конструкторська документація [Електронний ресурс]. – URL : https://www.wikiwand.com/uk/Конструкторська_документація. – Назва з екрану (дата звернення 07.05.2021)

					КвРКІ.170282.17.02.13 ПЗ	Арк.
Зм..	Арк.	№докум.	Підпис	Дата		59

11. Мальцев П.И. Цифровые интегральные микросхемы / П.П. Мальцев, Н.С. Долидзе, М.И. Критенко, С.Н. Пономарев, В.В. Портянко, Т.Т. Посысаева, Л.З. Михалева. – М.: Радио и связь, 1994. – 240 с.

12. Міжнародне законодавство про охорону праці: У 3-х т. – К.: Основа, 1997. – 245 с.

13. Грушвицкий Р.И., Мурсаев А.Х, Угрюмов Е.П. Проектирование систем на микросхемах с программируемой структурой. / Изд. 2-е перераб. и дополн. - СПб.: БХВ - Петербург – 2006г. –736с.

14. Анлого-цифрове перетворення URL: <https://joiner.org.ua/3/2009-07-09-10-37-31/2009-09-05-20-33-01.html> (дата звернення: 28.05.2021)

15. Цифро-аналогове перетворення URL: <http://vozm.ho.ua/Dac/page11.html> (дата звернення: 29.05.2021)

16. Патент на цифро-аналогове перетворення URL: <https://uapatents.com/8-67868-sposib-cifro-analogovogo-peretvorennya.html> (дата звернення: 30.05.2021)

17. Структура мікропроцесорів URL: <http://www.uklass.ua/materiali?chtid=459&mode=cht> (дата звернення: 28.05.2021)

18. Сташин В.В. и др. Проектирование цифровых устройств на однокристалльных микроконтроллерах/ В.В. Сташин, А.В.Урусов, О.Ф.Мологонцева. М.: Энергоатомиздат, 2018.

19. Шпак Ю.А. Программирование на языке С для AVR и PIC микроконтроллеров. Киев: МК-Пресс, 2016.

20. Аналогова схемотехніка та імпульсні пристрої: підручник.-3-тє вид., доп. і переробл./ В.І. Бойко, , В.Я. Жуйков [та ін.].-К.:Освіта України,2010.-480с

					КвРКІ.170282.17.02.13 ПЗ	Арк.
						60
Зм.	Арк.	№докум.	Підпис	Дата		

ДОДАТОК А

(обов'язковий)

Програмний код

Вміст файлу виконуваної програми «main.c»:

```
#define F_CPU 12000000L
#include <avr/io.h>
#include <avr/interrupt.h>
#include <avr/pgmspace.h>
#include <util/delay.h>
#include "usbdrv.h"
#include "oddebug.h"
#define outp(a, b) b = a

PROGMEM char usbHidReportDescriptor[35] = { /* Масив сервісних
данних для USB */
    0x05, 0x01,
    0x09, 0x06,
    0xa1, 0x01,
    0x05, 0x07,
    0x19, 0xe0,
    0x29, 0xe7,
    0x15, 0x00,
    0x25, 0x01,
    0x75, 0x01,
    0x95, 0x08,
    0x81, 0x02,
    0x95, 0x01,
    0x75, 0x08,
    0x25, 0x65,
    0x19, 0x00,
    0x29, 0x65,
    0x81, 0x00,
    0xc0
};

static void hardwareInit(void) // ініціалізація потрібних нам
вузлів мікроконтролера
{
    PORTB = 0xff; /* активування внутрішньої підтяжки */
    DDRB = 0; /* Вивода порту В як входи */
    PORTC = 0xff; /* активування внутрішньої підтяжки */
    DDRC = 0; /* Вивода порту С як входи */
    PORTD = 0xfa; /* активування внутрішньої підтяжки */
    DDRD = 0x07; /* Вивода порту D як входи */
    Delay_ms(10); /* Затримка 10мс для скидання USB */
    DDRD = 0x02; /* активування внутрішньої підтяжки */
    /* Ініціалізація таймера 0 12МГц/(1024 * 256) = 45.78Гц */
    TCCR0 = 5; /* дільник частоти на 1024 */
    outp((1<<INT1), GIMSK); // ініціалізація переривання int1
}

static uchar reportBuffer[3]; /* ініціалізація буфера даних */
static uchar idleRate; /* значення швидкості обміну */
```

```

static void buildReport(void) /* Функція читання даних із портів і
запис значень у буфер даних */
{
    reportBuffer[1]=((PORTB&0b00111111)<<2); // читання даних з
порту B і запис значення у масив
    reportBuffer[2]=((PORTD&0b11110000)>>4); // читання
даних з порту D і запис значення у масив
    reportBuffer[3]=((PORTC&0b00111111)<<2); //
читання даних з порту C і запис значення у масив
}

uchar    usbFunctionSetup(uchar data[8]) //функція налаштування USB
{
usbRequest_t *rq = (void *)data;
usbMsgPtr = reportBuffer;
if((rq->bmRequestType & USBRQ_TYPE_MASK) == USBRQ_TYPE_CLASS){
    if(rq->bRequest == USBRQ_HID_GET_REPORT){
        return sizeof(reportBuffer); /* повернення значення
розміру даних буфера даних */
    }else if(rq->bRequest == USBRQ_HID_GET_IDLE){
        usbMsgPtr = &idleRate;
        return 1;
    }else if(rq->bRequest == USBRQ_HID_SET_IDLE){
        idleRate = rq->wValue.bytes[1];
    }
}
}
return 0;
}

ISR(INT1_vect) { /* Функція виконується під час переривання int1*/
    if(usbInterruptIsReady()){ // перевірка готовності USB
        buildReport(); /* виклик функції читання даних із
портів*/
        usbSetInterrupt(reportBuffer, sizeof(reportBuffer)); /*
запуск відправки даних у USB*/
    }
}

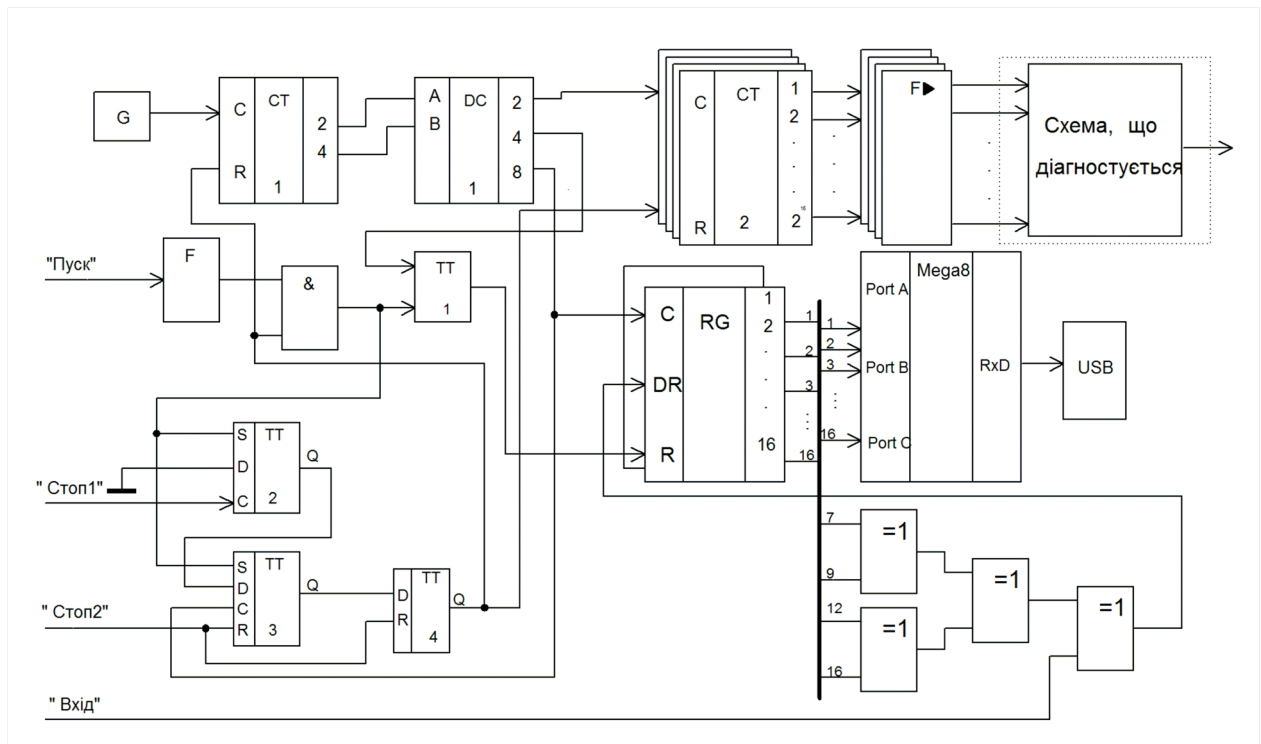
int main(void)
{
    hardwareInit();

    usbInit(); // ініціалізація USB

    sei(); /* дозвіл на переривання */

    for(;;){
        usbPoll();
    }
}

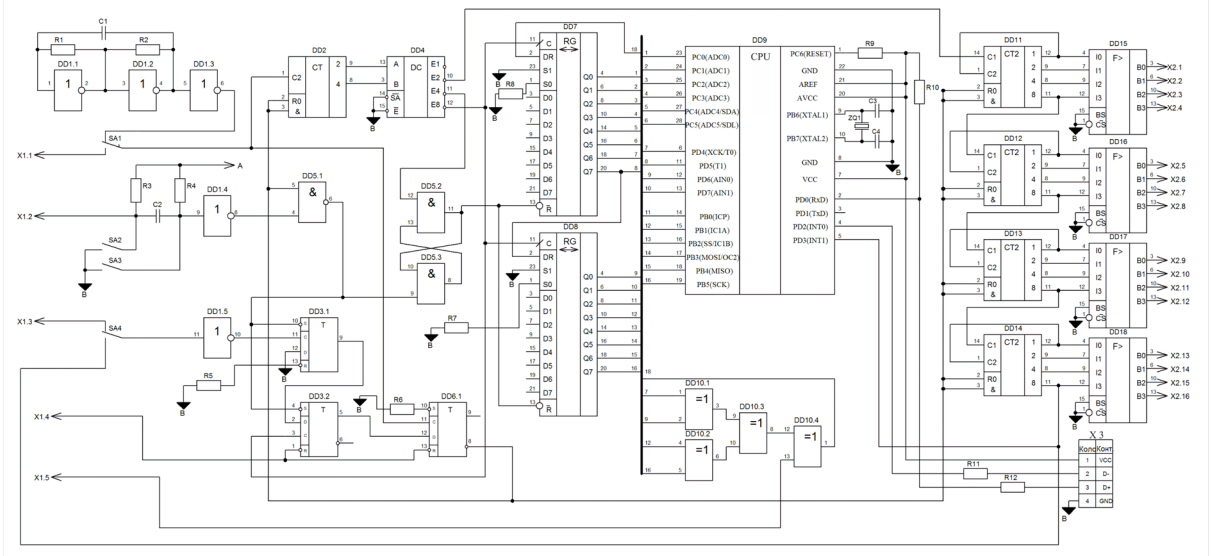
```

КІРКЛ.1702К2.17.02.13 Е2					
№	Місце	Місяць	Підпис	ІН	Місяць
Виконав	Микола І.І.			ІН	
Перевірив	Микола І.І.			ІН	
Контроль				ІН	
Написав	Микола І.І.			ІН	
Дата	Квітень 2011			ІН	

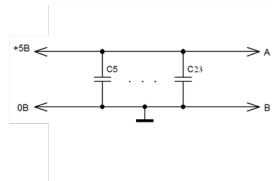
Багатомовний структурний аналізатор на основі мікроконтролера серії AVR. Схема спеціальної функції.

ХНУ, КІ-17-2



Підключення виводів живлення (+5 В), та заземлюючих виводів (0 В) мікросхем проводити згідно таблиці:

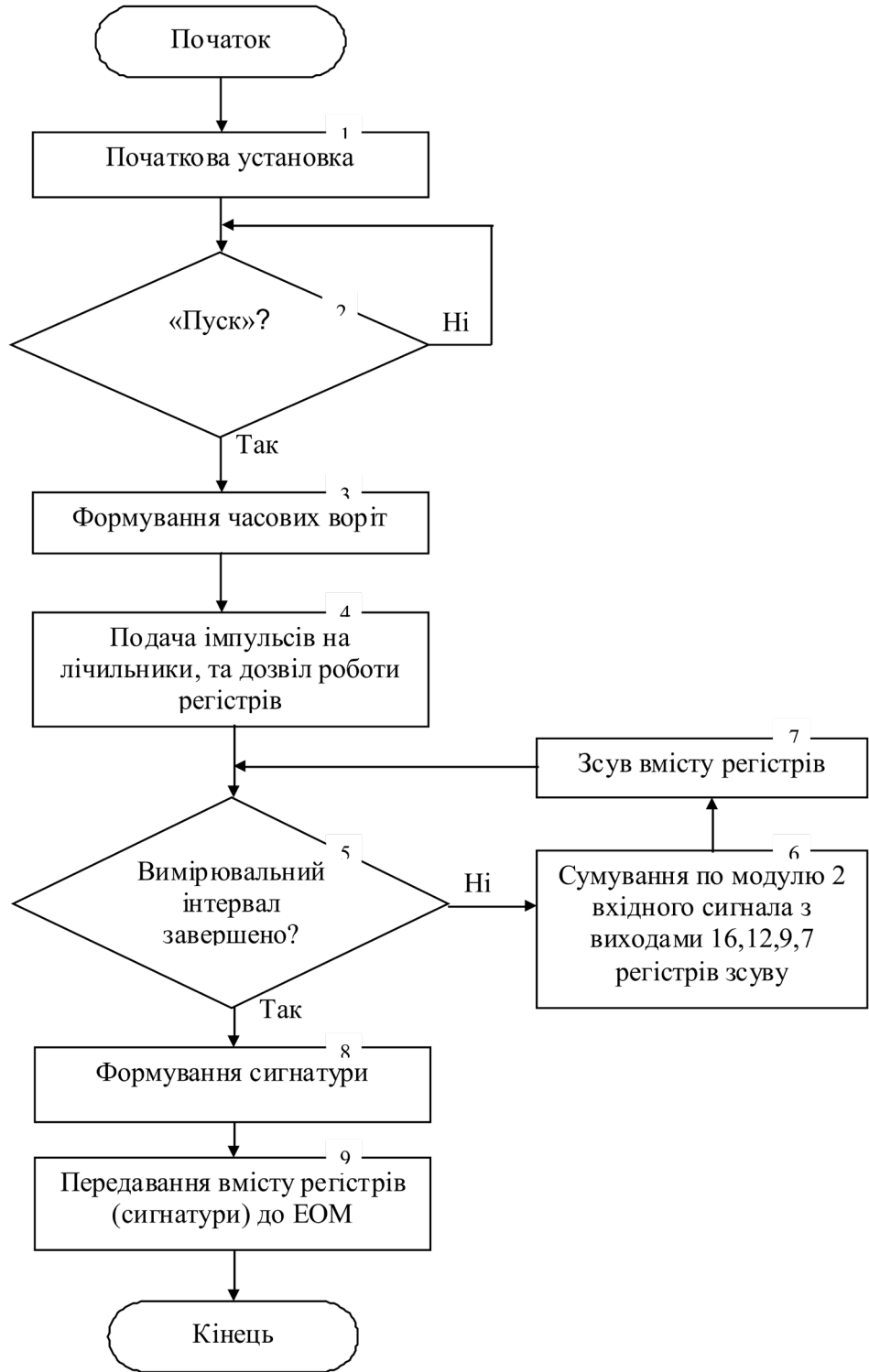
Позиційне позначення ІМС	+5В(А)	0В(В)
DD1..DD3	14	7
DD4	16	8
DD5,DD6	14	7
DD7,DD8	24	12
DD9	7,20,21	8,22
DD10	14	7
DD11..DD14	16	8
DD15..DD18	16	8



КІРКЛ.1702К2.17.02.13 Е3					
№	Місце	Місяць	Підпис	ІН	Місяць
Виконав	Микола І.І.			ІН	
Перевірив	Микола І.І.			ІН	
Контроль				ІН	
Написав	Микола І.І.			ІН	
Дата	Квітень 2011			ІН	

Багатомовний структурний аналізатор на основі мікроконтролера серії AVR. Схема спеціальної функції.

ХНУ, КІ-17-2



КвРКЛ.170282.17.02.13.Е8												
Вид	Апр.	№ докум.	Штук	Ціна	Багатоканальний сигнатурний аналізатор на основі мікроконтролера сімейства AVR					Літ.	Мас.	Місця
Розроб.	Виконав.	Перевір.	Метод.	І.В.	Алгоритм роботи					Ні		
І.Іванч.	М.Іванч.									Аргумент	Аргумент	
І.Іванч.	М.Іванч.											ХНУ, КІ-17-2
Вип.	К.Іванч.											

Позиц. познач.	Найменування	Кільк.	Примітка
Конденсатори			
C1	K-10-17a-H90-0,047 мкФ ± 10 % ОЖО.460.172 ТУ		
C2	K-10-17a-H90-1 мкФ ± 10 % ОЖО.460.172 ТУ	1	
C3, C4	K-10-17a-H90-22 пФ ± 10 % ОЖО.460.172 ТУ	1	
C5...C23	K-10-17a-H90-0,1 мкФ ± 10 % ОЖО.460.172 ТУ	2	
		18	
Мікросхеми			
DD1	K555JH1 БКО.348.605-12ТУ		
DD2	K555HE5 БКО.348.605-08ТУ	1	
DD3	K555TM2 БКО.348.605-12ТУ	1	
DD4	K555HD4 БКО.348.605-12ТУ	1	
DD5	K555JA3 БКО.348.605-12ТУ	1	
DD6	K555TM2 БКО.348.605-12ТУ	1	
DD7, DD8	K155HP13 БКО.348.605-02ТУ	2	
DD9	AtMega8 Atmel	1	
DD10	K555JH5 БКО.348.605-12ТУ	1	
DD11, DD14	K555HE5 БКО.348.605-08ТУ	4	
DD13, DD18	K585AP16 БКО.348.465-08ТУ	4	
Резистори			
R1..R8	MJT-0,125-1 кОм ± 10% ОЖО.460.180 ТУ	8	
R9	MJT-0,125-10 кОм ± 10% ОЖО.460.180 ТУ	1	

КвРКІ.70282.17.02.13 ПЕЗ

№	АТ	Дата	Лист	Листів
1	АТ	17.02.13	1	2

Багатоканальний сигнатурний аналізатор на основі мікроконтролера сімейства AVR
Перелік елементів

ХНУ, КІ-17-2



User name:
Кафедра кибербезопасности

Check ID:
1008308584

Check date:
16.06.2021 08:41:47 EEST

Check type:
Doc vs Internet

Report date:
16.06.2021 08:47:36 EEST

User ID:
100005590

File name: **Надписець_БАКАЛАВР_мл**

Page count: **57** Word count: **9696** Character count: **71956** File size: **1.63 MB** File ID: **1008376465**

Text modifications detected (similarity score might be affected)

9.43% Matches

Highest match: **6.47%** with Internet source (https://studopedia.net/1_48108_sanitarno-gigijenični-sahodi-v-projektovanomu-plór...)

9.43% Internet sources 82

Page 59

No Library search was conducted

0% Quotes

Exclusion of quotes is off

Exclusion of references is off

0% Exclusions

No exclusions

Modifind

Text modifications detected. Find more details in the online report.

Replaced characters 3

Suspicious formatting 13 Pages

Anti-Plagiarism v-15.257

Максимальное совпадение с одним документом 6.0%

Словари проверки: en_US, ru_RU, ua_UA. Ошибок в документах: 10%

ID: 94108 Название: Багатоканалний сигнатурний аналізатор на основі мікроконтролера сімейства AVR Добавлено в БД: 2021-06-16 Авторы: Надієвць Ю.Ф. Руководители: Муляр І.В. Консультанты: Опоненты:	Документ		Суммарное совпадение по Базе Данных	
	Символы	Лексемы	Символы	Лексемы
	60307	527	4952 (8%)	55 (10%)

Источник плагиата

ID	Описание	Наличие плагиата в документе	
		Символы	Лексемы

РЕЦЕНЗІЯ НА КВАЛІФІКАЦІЙНУ РОБОТУ
освітнього ступеня «бакалавр»

Студент Надісвіцю Юрію Федоровичу

Тема Багатоканальний сигнатурний аналізатор на основі мікроконтролера сімейства AVR

Спеціальність 123 – Комп'ютерна інженерія

Обсяг кваліфікаційної роботи освітньо-кваліфікаційного рівня «бакалавр»:

кількість листів креслень 4; кількість сторінок записки 60.

1. Короткий зміст роботи та прийнятих рішень У кваліфікаційній роботі розроблено система діагностування з використанням методів сигнатурного аналізу.

2. Висновок про відповідність кваліфікаційної роботи завданню Кваліфікаційна робота у повній мірі відповідає поставленому завданню як в теоретичній, так і в практичній частині

3. Характеристика виконання кожного розділу роботи, ступінь використання останніх досягнень науки і техніки і передових методів роботи: У вступі подана загальна характеристика поставленої задачі, сформульована актуальність. Визначені задачі, які необхідно вирішити для досягнення поставленої мети, практична цінність отриманих результатів. У першому розділі проведено огляд використовуваних систем діагностування та основні підходи до їх проектування, виконане обґрунтування актуальності теми дослідження і виконана постановка задачі. В другому розділі проведено обґрунтування обраного методу рішення та описано будову пристрою на рівні структурної схеми. В третьому розділі описано пристрій на рівні функційної схеми та розроблено алгоритми її роботи, спроектовано принципову схему та описано програмування мікроконтролеру.

4. Позитивні сторони роботи Кваліфікаційна робота має комплексну практичну цінність. Практична цінність результатів кваліфікаційної роботи полягає у створенні мікроконтролерного пристрою для лабораторного використання з доступної елементної бази.

5. Негативні сторони роботи При розробці пристрою доцільно було б використати більш сучасну елементну базу

6. Оцінка графічного оформлення та пояснювальної записки роботи Графічне оформлення виконане відповідно до теми кваліфікаційної роботи з дотриманням стандартів. В загальному графічне оформлення виконане якісно, пояснювальна записка відповідає нормам щодо її оформлення.

7. Відгук про роботу в цілому В загальному кваліфікаційна робота заслуговує позитивної оцінки. Весь матеріал кваліфікаційної роботи структурований, чіткий та послідовний. Усі розділи роботи послідовні та логічні, що дозволяє чітко розуміти викладений матеріал в рамках тематики кваліфікаційної роботи. Графічний матеріал дозволяє наочно побачити доцільність та ефективність рішень, які були прийняті за основу для досягнення поставленої мети.

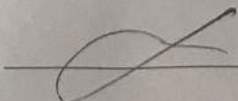
8. Інші зауваження Окремі описи в пояснювальній записці подано занадто деталізовано, що ускладнює сприйняття матеріалу фахівцями в обраній предметній галузі

9. Оцінка кваліфікаційної роботи Враховуючи всі позитивні та негативні сторони представленої кваліфікаційної роботи, можна зробити висновок, що вона заслуговує оцінку «добре» С.

РЕЦЕНЗЕНТ (прізвище, ім'я, по батькові, посада, місце роботи)

Бедолячова І.В. Зол. неф. ПЗ

« 18 » 06 2021.

 (підпис)

Завідувачу кафедри КБКСМ
к.т.н., доценту Кльоцу Ю. П.

Надісець Ю. Ф.

ПІБ здобувача вищої освіти

ФПКТС, 4 курсу, групи КІ-17-2

ЗАЯВА

З правилами чинного Положення «Про дотримання академічної доброчесності в Хмельницькому національному університеті» від 26.09.2020 (зі змінами від 26.11.2020), згідно з яким виявлення плагіату є підставою для відмови в допуску кваліфікаційної роботи до захисту та застосування заходів дисциплінарної та академічної відповідальності, ознайомлений(а). Про використання програмно-технічних засобів для перевірки кваліфікаційних робіт здобувачів вищої освіти на наявність плагіату ознайомлений(а) та надаю свою згоду на обробку та збереження університетом моєї роботи в інституційному репозитарії університету.

Також надаю університету право на передачу моєї роботи для обробки та збереження в базах даних програмно-технічних засобів (Unicheck та Anti-Plagiarism) та використання роботи для виявлення плагіату в інших роботах, які перевіряються програмно-технічними засобами та користувачами, що мають доступ до цих програмно-технічних засобів, виключно в обмежених цілях для виявлення плагіату в текстах робіт.

Робота для перевірки університетом надається в друкованому та електронному варіанті. Електронна версія моєї роботи збігається (ідентична) з друкованою.

02.03.2021

дата



підпис

РІШЕННЯ ЕКСПЕРНОЇ КОМІСІЇ
КАФЕДРИ КОМП'ЮТЕРНОЇ ІНЖЕНЕРІЇ ТА СИСТЕМНОГО ПРОГРАМУВАННЯ
ПРО ДОПУСК КВАЛІФІКАЦІЙНОЇ РОБОТИ ДО ЗАХИСТУ

Підтверджуємо ознайомлення з результатом звіту подібності щодо роботи, генерованого системою виявлення текстових збігів/ідентичності/схожості:

Назва: Багатоканальний сигнатурний аналізатор на основі мікроконтролера сімейства AVR

Автор: Ю.Ф. Надісець

Спеціальність: 123 – Компютерна інженерія та програмування

Освітня програма: освітньо-наукова

Науковий керівник: І.В. Муляр, к.т.н. доцент

Після аналізу звіту подібності зроблено такий висновок:

№	Висновок	Позначка про відповідність
1	Запозичення, виявлені в роботі, є законними і не є плагіатом. Робота приймається до захисту.	відповідає
2	Виявлені запозичення не є плагіатом, розміщені в розділах, які не описують безпосередньо авторське дослідження, але кількість цитат перевищує обсяг, виправданий поставленою метою роботи. Робота приймається до захисту, але має бути відкоригована. Відкоригований варіант має бути поданий на кафедру за 2 дні до захисту, разом із заявою щодо самостійності виконання письмової роботи та ідентичності друкованої та електронної версії роботи.	
3	Виявлені запозичення не є плагіатом, але частково розміщені в розділах, які описують безпосередньо авторське дослідження, а кількість цитат перевищує обсяг, виправданий поставленою метою роботи. В зв'язку з цим мета роботи та поставлені завдання не були досягнені. Робота може бути допущена до захисту (наступного року) після того як буде відкоригована та допрацьована і успішно пройде повторну перевірку на академічний плагіат.	
4	Робота містить навмисні текстові спотворення, передбачувані спроби укриття запозичень або інші прояви академічного плагіату. Робота містить фабрикацію або фальсифікацію даних. Робота не допускається до захисту.	

Підтвердження:

Запозичення виявлені в роботі, є законними і не є плагіатом, оскільки:

- 1) запозичення розміщені в розділах аналізу існуючих аналогів та технологій, які не описують безпосередньо авторське дослідження і не стосуються результатів роботи;
- 2) усі запозичення фрагментарні, або мають належним чином оформленні посилання;
- 3) окремі виявлені збіги є загальноживаними шаблонами, що використовуються при оформленні текстової документації, а саме шаблони рамок
- 4) всі зафіксовані системою ознаки модифікації тексту відносяться до комбінування латинських символів зі україномовними скороченнями індексів в формулах, що не є модифікацією тексту, використання абrevіатур.

Сумарний обсяг всіх запозичень, визначений системою виявлення збігів/ідентичності/схожості, складає 9.43% і адресується до 92 першоджерел, що, з урахуванням наведених обґрунтувань, відповідає характеру наукового дослідження і свідчить на користь кваліфікаційної роботи.

Керівник роботи

Завідувач кафедри КБКSM

І.В. Муляр

Ю.П. Кльоц