

УДК 004.896 : 004.054

Р. В. КРАВЧУК,
О. І. СТЕЦЮК,
В. М. ЧЕШУН

Хмельницький національний університет

ФУНКЦІОНАЛЬНИЙ ПІДХІД В ДІАГНОСТУВАННІ ЦИФРОВИХ ПРОЦЕСОРІВ І ЕЛЕМЕНТІВ ПАМ'ЯТІ

В роботі наведено результати аналізу характерних тенденцій розвитку технологій виготовлення компонентів і виробів цифрової електроніки з точки зору технічної діагностики. Обґрунтовано актуалізацію методів функціонального діагностування через зменшення достовірності імовірного діагностування і зростання складності реалізації тестового. Доведено доцільність застосування при перевірці сучасних цифрових пристроїв методів функціонального діагностування, орієнтованих на мікропроцесорні пристрої. Наведено загальні принципи діагностування цифрових процесорів і елементів пам'яті.

Ключові слова: технічна діагностика, функціональне діагностування, цифрові пристрої.

R. KRAVCHUK,
V. STETSYUK,
V. CHESHUN

Khmelnitskyi National University

GENETIC ALGORITHMS AND SYNTHESIS OF DIAGNOSTIC TESTS FOR DIGITAL DEVICES

The emergence of new types of digital components extends the capacity for building digital devices and systems based on them, but also necessitates the selection and improvement of methods for their diagnosis. In the article presents the classification of methods for diagnosing digital devices, analyzes their disadvantages and advantages in modern conditions. It is proved, that the effectiveness of probabilistic methods of diagnosis decreases because of the increasing complexity of discrete components. Methods of test diagnostics lose relevance due to the long duration and cost of tests developing. The most up-to-date requirements are the methods of functional diagnostics. The explore of digital devices as objects of functional diagnosis has shown that their complexity is constantly increasing and therefore they should be considered as microprocessor devices with using appropriate diagnostic methods. To develop the tests, it is proposed to apply structural and logic-functional models of digital devices. Structural models determine the composition of nodes for control. Logically-functional models are using for choose of their verification modes. The method of representation of memory elements by such models and principles of their verification is described. Also, based on the chosen mode of presentation, the general principles of functional diagnostics of the digital processor are described to. When constructing the logical-functional models of the processor, the control signals, the system of commands and data sets are taken into account, the coverage matrix is used to select the method of verification. The given description of the functional diagnostics principles for microprocessors and memory elements is the basis for the development of algorithms and tools for testing digital devices as multifunctional microprocessor systems.

Key words: technical diagnostics, functional diagnostics, digital devices.

ВСТУП. Жорстка конкуренція на ринку електронних компонентів, пристроїв та систем стала рушійною силою стрімкого прогресу цифрових технологій. Можливості і сфери застосування цифрової електроніки сьогодні ще зовсім недавно здавалися фантастичними. Майже кожного дня з'являються новини про появу нових технологій, компонентів або виробів цифрової електроніки. При цьому терміни актуальності наявних розробок швидко зменшуються через появу нових поколінь і моральне старіння існуючих.

Високі темпи розробки і впровадження нових ідеологій і технологій цифрової електроніки зумовлюють постійне оновлення вимог щодо принципів дії і функціональних можливостей методів і засобів діагностування, застосовуваних на різних етапах життєвого циклу електронних виробів.

АНАЛІЗ ОСТАННІХ ДОСЛІДЖЕНЬ І ПУБЛІКАЦІЙ. Огляд існуючих рішень галузі в галузі технічної діагностики виробів цифрової електроніки дозволяє відзначити наявність значних напрацювань, результатом яких стала поява великої кількості методів діагностування (а також засобів їх реалізації), що поділяються за різними критеріями на класи [1–6]:

- детерміноване та імовірнісне;
- тестове та функціональне;
- динамічне, параметричне, статистичне;
- зовнішнє та внутрішнє (самодіагностування);
- з контрольними або діагностичними перевірками (перевірка справності або пошук несправності з заданою точністю)
- покомпонентне, структурне, комбіноване;

- з перетворенням або без перетворення структури об'єкта діагностування.

В кожному класі методів діагностування можуть бути виділені підкласи за особливостями реалізації методу. Додаткові можливості і різноманіття підходів забезпечуються комбінуванням методів в різних варіантах. Вибір методу (методів) і засобів діагностування повинен виконуватись з урахуванням поточного стану розвитку електронних технологій, особливостей досліджуваного класу ОД і поставлених задач.

ПОСТАНОВКА ПРОБЛЕМИ. Постійне вдосконалення технологій виробництва, збільшення ступеня інтеграції та функціональних можливостей компонентів цифрової електроніки змінюють тенденції створення і застосування виробів на їх основі. На сьогоднішній день майже припинилося використання елементів малого і середнього ступеня інтеграції. Зокрема, один із провідних виробників електронних компонентів фірма Texas Instruments ще в 2009 р. відмовилася від продовження випуску раніше популярних серій мікросхем 54/74.

Особливістю сучасних цифрових пристроїв є те, що навіть інтегральні схеми допоміжного призначення (наприклад, мікросхеми системної логіки ЕОМ) за складністю внутрішньої структури і виконуваних функцій давно перевищили мікропроцесори перших поколінь. За потреби реалізації з цифровими даними специфічних операцій, які неможливо або економічно недоцільно реалізувати із застосуванням типових елементів серійного випуску, широко використовуються програмовані структури, що за складністю і можливостями також перевищують перші надвеликі інтегральні схеми.

Зазначені особливості розвитку елементної бази дозволяють класифікувати практично будь-який цифровий виріб як мікропроцесорний пристрій (МПП), основою якого є цифровий процесор (один або декілька) універсального або спеціалізованого призначення. Окремої уваги в складі цифрових МПП заслуговують елементи підсистеми пам'яті, що суттєво розширюють можливості МПП з накопичення і обробки даних, але самостійно не виконують операцій з їх перетворення і тому не можуть бути віднесені до категорії процесорних елементів.

Таким чином, проблему постановки діагностичного експерименту при перевірці сучасних цифрових пристроїв можна узагальнено розглядати як вибір ефективного методу і способів реалізації діагностування цифрових процесорів і елементів пам'яті МПП.

ВИКЛАДЕННЯ ОСНОВНОГО МАТЕРІАЛУ. З проведеного огляду можна відзначити розподіл методів діагностування цифрових пристроїв на імовірнісні та детерміновані. В свою чергу, детерміноване діагностування поділяється на тестове та функціональне. Проведемо короткий огляд зазначених методів.

Імовірнісні методи базуються на використанні псевдовипадкових генераторів тест-векторів для генерації тестових впливів і засобів сигнатурного або частотного аналізу для обробки відповідних реакцій [1, 5]. Перевагою цього класу методів є простота використовуваних процедур і засобів, але зі зростанням складності об'єктів діагностування (ОД) досягнення необхідної якості тестових перевірок (глибини діагностування) стає все більш проблематичною і на сьогоднішній день імовірнісні методи втрачають актуальність.

Метою застосування методів тестового діагностування є найбільш досконала перевірка ОД і досягнення заданої або максимальної глибини діагностування, для чого розробляються тестові послідовності, властиві не тільки робочим режимам функціонування ОД [4, 6]. Це дозволяє отримати відповідні реакції, яких не буває в робочому режимі, що забезпечує збільшення можливостей тестів щодо виявлення несправностей. Розробка тестів для подібних методів відрізняється складністю і є можливою лише за наявності якісної схемотехнічної документації на ОД та його складові. Через комерційне засекречування схемних рішень, обмежений термін актуальності виробів цифрової електроніки і потребу в значних фінансових та часових витратах на розробку тестів, тестове діагностування реалізується, як правило, лише розробниками і виробниками пристроїв серійного випуску.

Складність або неможливість реалізації методів тестового діагностування та низька достовірність імовірнісних методів виводять на передові позиції функціональні методи як такі, що найбільш відповідають сучасним умовам і стану розвитку виробів цифрової електроніки. Методи функціонального діагностування базуються на використанні тестових впливів та операцій, властивих робочим режимам функціонування об'єкта [4, 6, 10], що пояснює відносну простоту підготовки (на основі структурних і функціональних описів ОД, що надаються виробником в технічній документації) і реалізації діагностичних випробувань. При цьому глибина діагностування зменшується порівняно з тестовим діагностуванням, але є достатньою для перевірки справності ОД і формування гіпотез або констатації фактів щодо наявних несправностей.

Ефективна організація функціонального діагностування цифрових вузлів потребує реалізації якісного логіко-функціонального і структурного аналізу особливостей ОД. Метою структурного аналізу є визначення переліку вузлів ОД, що підлягають перевірці. Метою логіко-функціонального аналізу є визначення можливих режимів роботи ОД і його складових, наборів виконуваних операцій, способів їх активізації і перевірки.

Стосовно елементів пам'яті в їх структурній організації можна виділити схему вибірки-керування і поле комірок зберігання даних. Функціональне діагностування схеми вибірки-керування полягає в перевірці правильності реакції схеми на сигнали керування, забезпеченні можливості доступу до всіх комірок пам'яті

в режимах запису-зчитування, а також виконання додаткових функцій (переведення виходів у стан високого імпедансу тощо). Для перевірки схеми вибірки-керування достатньо виконати запис масиву даних з мінімальними дублюваннями в комірки пам'яті з подальшим його зчитуванням і контролем (адресний тест), а також провести активізацію і контроль додаткових функцій. Тестування поля комірок передбачає перевірку їх статичних і динамічних властивостей. Статичні властивості характеризують загальну здатність комірок пам'яті зберігати будь-які набори даних без їх пошкодження (через несправності розрядів пам'яті, утворення паразитних зв'язків між ними тощо). Для перевірки статичних властивостей використовуються тести «всі нулі», «всі одиниці», «сканування», «шаховий», «маршовий» та інші [7–9]. Динамічні властивості характеризують здатність елементів пам'яті зберігати дані в часі, їх перевіряють, зокрема, тестом «довбання» (запис тестового масиву в комірки пам'яті з багатократним періодичним повторним зчитуванням і контролем).

В структурній організації процесорних елементів можуть виділятися операційні та керуючі блоки, регістрові структури, підсистеми внутрішньої пам'яті, комутаційні і допоміжні схеми. Різноманіття і складність в структурній організації процесорів зумовлюють збільшення кількості як контрольованих структурних вузлів, так і режимів їх роботи та виконуваних операцій. При реалізації функціонального діагностування процесорних елементів інструментарієм організації діагностичних перевірок є керуючі сигнали, система команд процесора і допустимі набори даних. Для унаочнення і автоматизації роботи процедур підготовки і реалізації діагностичних експериментів використовуються матриці покриття несправностей структурних складових різними способами перевірок [9, 10].

ВИСНОВКИ. Низька достовірність методів імовірнісного діагностування і складність та висока вартість реалізації методів тестового діагностування в обмежені строки – все це зумовлює актуалізацію функціонального підходу в діагностуванні сучасних цифрових пристроїв. Аналіз тенденцій розвитку компонентів цифрової електроніки свідчить про перехід більшості цифрових пристроїв як об'єктів діагностування за рівнем складності до категорії мікропроцесорних, що потребує застосування відповідних методів і засобів перевірки. Наданий в статті опис принципів функціонального діагностування процесорних елементів і елементів пам'яті є основою для проведення подальших досліджень з розробки алгоритмів і засобів тестування цифрових пристроїв як багатофункціональних мікропроцесорних систем.

Література

1. Кушнерова Н.І. Вибір та обґрунтування методу тестового діагностування елементів системи попередження нештатних ситуацій на борту повітряного судна / Н.І. Кушнерова // Системи управління, навігації та зв'язку – Полтава : ПНТУ, 2013. – Вип. 1 (25). – С. 86–89.
2. Шевченко В.В. Визначення технічного стану цифрових типових елементів заміни за допомогою електромагнітного методу діагностування / В.В. Шевченко // Сучасні інформаційні технології у сфері безпеки та оборони. – 2015. – № 1. – С. 131–135.
3. Кон Е.Л. Подходы к тестовому диагностированию цифровых устройств / Е.Л. Кон, В.И. Фрейман // Вестник ПНИПУ. Электротехника, информационные технологии, системы управления. – Пермь : ПНИПУ, 2012. – № 6. – С. 231–241.
4. Волков Ю.В. Системы технического диагностирования, автоматического управления и защиты : учебное пособие. Часть 1 / Ю.В. Волков – СПб : ВШТЭ СПбГУПТД, 2016. – 115 с.
5. Дрозд А.В. Вероятностный подход к функциональному диагностированию вычислительных устройств для обработки приближенных данных / А.В. Дрозд // Радиоэлектроника і інформатика. – Харків : ХНУРЕ, 2004. – № 1. – С. 101–102.
6. Тюрин С.Ф. Разработка контрольных и диагностических тестов для КМОП элементов с избыточным базисом / С.Ф. Тюрин, О.А. Громов // Приволжский научный вестник. – Ижевск : ИЦНП, 2013. – No 1 (17). – С. 13–21.
7. Wu Chi-Feng Fault simulation and test algorithm generation for random access memories / Chi-Feng Wu, Chih-Tsun Huang, Kuo-Liang Cheng, Cheng-Wen Wu // IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 2002. – Vol. 21, Issue: 4. – P. 480–490.
8. Li Jin-Fu March-based RAM diagnosis algorithms for stuck-at and coupling faults / Jin-Fu Li, Kuo-Liang Cheng, Chih-Tsun Huang, Cheng-Wen Wu // IEEE Trans. on Fuzzy Systems. 2002. – Vol. 10, Issue 2. – P. 155–170.
9. Bushnell M. Essentials of Electronic Testing for Digital, Memory & Mixed-Signal VLSI Circuits / M. Bushnell, V. Agrawal – Kluwer Academic Publishers, 2000. – 695 p.
10. Rayudu K. V. B. V. Functional testing technique for Microprocessor Interface board / K. V. B. V. Rayudu // 2015 International Conference on VLSI Systems, Architecture, Technology and Applications (VLSI-SATA) – P. 1–5.

References

1. Kushnierova N.I. Vybir ta obgruntuvannya metodu testovoho diahnostuvannya elementiv systemy poperedzhennia neshtatnykh sytuatsii na bortu povitrianoho sudna / N.I. Kushnierova // Systemy upravlinnia, navihatsii ta zviazku – Poltava : PNTU, 2013. – Vyp. 1 (25). – S. 86-89.
2. Shevchenko V.V. Vyznachennia tekhnichnoho stanu tsyfrovyykh typovykh elementiv zaminy za dopomohoiu elektromahnitnoho metodu diahnostuvannya / V.V. Shevchenko // Suchasni informatsiini tekhnolohii u sferi bezpeky ta oborony. – 2015. – № 1. – S. 131-135.
3. Kon E.L. Podkhody k testovomu diagnostirovaniyu tsyfrovyykh ustroystv / E.L. Kon. V.I. Freyman // Vestnik PNIPIU. Elektrotekhnika. informatsionnyye tekhnologii. sistemy upravleniya. – Perm: PNIPIU. 2012. – № 6. – S. 231-241.
4. Volkov Yu.V. Sistemy tekhnicheskogo diagnostirovaniya. avtomaticheskogo upravleniya i zashchity: uchebnoye posobiye. Chast 1 / Yu.V. Volkov – Spb. : VShTE SPbGUPTD. 2016. – 115 s.
5. Drozd A.V. Veroyatnostnyy podkhod k funktsionalnomu diagnostirovaniyu vychislitelnykh ustroystv dlya obrabotki priblizhennykh danykh / A.V. Drozd // Radioelektronika i informatika. – Kharkiv. : KhNURE. 2004. – № 1. – S. 101-102.
6. Tyurin S.F. Razrabotka kontrolnykh i diagnosticheskikh testov dlya KMOP elementov s izbytochnym bazisom / S.F. Tyurin. O.A. Gromov // Privolzhskiy nauchnyy vestnik. – Izhevsk : ITsNP. 2013. – No 1 (17). – S.13-21.

7. Wu Chi-Feng Fault simulation and test algorithm generation for random access memories / Chi-Feng Wu, Chih-Tsun Huang, Kuo-Liang Cheng, Cheng-Wen Wu //IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 2002. – Vol.: 21, Issue: 4. P. 480-490.
8. Li Jin-Fu March-based RAM diagnosis algorithms for stuck-at and coupling faults / Jin-Fu Li, Kuo-Liang Cheng, Chih-Tsun Huang, Cheng-Wen Wu //IEEE Trans. on Fuzzy Systems. 2002. – Vol. 10, Issue 2. – P. 155-170.
9. Bushnell M. Essentials of Electronic Testing for Digital, Memory & Mixed-Signal VLSI Circuits / M. Bushnell, V. Agrawal – Kluwer Academic Publishers, 2000 – 695 p.
10. Rayudu K. V. B. V. Functional testing technique for Microprocessor Interface board / K. V. B. V. Rayudu //2015 International Conference on VLSI Systems, Architecture, Technology and Applications (VLSI-SATA) – P. 1-5.