



УКРАЇНА

(19) **UA** (11) **134832** (13) **U**
(51) МПК (2019.01)
H03B 19/00

МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

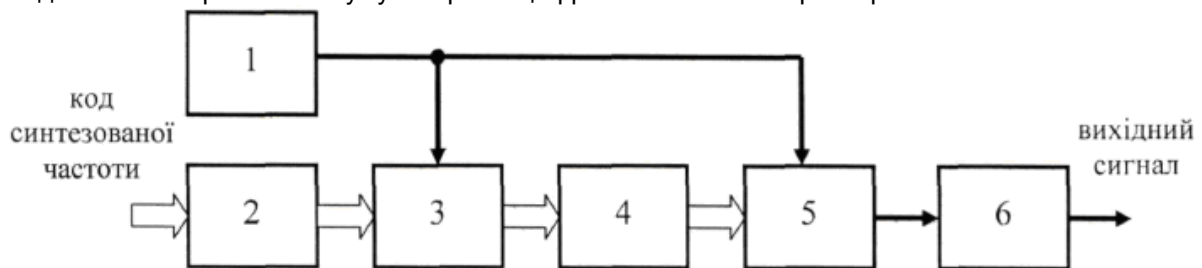
(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: u 2018 12073	(72) Винахідник(и): Полікаровських Олексій Ілліч (UA), Гула Ігор Володимирович (UA), Ковтун Людмила Олександрівна (UA), Карпова Леся Вікторівна (UA)
(22) Дата подання заявки: 05.12.2018	(73) Власник(и): ХМЕЛЬНИЦЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ, вул. Інститутська, 11, м. Хмельницький, 29016 (UA)
(24) Дата, з якої є чинними права на корисну модель: 10.06.2019	
(46) Публікація відомостей про видачу патенту: 10.06.2019, Бюл.№ 11	

(54) ЦИФРОВИЙ СИНТЕЗАТОР СИГНАЛІВ ПРЯМОГО ТИПУ НА ОСНОВІ ТРІЙКОВОЇ СИСТЕМИ ЧИСЛЕННЯ

(57) Реферат:

Цифровий синтезатор сигналів прямого типу складається з опорного генератора, блока попередньої підготовки кодів, фазового акумулятора, перетворювача фаза-амплітуда, цифро-аналогового перетворювача та вихідного фільтра. Також в синтезатор введено блок попередньої підготовки кодів, який здійснює перетворення вхідного позиційного коду із позиційної системи числення у трійкову систему числення. Вихід блока попередньої підготовки кодів з'єднано з входом блока фазового акумулятора, побудованого на основі трійкової системи числення, вихід блока фазового акумулятора з'єднано з входом блока перетворювача фаза-амплітуда, побудованого на основі трійкової системи числення, вихід блока перетворювача фаза-амплітуда з'єднано з входом блоку цифро-аналогового перетворювача, побудованого на основі трійкової системи числення, вихід блоку цифро-аналогового перетворювача з'єднано з входом блока аналогового фільтра низьких частот, вихід блока опорного генератора з'єднано із входами блоків фазового акумулятора та цифро-аналогового перетворювача.



UA 134832 U

Корисна модель належить до радіотехніки та електроніки, зокрема до цифрових синтезаторів сигналів прямого типу, може бути використана в радіопередавальних, радіоприймальних і радіовимірвальних пристроях для синтезу сітки частот і формування сигналів передачі дискретної інформації, у системах зв'язку із різними видами модуляції.

Відомі цифрові синтезатори сигналів прямого синтезу мають у своєму складі такі основні функціональні блоки: опорний генератор, фазовий акумулятор на основі накопичуючого суматора, перетворювач фаза-амплітуда (зазвичай це блок постійного запам'ятовуючого пристрою з записаними у нього відліками синтезованого сигналу), цифро-аналоговий перетворювач та вихідний фільтр [1, 2]. Недоліком даних пристроїв є низьке значення максимальної частоти синтезованих сигналів.

Найбільш близьким аналогом є цифровий синтезатор сигналів прямого синтезу на основі непозиційної системи числення, який складається з опорного генератора, блока попередньої підготовки кодів, фазового акумулятора, перетворювача фаза-амплітуда, цифро-аналогового перетворювача та вихідного фільтра [позитивне рішення № 201804296 від 19.04.2018 р] [5].

Недоліком цифрових синтезаторів прямого типу є низьке значення частоти синтезованих сигналів відносно частоти опорного сигналу внаслідок затримки поширення сигналів переносу із розряду у розряд кодових слів частоти і фази у фазовому акумуляторі. В синтезаторах сигналів прямого синтезу вихідна синтезована частота залежить від опорного генератора та розрядності акумулятора фази [3, 4].

Для максимальної синтезованої вихідної частоти буде виконуватись умова:

$$f_{out} \leq \frac{f_{clk}}{2^j}, \quad (1)$$

де j - кількість біт акумулятора фази, f_{clk} - опорна тактова частота, f_{out} - вихідна частота синтезатора.

Задача, на вирішення якої направлено запропонований пристрій, полягає в підвищенні робочого діапазону частот синтезованих сигналів та зменшення джитеру вихідного сигналу синтезатора.

В основу корисної моделі поставлена задача, що полягає у підвищенні швидкодії отримання дискретних відліків синтезованих сигналів, що формуються із мінімальною затримкою, за рахунок чого збільшується максимальне значення синтезованої частоти та зменшується джитер вихідного синтезованого сигналу.

У запропонованому цифровому синтезаторі сигналів прямого синтезу, який складається з опорного генератора, блока попередньої підготовки кодів, фазового акумулятора, перетворювача фаза-амплітуда, цифро-аналогового перетворювача та вихідного фільтра, здійснено заміну блоків. Блок попередньої підготовки кодів, блок фазового акумулятора, блок перетворювача фаза-амплітуда та блок цифро-аналогового перетворювача, які побудовані на основі непозиційної системи числення, замінені на блок попередньої підготовки кодів на основі трійкової системи числення, блок фазового акумулятора на основі трійкової системи числення, блок перетворювача фаза-амплітуда на основі трійкової системи числення та блок цифро-аналогового перетворювача на основі трійкової системи числення.

Поставлена задача вирішується тим, що в цифровий синтезатор сигналів прямого типу, що складається з опорного генератора, блока попередньої підготовки кодів, фазового акумулятора, перетворювача фаза-амплітуда, цифро-аналогового перетворювача та вихідного фільтра, згідно з корисною моделлю, введено блок попередньої підготовки кодів, який здійснює перетворення вхідного позиційного коду із позиційної системи числення у трійкову систему числення, вихід блока попередньої підготовки кодів з'єднано з входом блока фазового акумулятора, побудованого на основі трійкової системи числення, вихід блока фазового акумулятора з'єднано з входом блока перетворювача фаза-амплітуда, побудованого на основі трійкової системи числення, вихід блока перетворювача фаза-амплітуда з'єднано з входом блока цифро-аналогового перетворювача, побудованого на основі трійкової системи числення, вихід блока цифро-аналогового перетворювача з'єднано з входом блока аналогового фільтра низьких частот, вихід блока опорного генератора з'єднано із входами блоків фазового акумулятора та цифро-аналогового перетворювача.

Схема пропонованого цифрового синтезатора сигналів прямого типу представлена на кресленні. Пристрій складається з опорного генератора 1, блока попередньої підготовки кодів 2, блока фазового акумулятора 3, блока перетворювача фаза-амплітуда 4, блока цифро-аналогового перетворювача 5 та блока вихідного фільтра низьких частот 6. Блоки попередньої підготовки кодів 2, фазового акумулятора 3, перетворювача фаза-амплітуда 4, цифро-аналогового перетворювача 5 побудовані на основі трійкової системи числення.

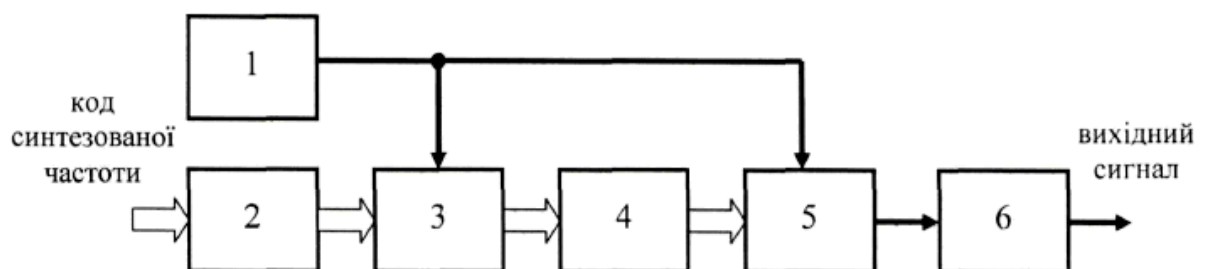
Цифровий синтезатор сигналів прямого типу на основі трійкової системи числення працює наступним чином. Опорний генератор 1 формує послідовність тактових імпульсів, які надходять на блок акумулятора фази 3 та на блок цифро-аналогового перетворювача 5. Блок попередньої підготовки кодів 2 здійснює перетворення вхідного позиційного коду із позиційної системи числення у трійкову систему числення, акумулятор фази 3 складається із суматора та регістра, який в кожному такті роботи пристрою перезавантажується величиною, яка дорівнює старому вмісту, плюс деяка постійна добавка. Акумулятор фази 3 здійснює додавання двох доданків без затримки за один такт. Вихідний код акумулятора фази 3 являє собою код миттєвої фази вихідного сигналу. Перший доданок, який використовується при роботі акумулятора фази, являє собою приріст фази за один такт роботи пристрою. Чим швидше змінюється фаза у часі, тим вища частота синтезованого сигналу. Тому значення приросту фази фактично є кодом вихідної частоти. Акумулятор фази 3 формує послідовність кодів миттєвої фази сигналу, яка лінійно змінюється відповідно до приросту фази. У блоці перетворювача фаза-амплітуда 4 (постійному запам'ятовуючому пристрої) з таблиці значень гармонічної функції приріст фази перетворюється у цифрові значення амплітуди синтезованого коливання (відліки вихідного сигналу). Ці відліки надходять на блок цифро-аналогового перетворювача 5. Цифро-аналоговий перетворювач 5 формує вихідний сигнал цифрового синтезатора сигналів прямого синтезу. Вихідний синтезований сигнал з блока цифро-аналогового перетворювача 5 надходить на вихідний аналоговий фільтр низької частоти 6. Вихідний фільтр низької частоти 6 відфільтровує паразитні складові спектра сигналу, який надходить до нього з блока цифро-аналогового перетворювача. На виході блока вихідного фільтра низької частоти 6 отримуємо вихідний сигнал, відповідно до відліків сигналу в постійному запам'ятовуючому пристрої.

Джерела інформації:

1. Пат. США. № 3654450 J.A. Webb Digital signal generator synthesizer. U.S. Patent 3,654,450. 1972.
2. Пат. США. № 3657657 W.T. Jefferson Digital sine wave generator. U.S. Patent 3,657,657. 1972.
3. Vankka J. "Direct Digital Synthesizers:Theory, Design and Applications" Helsinki University of Technology, 2000. - P. 192.
4. CHEN JianWu A 5.3-GHz 32-bit accumulator designed for direct digital frequency synthesizer /CHEN JianWu, WU DanYu, ZHOU Lei, WU Jin, JIN Zhi, LIU XinYu // Chin Sci Bull, 2012, 57: 2480-2487, doi: 10.1007/sl 1434-012-5157-4.
5. Патент - Полікаровських О.І., Гула І.В., Ковтун І.О., Карпова Л.В. Цифровий синтезатор сигналів прямого типу на основі непоозиційної системи числення [Позитивне рішення № 201804296 від 19.04.2018 р].

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Цифровий синтезатор сигналів прямого типу, що складається з опорного генератора, блока попередньої підготовки кодів, фазового акумулятора, перетворювача фаза-амплітуда, цифро-аналогового перетворювача та вихідного фільтра, який **відрізняється** тим, що в нього введено блок попередньої підготовки кодів, який здійснює перетворення вхідного позиційного коду із позиційної системи числення у трійкову систему числення, вихід блока попередньої підготовки кодів з'єднано з входом блока фазового акумулятора, побудованого на основі трійкової системи числення, вихід блока фазового акумулятора з'єднано з входом блока перетворювача фаза-амплітуда, побудованого на основі трійкової системи числення, вихід блока перетворювача фаза-амплітуда з'єднано з входом блока цифро-аналогового перетворювача, побудованого на основі трійкової системи числення, вихід блока цифро-аналогового перетворювача з'єднано з входом блока аналогового фільтра низьких частот, вихід блока опорного генератора з'єднано із входами блоків фазового акумулятора та цифро-аналогового перетворювача.



Комп'ютерна верстка Л. Литвиненко

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601