

ХМЕЛЬНИЦЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ

Факультет інформаційних технологій

Кафедра телекомунікацій, медійних та інтелектуальних технологій

## ДИПЛОМНА РОБОТА

Другий ( Магістерський)

Освітній рівень

Галузь знань 17 Електроніка та телекомунікації

Шифр і назва спеціальності

Спеціальність 172 Телекомунікації та радіотехніка

Шифр і назва спеціальності

на тему Топологічна оптимізація модулів 1-го структурного рівня високошвидкісних телекомунікаційних засобів

ДРМТР 202101.00.00

Виконав: студент 2 курсу, група ТР<sub>м</sub>-20-1



підпис

О.Ю. Пекач

Ініціали, прізвище

Керівник: д-р техн. наук, доц.



підпис

С.К. Підченко

Ініціали, прізвище

До захисту допускаю:

Зав. кафедри: д-р техн. наук, доц.



підпис

С.К. Підченко

Ініціали, прізвище

3 грудня 2021 р.

Хмельницький, 2021

Хмельницький національний університет  
Факультет інформаційних технологій  
Кафедра телекомунікацій, медійних та інтелектуальних технологій (ТМІТ)  
Освітній рівень другий (магістерський)  
Галузь знань 17 – Електроніка та телекомунікації  
Спеціальність 172 – Телекомунікації та радіотехніка  
Освітня-професійна програма Телекомунікації та радіотехніка

ЗАТВЕРДЖУЮ

Зав. кафедрою ТМІТ



С.К. Підченко

« 2 » вересня 2021 р.

## **ЗАВДАННЯ НА ДИПЛОМНУ РОБОТУ**

Пекачу Олександрю Юрійовичу

1 Тема роботи: Топологічна оптимізація модулів 1-го структурного рівня високошвидкісних телекомунікаційних засобів

Керівник роботи Підченко Сергій Костянтинович, д.т.н, доцент.

Затверджено наказом по університету від « 25 » серпня 2021р. № 102.

2 Строк подання студентом роботи на кафедру: 01.12.2021р.

3 Вихідні дані (характеристика об'єкта, умов дослідження та ін.)

Мета роботи: вдосконалення топологічної структури ліній передач високошвидкісних телекомунікаційних систем в рамках модулів 1-го структурного рівня.

Об'єкт дослідження: процеси передачі цифрових сигналів за допомогою високошвидкісних інтерфейсів.

Предмет дослідження: топологічна структура ліній передач багатопшарових печатних плат.

4. Зміст пояснювальної записки (перелік питань, що їх належить розробити)

1. Аналіз структури та сигналів високошвидкісних інтерфейсів. 2. Реалізація високошвидкісних інтерфейсів в модулях першого структурного рівня. 3. Розробка способів зменшення помилок під час роботи високошвидкісних інтерфейсів через топологічну зміну провідних структур. 4. Імітаційне моделювання запропонованих способів та методів в спеціалізованих середовищах проектування..

Завдання отримав  О.Ю. Пекач

Науковий керівник  С.К. Підченко

## КАЛЕНДАРНИЙ ПЛАН

№ п/п	Назва етапів (розділів) дипломної роботи	Строк виконання етапів дипломної роботи	Примітка
1	Вибір тематики роботи	до 25.08.21	обрано
2	Розробка 1-го розділу	до 14.09. 21	розроблено
3	Розробка 2-го розділу	до 30.09. 21	розроблено
4	Розробка 3-го розділу	до 14.10. 21	розроблено
5	Розробка 4-го розділу	до 30.10. 21	розроблено
6	Обробка експериментальних даних	до 5.11. 21	виконано
7	Подання публікації за темою роботи	до 10.11. 21	подано
8	Оформлення текстової частини	до 15.11. 21	оформлено
9	Оформлення графічної частини	до 20.11. 21	оформлено
10	Корекція зауважень керівника, дооформлення	до 25.11. 21	враховано
11	Подання готового проекту на каф	1.12. 21	виконано

Студент



Підпис

О.Ю. Пекач  
Ініціали, прізвище

Керівник роботи



Підпис

С.К. Підченко  
Ініціали, прізвище

## РЕФЕРАТ

Дипломна робота магістра на тему «Топологічна оптимізація модулів 1-го структурного рівня високошвидкісних телекомунікаційних засобів» виконана студентом 2-го курсу гр. ТРМ-20-1 Пекачем Олександром Юрійовичем на кафедрі «Телекомунікацій, медійних та інтелектуальних технологій» Хмельницького національного університету у 2021р. Керівник роботи зав. каф. Підченко Сергій Костянтинович.

Робота складається із вступу, 4 розділів, висновків по роботі, переліку джерел посилання (54 бібліографічних посилання, 5 сторінок) та 5 додатків (18 сторінок). Загальний обсяг роботи в якому викладено основний зміст складає 83 сторінок і містить 39 рисунків на 38 сторінках по тексту та 15 формул. Повний обсяг роботи - 118 сторінок.

Дипломна робота присвячена розгляду питань оптимізації топології мікросмужкових ліній передачі через встановлення плавних спряжень між ділянками проводового рисунку різної ширини. Запропоновано метод забезпечення експоненційного плавного спряження, та методика його апроксимації на основі прямокутних сегментів для застосування в двовимірних системах імітаційного моделювання. На основі запропонованого критерію досліджено імітаційні моделі мікросмужкових ліній передачі. Дослідження проводились за параметрами бітовий інтервал та довжина лінії. За результатами імітаційного моделювання плавні експоненційні переходи має сенс реалізовувати для мікросмужкових ліній передачі що поєднують драйвери на одному боці друкованої плати.

**Ключові слова:** послідовний інтерфейс, мікросмужкова лінія, окодіаграма, імітаційне моделювання.

## ABSTRACT

Master's thesis proposal «Topology optimization of modules of the 1st structural level of high-speed telecommunications facilities» written Pekach Oleksandr Yuriyovych, a 2nd year student of group TPM-20-1 at the Department of Telecommunications, Media and Intellectual Technologies of Khmelnytsky National University, in 2021. Academic advisor – Pidchenko Sergiy Kostyantynovych, Head of the Department.

The thesis proposal consists of an introduction, 4 sections, main scientific findings, a list of works cited (54 bibliographic references on 5 pages) and additional materials (18 pages). The total volume of the thesis in which the main content is stated is 83 pages; it contains 39 figures on 38 pages of text and 15 formulas. The full volume of the thesis is 118 pages.

The Thesis deals with the optimization of the topology of microstrip transmission lines through the establishment of smooth couplings between sections of the wire pattern of different widths. The method of providing exponential smooth conjugation and the method of its approximation on the basis of rectangular segments for application in two-dimensional simulation systems were proposed. Based on the proposed criterion, complete simulation models for microstrip transmission lines were developed and investigated. The research was carried out based on the following parameters: bit interval and line length. According to the simulation results, it is rational to implement smooth exponential transitions for microstrip transmission lines that connect the drivers on one side of the printed circuit board.

**Keywords:** serial interface, microstrip line, eye diagram, simulation.

## ЗМІСТ

СКОРОЧЕННЯ ТА УМОВНІ ПОЗНАКИ .....	9
ВСТУП .....	10
1    ВИСОКОШВИДКІСНІ ТЕХНОЛОГІЇ В ТЕЛЕКОМУНІКАЦІЯХ.....	17
1.1 Сучасні технології передачі даних.....	17
1.1.1 Вимоги до сучасних комп'ютеризованих телекомунікаційних систем передачі даних.....	17
1.1.2 Промислові телекомунікаційні мережі.....	18
1.2 Актуальність застосування послідовних інтерфейсів.....	21
1.2.1 Потреба в високошвидкісних інтерфейсах .....	21
1.2.2 Рівні ієрархії послідовних інтерфейсів.....	24
1.2.3 Застосування послідовно-паралельних схем передачі.....	25
1.3 Оптимізація роботи послідовних інтерфейсів .....	27
1.3.1 Відновлення даних і сигналів синхронізації.....	27
1.3.2 Канальне кодування в послідовних інтерфейсах.....	29
1.3.3 Змієподібна технологія трасування.....	31
2    ФІЗИЧНА РЕАЛІЗАЦІЯ ВИСОКОШВИДКІСНИХ ІНТЕРФЕЙСІВ.....	33
2.1 Організація високошвидкісного послідовного зв'язку .....	33
2.1.1 Структурна будова високошвидкісних інтерфейсів.....	33
2.1.2 Вимоги до топології швидкісних друкованих ліній.....	36
2.1.3 Взаємодія драйверів із лінією передачі .....	37
2.2 Диференційні драйвери ліній передачі.....	40
2.2.1 Особливості застосування диференційної схеми .....	40
2.2.2 Особливості застосування низьковольтних диференційних драйверів .....	43
2.3 Високошвидкісні лінії модулів 1-го структурного рівня.....	45
2.3.1 Особливості параметрів диференційних ліній.....	45

		7
	2.3.2 Диференційне та синфазне узгодження ліній передачі .....	47
	2.3.3 Плавні спряження в неоднорідностях.....	49
3	МОДЕЛЮВАННЯ ТОПОЛОГІЇ ВИСОКОШВИДКІСНИХ ЛІНІЙ ПЕРЕДЧІ .....	51
3.1	Формування рисунку друкованих провідників.....	51
	3.1.1 Конструкторсько-технологічні обмеження.....	51
	3.1.2 Топологічні особливості трасування поодиноких високошвидкісних провідників .....	53
3.2	Якість роботи високошвидкісних інтерфейсів .....	55
	3.2.1 Особливі вимоги до трасування диференційних ліній .....	55
	3.2.2 Поняття око діаграми.....	58
3.3	Експоненційна модель плавних переходів.....	61
	3.3.1 Необхідність апроксимації для проведення імітаційного моделювання.....	61
	3.3.2 Модель експоненційного спряження прямокутними ділянками та її доцільність.....	62
	3.3.3 Математична модель апроксимації плавного переходу .....	64
3.4	Дослідження моделі для диференційних ліній .....	67
	3.4.1 Аналіз необхідної кількості ділянок .....	67
	3.4.2 Встановлення параметрів геометрії ділянок спряження.....	70
4	ІМІТАЦІЙНА МОДЕЛЬ ТА ЇЇ ДОСЛІДЖЕННЯ .....	73
4.1	Моделі структури та ліній багатошарових плат .....	73
	4.1.1 Ланки багатошарової структури друкованої плати.....	73
	4.1.2 Правила прокладання ліній із комплементарними сигналами.....	77
4.2	Імітаційні моделі каналів із ділянками плавних переходів ліній .....	79
	4.2.1 Моделі компонентів каналу із мікросмужковою лінією передачі .....	79
	4.2.2 Критерій для порівняльного аналізу плавних переходів.....	81

4.3	Порівняльні дослідження створених імітаційних моделей .....	83
4.3.1	Дослідження цілісності сигналів поодинокі мікросмужкової лінії із плавними переходами.....	83
4.3.2	Дослідження цілісності сигналів диференційної мікросмужкової лінії із плавними переходами.....	84
4.3.3	Дослідження цілісності сигналів диференційної мікросмужкової лінії із плавними переходами та перехідним отвором.....	87
	ВИСНОВКИ.....	91
	ПЕРЕЛІК ДЖЕРЕЛ ПОСИЛАННЯ .....	92
	ДОДАТОК А.....	97
	ДОДАТОК Б .....	99
	ДОДАТОК В.....	103
	ДОДАТОК Г .....	108
	ДОДАТОК Д.....	114

## СКРОРОЧЕННЯ ТА УМОВНІ ПОЗНАКИ

- БГШ – білий гаусівський шум
- БДП – багатошарова друкована плата
- ВИО – вихідний опір
- ВХО – вхідний опір
- ДЛП – диференційна лінія передач
- ДП – друкована плата
- ІС – інтегральна схема (мікросхема)
- ЛП – лінія передач
- МДП – модуль друкованої плати
- НВЧ – надвисокі частоти
- ОД – око- діаграма
- СТЗ – спотворення типу «дзвін»
- ПСІ – послідовний інтерфейс
- ХО – хвилевий опір
- ЦС – цілісність сигналів

## ВСТУП

Зазвичай одним із перших етапів проектування виробів галузі телекомунікацій та радіотехніки є побудова різноманітних схем, в першу чергу структурної та принципової електричних схем, або по іншому проводиться генерація схемної інформації та архітектури майбутнього виробу. Наступний процес конструювання пов'язаний в першу чергу із топологією та геометрією складових частин, завдяки тому, що конструкцію прийнято розглядати як деяке впорядковане розташування складових та матеріалів у просторі [1-3].

Для телекомунікаційної галузі під час процесу конструювання застосовують різні узагальнені підходи до реалізації власне процесу: моно схемний, схемно-вузловий, каскадно-вузловий, модульний [1], тощо. Найбільшого поширення під час проектування та конструювання професійних засобів телекомунікацій набув модульний принцип конструювання, що передбачає розділення або розукрупнення структури системи на не більше як 4 рівня ієрархії: компоненти, плати, блоки та стійки [1].

Найбільш відповідальним під час конструювання телекомунікаційної техніки є етап проектування та конструювання модулів 1-го структурного рівня, які часто йменують модулями друкованих плат [1-9], саме завдяки тому, що в цих модулях відбуваються найскладніші перетворення сигналів, діють найвищі частоти, розміщено найскладніші та найшвидші інтерфейси та застосовується різноманітна компонентна база.

Етапом проектування топології друкованих плат (ДП) саме є перехід від схемної інформації (структурної або електричної схеми) до докладної геометричної інформації, або розміщення в модулі 1-го структурного рівня ДП або кристалі інтегральної схеми (ІС) усіх необхідних компонент і генерацію друкованого рисунка провідників, що з'єднують контактні майданчики цих елементів). Серед фахівців такого процесу проектування

подібну процедуру, що вимагає значної відповідальності та зосередженості, та спряжена із великим часом ручної праці, називають формуванням топології ДП [4,6].

Отже формування топології ДП це перехід від схемотехнічної моделі до конструкторської моделі опису проектованого виробу до опису в його реальній фізичній реалізації. Тільки на цьому етапі проектування телекомунікаційного засобу стануть відомими реальні первинні параметри та характеристики провідників, а саме: матеріал, довжина, ширина, товщина, форма перетину, взаємне розташування, тощо [6-9].

А отже можливо буде розрахувати і важливі для електродинамічного моделювання передачі сигналів такі параметри провідників як: опір, ємність і індуктивність. Це, в кінцевому рахунку, визнає ряд найважливіших характеристик виробу, наприклад, пропускну спроможність телекомунікаційного тракту та кількість помилок під час передачі сигналів.

Топологія ДП являє собою рисунок з'єднувальних пласких провідників, розміщених у деякому пласкому шарі багат шарової друкованої плати (БДП). Такий рисунок можливо згенерувати тільки після того, як проведений процес розміщення компонент тобто контактні майданчики електро-радіо-компонент(ЕРЕ) зафіксовано. Отже процедура розміщення компонент є однією із перших процедур що передують формуванню топології [10,11].

Цикл формування топології для високопродуктивних плат складається із декількох взаємопов'язаних процедур та проходів моделювання, серед них найважливішими є: вибір шарової структури ДП; вибір розміщення компонент, вибір правил трасування та геометрії провідників, аналіз на дотримання геометричних та електричних властивостей лінії передач, що сформовано топологічним проектуванням. Ці етапи проводяться багаторазово і не факт, що кінцевий результат буде оптимальним[12,13].

Алгоритми розміщення компонент та зона їх розташування на платі зовсім не співпадають із розташуванням блоку або умовного графічного

позначення на електричних схемах, але мають відповідати ряду правил та рекомендації щодо формування топології провідників. Такі правила та рекомендації формуються на базі досвіду розробки сучасних високопродуктивних телекомунікаційних систем передачі даних[14,15]. Як правило під час проектування модулів першого структурного рівня інженер реалізує декілька варіантів розміщення і відповідно топології провідників на базі раніш розробленої шарової структури [16,17].

Схематичне відображення вигляду самого ЕРЕ, що монтується на ДП не є елементом топології друкованих провідників, а лише створює умови для подальшого пошуку посадкового місця компонента і особливо зовнішніх елементів регулювання та роз'язтів. Таке правило можливо вважати особливістю топології плати: в рамках топологічного проектування можливо прокладати трасу провідника під елементом схеми. Для таких умов конструкторського проектування модулів першого структурного рівня, наприклад, припускається провести один або декілька провідників під корпусом мікросхеми і навіть між її планарними або штировими виводами [18-20].

Слід зазначити, що топологію провідників можливо реалізувати не тільки у межах модулів 1-го структурного рівня але і на рівні проектування компонент, особливо для гібридних та напівпровідникових інтегральних схем (ІС). В цьому аспекті топології для монолітної ІС ситуація інша, отже елементи схеми сформовані в одному технологічному циклі в товщі напівпровідникового кристалу, а топологія провідників має виконуватись на поверхні, тому тут можливості трасування над елементом схеми дуже сильно обмежена [21,22].

Часто під час проектування великої ІС застосовують стандартні блоки (логічний елемент), які вже мають добре відпрацьовану внутрішню топологію, зовнішні провідники загальної схеми припускається прокладати тільки поза межами периметру блоку. Таким чином, особливістю процесу формування топології ІС є її надзвичайна складність, наприклад, сучасні

сигнальні процесори, містять кілька до сотні мільйонів транзисторів та інших компонент на кристалі, тоді як ДП навіть у своїх максимальних габаритах значно простіше, зазвичай до декількох тисяч компонент [19].

Під час такого топологічного проектування можливо виділити деякі спільні завдання, які вирішуються подібними методами. Такими завданнями є розміщення елементів і подальша розводка сполук, формування ієрархії топології та ієрархії шарів, розукрупнення схеми, схемотехнічне забезпечення мінімізації завад, розкладання топології по пріоритетам, тощо [23].

Таким чином, від топологічного проектування плат та його якості в переважній мірі залежать тактико-технічні характеристики сучасної телекомунікаційної та радіоелектронної техніки, що дозволяє зробити висновок про актуальність тематики дипломної роботи магістра.

**Метою роботи є:** вдосконалення топологічної структури ліній передач високошвидкісних телекомунікаційних систем в рамках модулів 1-го структурного рівня.

Для досягнення поставленої мети в дипломній роботі слід вирішити наступні **завдання:**

1. Провести аналіз існуючих способів проектування та конструкцій модулів 1-го структурного рівня телекомунікаційної та радіоелектронної апаратури.

2. Аналіз методик топологічного проектування, правил та рекомендації, що накладають обмеження на прокладання провідників високошвидкісних інтерфейсів БДП телекомунікаційного устаткування.

3. Виділення обмежень та недоліків рекомендованих методів топологічного проектування та виділення шляхів для їх подолання.

4. Використання можливостей засобів систем автоматизованого проектування для формування підходів щодо розробки пропозицій щодо топологічного проектування ліній передач високошвидкісних інтерфейсів БДП.

5. Проведення імітаційного схемо технічного та конструкторського моделювання передачі сигналів через запропоновані топологічні структури елементів лінії передачі високошвидкісних інтерфейсів.

**Об'єктом дослідження** процеси передачі цифрових сигналів за допомогою високошвидкісних інтерфейсів.

**Предметом дослідження** є топологічна структура ліній передач багатошарових печатних плат.

**Наукова новизна** одержаних результатів:

1. Запропоновано метод забезпечення цілісності сигналів послідовних високошвидкісних диференційних інтерфейсів із мікросмужковими лініями передачі у складі модуля 1-го структурного рівня, що полягає у застосуванні експоненційного спряження ліній різної ширини, який дозволяє забезпечити збільшення відносного рівня ширини розкриття око-діаграми до 0,5% для швидкостей передачі даних 2...5Гбіт/с та забезпечити поліпшення механічних властивостей провідників гнучких друкованих плат щодо стійкості до деформацій.

2. Запропоновано метод апроксимації експоненційного спряження через застосування дискретної сукупності прямокутних ділянок ліній передачі параметри яких обрано відповідно характеру спряження, що дозволяє застосувати модель спряження для систем двовимірного імітаційного моделювання. Встановлено доцільність застосування запропонованого методу для мікросмужкових диференційних високошвидкісних ліній без перехідних отворів із довжиною до 15см та бітовими інтервалами від 0,1 до 0,5нс.

3. Запропоновано критерій для оцінювання ефективності застосування плавних спряжень в топології модулів 1-го структурного рівня, який полягає у визначенні різниці відносної ширини око-діаграми ліній із та без спряження, що дозволяє комплексно врахувати як ефекти багаторазового відбиття так і вплив затухання під час поширення сигналів вздовж лінії.

**Практичне значення** одержаних результатів:

1. Розглянута актуальність застосування послідовної схеми передачі сигналів в модулях 1-го структурного рівня, підтверджено необхідність зміни принципу передачі сигналів для базових телекомунікаційних шин обміну даними, що полягає у застосуванні повністю симетричних диференційних мультигігабітних каналів передачі в межах модуля, що дозволяє забезпечити високий рівень електромагнітної сумісності, цілісності даних та більш високу швидкість за використання традиційних паралельних шин, але потребує більш ретельної оптимізації каналу передачі під час прокладання ліній передачі в рамках модуля 1-го структурного рівня та застосування топологічного без сіткового прокладання провідників із плавними переходами на межі неоднорідностей.

2. Визначено особливості застосування драйверів передавача та приймача, характеру та топології диференційних ліній передачі для побудови імітаційних моделей, що входять до складу схеми високошвидкісного послідовного обміну інформацією. Такі особливості використано під час формування імітаційних моделей для середовища імітаційного моделювання Hyperlynx.

3. Розроблено алгоритм визначення геометрії сегментів провідників для апроксимації експоненційного спряження основних ділянок високошвидкісної лінії передачі різної ширини, що полягає у визначенні необхідної кількості ділянок та їх геометричних розмірів на основі технологічних допусків на виготовлення елементів провідного рисунку та параметрів спряження. За розробленим алгоритмом в середовищі Matlab складено програми для визначення вказаних величин.

4. Для середовища імітаційного моделювання Hyperlynx розроблено ряд парціальних моделей та складено повні імітаційні моделі каналів передачі на основі поодинокі мікросмужкової лінії, диференційної мікросмужкової лінії та диференційної мікросмужкової лінії із перехідним отвором.

5. Проведено імітаційне моделювання розроблених моделей та обробку результатів за запропонованим критерієм поліпшення цілісності сигналів для 3-х вищевказаних моделей ліній під час зміни бітового інтервалу та довжини лінії передачі, що характерні для мультигігабітних інтерфейсів. Шляхом імітаційного моделювання встановлено доцільність застосування плавних спряжень саме для диференційних мікросмужкових каналів передачі, що найбільш доцільно застосовувати, якщо модуль 1-го структурного рівня виготовлено як гнучка багатошарова плата.

*Апробація результатів досліджень.* Результати проведених досліджень представлені на науково-практичній конференції «Актуальні проблеми комп'ютерних наук АПКН2021» м. Хмельницький, 15-16 жовтня 2021р. та підтверджено сертифікатом (див. додаток Д).

# 1 ВИСОКОШВИДКІСНІ ТЕХНОЛОГІЇ В ТЕЛЕКОМУНІКАЦІЯХ

## 1.1 Сучасні технології передачі даних

### 1.1.1 Вимоги до сучасних комп'ютеризованих телекомунікаційних систем передачі даних

Однією із найбільш ефективних системних концепцій створення великих структур, за структурною теоремою є ієрархізація, тобто поділ на незалежні шари ієрархічної структури взаємодії із ретельною розробкою протоколів та інтерфейсів взаємодії між рівнями в вертикальному та горизонтальному напрямку. Результатом таких розробок є спрощення та мінімізація структури, можливість функціонального планування та забезпечення можливості швидкого розвитку та конвергенції із мінімумом колізій, які виникають на різних етапах життєвого циклу телекомунікаційної або радіотехнічної системи[24,25].

Структура сучасних телекомунікаційних систем та мереж подається як сукупність автономних захищених транспортних та інтелектуальних обчислювальних вузлів для взаємодії між собою та фізичним середовищем [26], що об'єднано системами комутації. Вибираючи варіант організації телекомунікаційних інтерфейсів та їх компонентів необхідно враховувати наступні чинники в порядку важливості [14,24]:

1. Довжина сегменту зв'язку. Відстань передачі даних реалізується в широкому діапазоні від декількох сантиметрів до декількох десятків кілометрів.

2. Швидкість передачі каналних даних даними між вузлами або точками регенерації. Також змінюється в широкому діапазоні, наприклад , від декількох байтів за годину під час телеметрії до сотен мегабайт під час трансляції відео зображень.

3. Час подвійного оберту або пінг. Цей параметр може суттєво відрізнятися залежно від умов доступу абонентів, наприклад, в телефонному зв'язку він складає декілька мілісекунд, а для трансляції телебачення не критично і декілька секунд;

4. Можливість простого масштабування і зміни конфігурації конфігурації вузлів мережі або системи із метою більш досконалого використання пропускної спроможності мережі загалом та надання можливостей роботи вторинних систем збереження та розподілення інформації.

5. Використання методів та засобів захисту каналів обміну інформацією від несанкціонованого втручання із різними рівнями секретності.

6. Стійкість до впливу електричних та неелектричних дестабілізуючих факторів оточуючого каналного середовища, із врахуванням враховувати особливостей реалізації під певні потреби комерційних, індустриальних, космічних, побутових провайдерів тощо.

Широта вимог до параметрів та значний діапазон зміни перелічених чинників доводять про необхідність в кожному конкретному випадку застосовувати певні схемотехнічні та конструкторсько-технологічні рішення, тобто не існує одного універсального рішення щоб задовольнити всі вимоги. Однак на даний час розроблено велику кількість готових рішень [26], що добре зарекомендували себе на практиці в глибоко комп'ютеризованих телекомунікаційних системах.

### 1.1.2 Промислові телекомунікаційні мережі

Робота сучасних телекомунікаційних інтерфейсів ґрунтується на провідних або безпроводних (радіо) засобах передавання даних [14,25]. Проводові технології є більш традиційними для комп'ютерних систем обміну даними, що використовуються із моменту появи власне комп'ютерів. Вони мають досить досконалі технічні рішення щодо структури, протоколів,

алгоритмів та фізичної реалізації, але їх головним недоліком є застосування коштовних ліній зв'язку та природне обмеження продуктивності через стійкість матеріалів що складають лінію та значний трудовий ресурс щодо прокладання кабелів.

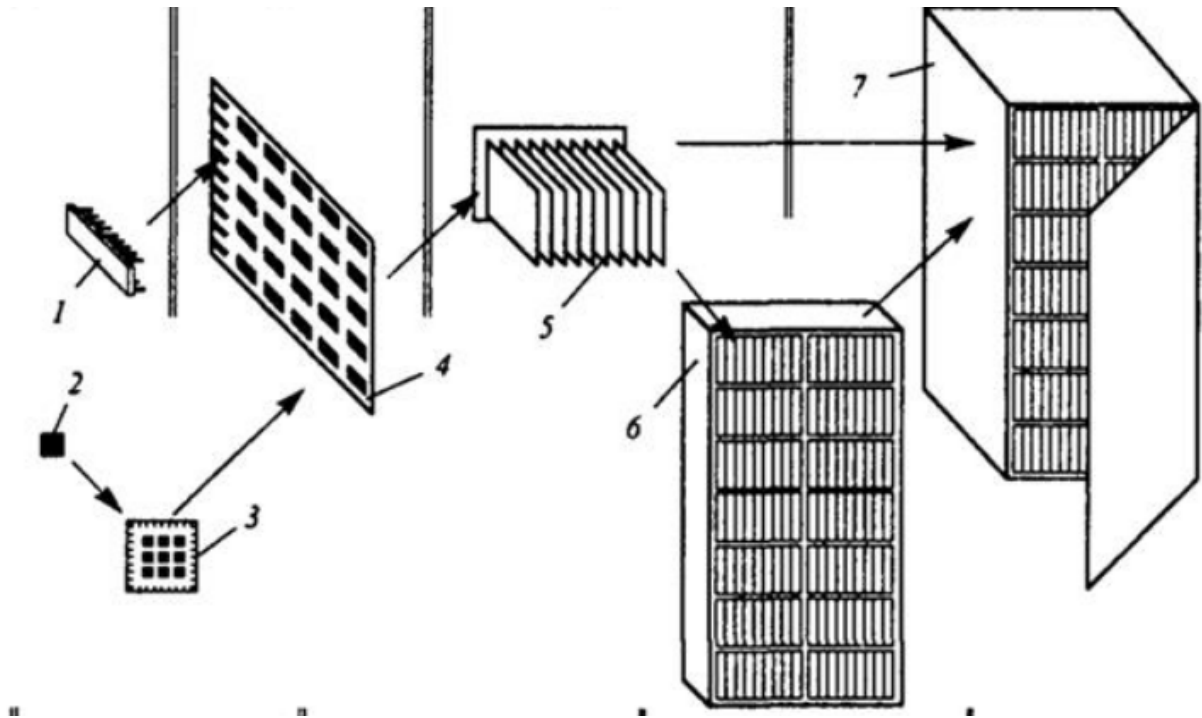


Рисунок 1.1 – Модульна структура телекомунікаційних засобів

Безпроводові технології [25] розвиваються більш швидкими темпами і на даний час продуктивність передачі даних практично зрівнялась із проводовим, особливо після розгортання космічних телекомунікаційних систем. Найбільш ефективним є використання безпроводових технологій для використання у мобільних додатках, однак багато рішень щодо інтерфейсних схем все ще залишають не оптимальними, що підтверджує поява все нових та нових генерацій мобільного зв'язку (1G...5G).

В усіх сучасних мережах телекомунікацій [14] прийнято компромісні рішення, частина сегментів передачі даних реалізовується на базі проводових а частина на базі безпроводових технологій. Наприклад, мобільний зв'язок із абонентом реалізується на базі радіозасобів, а зв'язок між центрами керування на базі проводових (оптичних технологій). Отже вибір

телекомунікаційних інтерфейсів для конкретної телекомунікаційної мережі потребує рішень, що враховують переваги та недоліки проводової чи безпроводової технології обміну даними. Також слід врахувати переваги та недоліки застосованих типів інтерфейсів в рамках кожної із вказаних технологій [15].

Якщо телекомунікаційні засоби компактно розміщено у приміщенні із нормальними умовами експлуатації, цілком можливе побудова системи або мережі на базі вже широко відомих низько швидкісних інтерфейсів I2C, SPI, USB, RS-232, RS-485, або для високошвидкісних інтерфейсів CAN та різні варіанти Ethernet [1]. Прикладом таких телеметричних засобів може бути система збору даних DAS (National Instruments) на основі генераторів стандартних сигналів та широкого спектру давачів від компанії [14].

Якщо масштаб телекомунікаційної мережі збільшується або виникає необхідність розміщення обладнання на відкритому просторі на відстані одне від одного то виникає потреба переходу від бізнес виконання до професійного виконання телекомунікаційних інтерфейсів [151]. Аналіз особливостей комунікаційних середовищ телекомунікаційних мереж показує, що базовою технологією в такому випадку може бути технологія промислової мережі (fieldbus).

Під змістом поняттям «промислова мережа» скривається цифрова, багатосегментна, двобічна і послідовна телекомунікаційна мережа, що поєднує розподілені територіально вузли, сенсори, виконавчі засоби, промислові лічильники, тощо та застосовується для побудови єдиного телекомунікаційного, інформаційного і керуючого середовища, котре в собі об'єднує інтелектуальні засоби підтримки в експлуатації та контролери фізичного рівня.

Організація промислових мереж регламентується за стандартом IEC61158 (2014р) [14]. У першій версії IEC61158 визначено 8 різних протоколів (типів ) на базі інтерфейсів передачі телекомунікаційних даних в

умовах сучасних виробництв. На відміну від класичних засобів сучасна промислова мережа реалізує наступні переваги:

- зниження ресурсоемності на розгортання ліній передача ;
- збільшується дальність передавання телеметричної та телекеруючої інформації;
- уніфікується та спрощується алгоритм керування в умовах великої кількості різноманітних даних;
- значно покращуються можливості щодо масштабування системи .

Головним недоліком таких мереж є наявність ділянок послідовного підключення обмежує автономність промислових мереж (залежить від місця ушкодження лінії передачі).

## 1.2 Актуальність застосування послідовних інтерфейсів

### 1.2.1 Потреба в високошвидкісних інтерфейсах

Абоненти телекомунікаційних мереж постійно потребують засобів комунікацій із усе більш високою продуктивністю, меншими габаритами і мінімумом енергоспоживання. Завдяки цьому у світі передачі великої кількості даних (Big Data) з початку нового тисячоліття відбувалося докорінна зміна принципів роботи базових шин обміну даними (рис.1.2) що полягала у переході від паралельних інтерфейсів(шин) до послідовних схем обміну інформацією [12,13].

В результаті такого переходу розробникам та науковцям вдалось розробити телекомунікаційні пристрої з набагато меншими розмірами, більш високою спроможністю передачі даних і з меншими вимогами до енергоспоживання. Такий перехід сприяв впровадженню багатьох різних технологій, якими тепер дуже широко користуються споживачі, наприклад, SATA, USB і PCI Express, тощо [14].

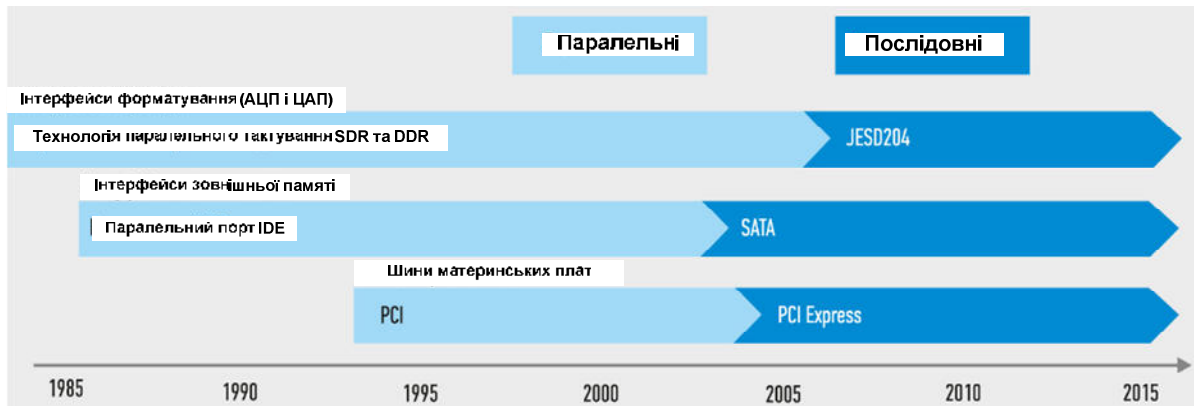


Рисунок 1.2 – Загальні тенденції розвитку інтерфейсів материнських плат телекомунікаційних засобів

Відомо [14], що на максимальну тактову частоту паралельних інтерфейсів існує фізичне обмеження, що знаходиться в проміжку від 1 до 2 ГГц, пов'язане із необхідністю синхронізації багатьох ліній передачі. Головна причина цього – нестабільні часові затримки та перехресні завади, що виникають в окремих провідних лініях синхронізації та даних. Такі впливи викликають значну кількість помилок передачі та швидко зростають із зростанням тактових частот.

У високошвидкісних послідовних інтерфейсах по одній і тій самій фізичній лінії відбувається пакетна передача, що містить як дані, так і синхронізуючу інформацію, власне це і дозволяє розробникам інтерфейсів обійти обмежень швидкості передачі в цілому. Також появі послідовних інтерфейсів (рис.1.3) сприяє розробка матеріалів ДП для модулів 1-го структурного рівня, які дозволили застосовувати більш високошвидкісні друковані лінії передачі [28].

Натепер повсюдно переважно застосовуються високошвидкісні послідовні схеми передачі даних на швидкостях однієї електричної провідної лінії до 10 Гбіт/с. Для створення каналу обміну інформацією із іще більш високою пропускнуою здатністю допустимо поєднати паралельно декілька послідовних ліній зв'язку (ланок), як це робиться в інтерфейсі PCI-express [14].

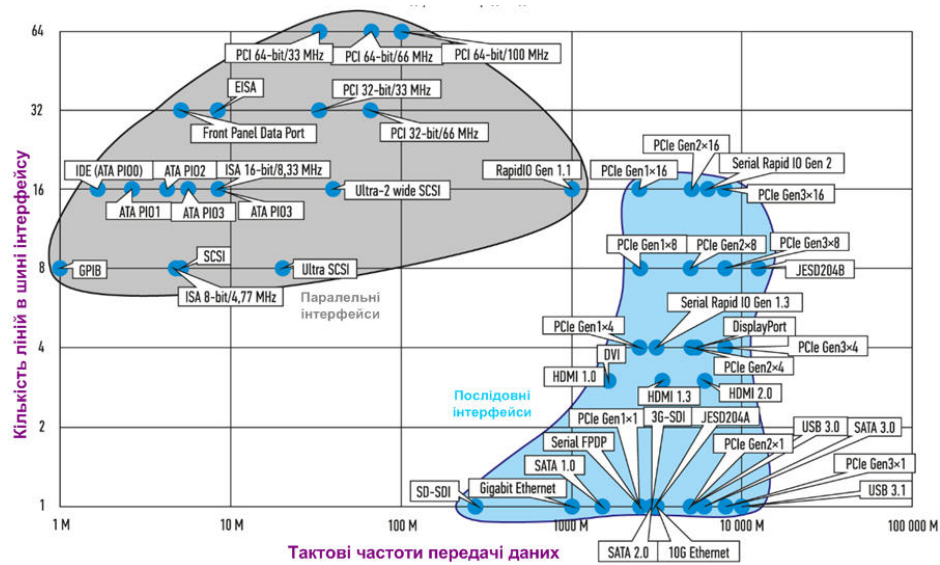


Рисунок 1.3 – Діаграма застосування послідовної передачі даних в високошвидкісних інтерфейсах

Передача даних послідовними інтерфейсами на високих швидкостях в плані конструктивної реалізації дозволяє зменшити кількість виводів мікросхем, і розміри корпусів, звідки розміри телекомунікаційного устаткування мінімізуються, а значить зменшується кількість капітальних витрат на його розміщення в приміщеннях.

Більш того, в сукупному, оскільки порівняно із паралельними шинами послідовні канали працюють із набагато більшими парціальними тактовими частотами, вони реалізують на порядок більшу пропускну спроможність [12] як головний параметр передачі даних у телекомунікаційному сегменті.

Незважаючи на те, що зменшена кількість виводів мікросхем спрощує конструкцію і зменшує габарити, більш висока швидкість роботи створює певні проблеми під час розробки. Оскільки частоти передачі досягають надвисокочастотного діапазону (НВЧ), для забезпечення необхідної цілісності передачі цифрових сигналів мають застосовуватися подібні методи, правила та методики, як і у існуючій НВЧ техніці [28]. Із схмотехнічної точки зору в високошвидкісних послідовних лініях передачі використовуються такі

прогресивні методи, як завадостійке кодування, попередні та адаптивні спотворення, частотна корекція, тощо.

Із конструкторсько-технологічної точки зору до послідовних інтерфейсів висуваються вимоги забезпечення певної топології та точності ліній передач, завдяки роботі на більших частотах. Прокладання високошвидкісних ліній вимагає не тільки нових матеріалів, але і висококваліфікованого персоналу, що здатний застосовувати засоби моделювання для попереднього оцінювання якості розробленої конструкції [29-31].

### 1.2.2 Рівні ієрархії послідовних інтерфейсів

Для якісної роботи послідовного інтерфейсу обидва його боки мають працювати в межах певних умов. Такі умови позначають як функціональні рівні. Найнижчий функціональний рівень – фізичний, саме в ньому виникають головні проблеми передачі і розпізнавання цифрових сигналів – логічного нуля і логічної одиниці [13,15].

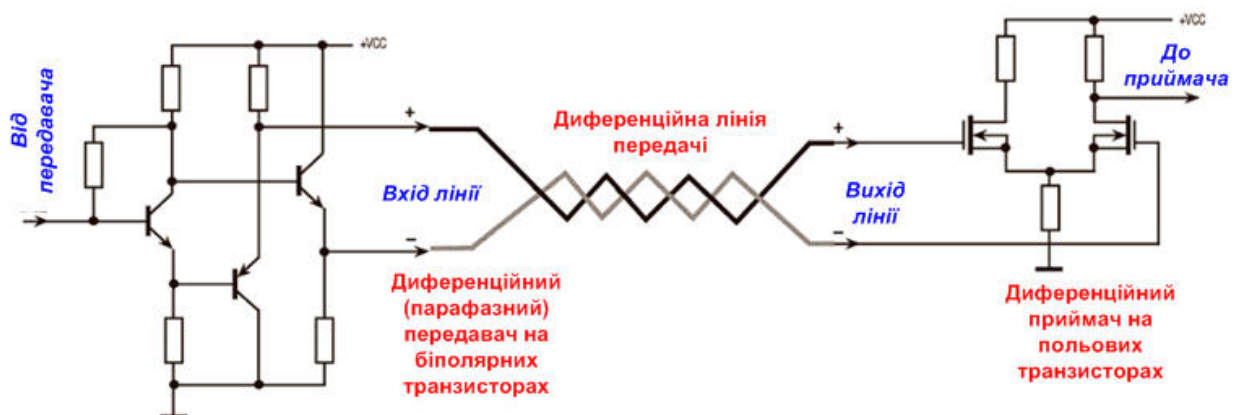


Рисунок 1.4 – Схема передачі диференціальними сигналами

Вище знаходиться каналний рівень, що відповідає за перетворення цифрового потоку в значимі для користувача дані і функції обробки, які дозволяють фізичному рівню більш успішно реалізовувати обмін

інформацією. Рівні ієрархії інтерфейсу, що вище фізичного і каналного надають допоміжні та додаткові сервіси: корекцію помилок, пакетну обробку всіх рівнів або маршрутизацію пакетів в мережі(рис.1.4).

Фізичний рівень відповідальний за електричну сумісність кінцевих пристроїв та передачу сигналів синхронізації до каналного рівня. В його рамках розробникам слід ретельно узгодити електричні параметри на обох боках лінії. Послідовні протоколи різних послідовних інтерфейсів накладають властиві тільки їм обмеження на електричні параметри обміну, і від рівня їх дотримання залежить їх взаємна сумісність.

Однією із важливих особливостей послідовних інтерфейсів є необхідність досягнення великої швидкості зміни фронтів цифрового сигналу в лініях зв'язку із застосуванням диференційних схем передачі сигналів [12-14]. Диференційні сигнали застосовують для зв'язку на швидкостях вище 0,5 Гбіт/с для мінімізації стороннього електромагнітного випромінювання і покращення завадостійкості за синфазними завадами.

Пікове напруга фізичного рівня рідко перевищує 1 В, а електричним стандартом фізичного рівня зазвичай є низьковольтна диференціальна передача сигналів (LVDS), емітерно-зв'язана логіка (ECL) або передача на основі струмової петлі (CML) (див. додаток А) [13].

Вищі рівні (мережевий та застосувань) зазвичай налаштовуються під вимоги конкретного завдання по доставці пакетів мережею. Прикладами поширених функцій верхніх рівнів є контроль правильності отриманих даних через забезпечення хешування файлів, забезпечення запиту на повторну передачу даних, формування сеансів, розбиття великих файлів на менші, тощо.

### 1.2.3 Застосування послідовно-паралельних схем передачі

В умовах багатьох ланок передачі послідовним інтерфейсом через затримки в окремих лініях пакети в різних ланках будуть надходити в

приймач в різний час  $i$ , таким чином, знадобиться вторинна синхронізація даних, отриманих по різних ланках передачі. Таку процедуру називають зв'язуванням каналів [14,14].

Для реалізації процесу зв'язування кожна із каналних ланок приймача устаткована буфером FIFO, який виконує функцію корекції затримок, а також синхронізації сигналу. Для зв'язування ланок каналів застосовується додатковий зарезервований контрольний символ або деяка їх послідовність. Він змінює своє положення для зчитування в буфері даних кожної ланки каналу прийому, для того щоб приймач міг вважати синхронізованими дані зі всіх ланок (рис. 1.5).

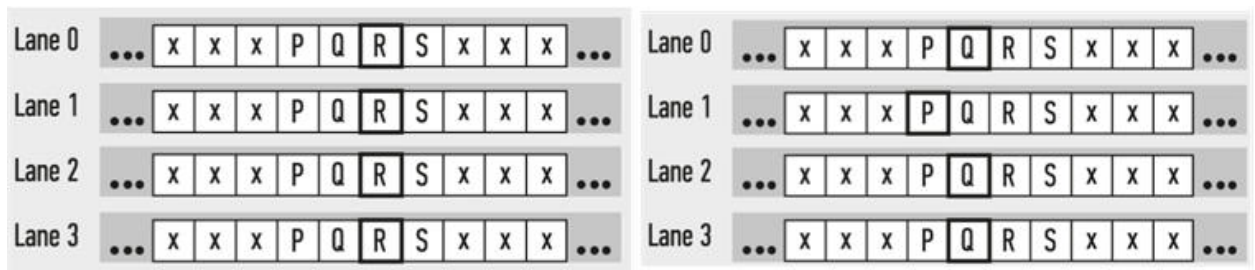


Рисунок 1.5– Механізм зв'язування каналів в послідовних інтерфейсах із 4 ланок

Під час каналного зв'язування одна ланка каналу вважається головною або ведучою, а інші ланки - веденими. Маркерні символи бітів для зв'язування каналів надсилаються передавачем одночасно по всім каналним ланкам. Після виявлення маркера приймачем ведучого каналу в певному місці буфера на всі приймачі ведених ланок надходить команда на пошук маркера в їх буферах відповідно і покажчики точки зчитування у всіх буферах встановлюються відповідно ведучому.

Оскільки кожна канална ланка прийому має власне спорожнення для буфера, приймач здатний зчитувати інформацію з необхідного місця в кожному з буферів ланок, отримуючи в результаті таких дій синхронізовані дані, чим і забезпечується каналне зв'язування.

За відсутності потреби передачі даних послідовний інтерфейс (ПСІ) все одно має працювати. Для цього використовуються символи очікування. Передавач цифрового ПСІ має безперервно передавати сигнал приймачу для того, щоб забезпечити синхронізацію з точністю до фази. Символи очікування визначаються протоколом передачі даних і приймач не розпізнає їх як значущі дані для кінцевого споживача [14].

Таким чином, високошвидкісний послідовний зв'язок є фундаментальним проривом в принципах роботи цифрових інтерфейсів, що дозволяє істотно збільшити пропускну здатність, зменшити розмір і споживана потужність телекомунікаційного устаткування і приводить до зростання популярності застосування і вдосконалення високошвидкісних ПСІ.

### 1.3 Оптимізація роботи послідовних інтерфейсів

#### 1.3.1 Відновлення даних і сигналів синхронізації

Основою будь яких цифрових схем є забезпечення якісної синхронізації на обох боках системи передачі даних [14]. Крім електричного суміщення сигналів на функцію фізичного рівня інтерфейсів в високошвидкісних послідовних лініях зв'язку покладено відновлення даних і тактових сигналів, або реалізація процедури CDR (Clock Data and Recovery). CDR надає можливості приймачу правильно синхронізувати вхідний потік бітів без наявності окремого каналу синхронізації, як це робиться в паралельних інтерфейсах.

Процедура CDR реалізується в канальному рівні за умови наявності частих бітових переходів між логічними рівнями під час кодування на боці приймача. Для забезпечення синхронізації найбільш часто застосовують системи фазового автопідлаштування частоти (PLL) разом із фазовим інтерполятором (PI), що дозволяє відновити тактовий сигнал передавача і

застосувати його для найбільш оптимальної обробки вхідного цифрового потоку із мінімальними помилками.

Для передачі на значні відстані в ПСІ також застосовують попередні спотворення в вигляді частотної корекції цифрових сигналів. Частотної корекцією називають схемотехнічне рішення протидії лінійним спотворенням ліній передачі з метою сукупного поліпшення його передавальних характеристик (АЧХ, ФЧХ). Механізм частотної корекції виникає під час проходження високошвидкісного сигналу від передавача до приймача через кола лінії передачі, наприклад, на ДП де в роз'язках і кабелях відбувається його частотозалежне згасання (рис.1.6), яке нерівномірно впливає на компоненти його спектра сигналу, що викликає лінійні спотворення [13].



Рисунок 1.6 – Механізми появи міжсимвольної інтерференції цифрового сигналу

Частотна корекція може здійснюватися на приймальному або передавальному боці каналу зв'язку, але в більшості випадків термін «частотна корекція» використовується під час опису вхідних кіл приймача. Частотна корекція має відбуватись таким чином, що передавальна характеристика каналу була рівномірною за рахунок підсилення або пригнічення різних частот спектра сигналу до перетворення його в цифрову форму. Це поліпшує енергетичний запасу сигналу або каналу[15].

Багато промислових інтерфейсів оснащені системою автоматичної корекції, що вимірюють стан каналу і постійно підтримують налаштування автокоректора близькими до ідеальних.

Частотна корекція з боку передавача називається попередніми спотвореннями або предспотворення (advertisement). Така корекція застосовується для боротьби з лінійними спотвореннями міжсимвольної інтерференції (ISI). Механізм появи ISI полягає в тому [12], що на високій швидкості роботи лінії суміжні біти даних починають активно впливати один на одного за умови нестачі частотного ресурсу (рис.1.6). Через ISI перемикавання логічного рівня на протилежний після подачі ряду однакових біт буде відбуватись повільніше, що зменшує загальну швидкість передачі даних.

Методики досягнення мінімізації ISI та відновлення сигналу синхронізації також включають в себе алгоритми кодування і застосування керуючих команд синхронізації, корекції синхронізації і зв'язування окремих послідовних каналів в комбінований послідовно-паралельний інтерфейс [14,15].

### 1.3.2 Канальне кодування в послідовних інтерфейсах

Поліпшення якості роботи ПСІ можливе як на фізичному так і на канальному рівнях. На канальному рівня за допомогою кодування потоку бітів забезпечується наявність в цифровому сигналі частих змін логічних рівнів (рис.1.7) і для підтримки електричного балансу [13] передачі сигналу за постійною складовою (DC balance).

Для успішного кодування CDR-схема повинна гарантувати, що в переданому сигналі буде достатня кількість переходів 0-1 і 1-0 для того, щоб блок CDR утримував синхронізацію по фазі з потоком цифрових даних. Якщо алгоритм PLL в блоці CDR не збереже синхронізацію через

довготривалу відсутність переходів між логічними рівнями, приймальна сторона не зможе забезпечити синхронний прийом бітів даних, або прийом буде відбуватися не в тих фазових точках, в результаті чого зростатимуть помилки з'єднання. CDR здійснюється за рахунок додавання до даних певної кількості службових біт, значення яких залежить від змісту блоку даних.

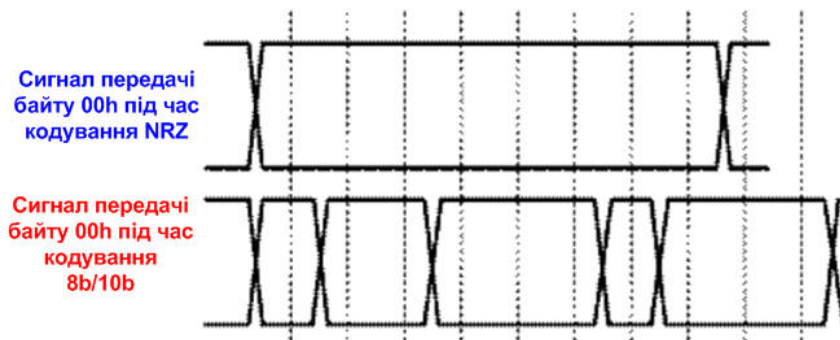


Рисунок 1.7 – Приклад каналного кодування для забезпечення синхронізації даних в послідовних інтерфейсах

Електричний баланс рівнів сигналу також важливий для безперебійної роботи ПСІ. Якщо постійно його не підлаштовувати то цифровий сигнал може зміститися відносно вхідних логічних рівнів приймача, що автоматично призведе до «втрати» біт.

Електричний баланс в послідовному каналі досягається регулюванням середньої кількості переданих логічних нулів і одиниць, таким чином, щоб їх кількість в збалансованому сигналі за одиницю часу була однаковою. Найбільш поширеними схемами лінійного кодування в ПСІ є: 8b/10b (рис.1.1), 64b/66b і 128b/130b [14].

Якщо послідовна схема передачі даних не забезпечує необхідну пропускну здатність за допомогою одного ПСІ, можна працювати з декількома послідовними каналами. Наприклад, стандарт передачі потокового відео HDMI застосовує три лінії послідовної зв'язку в одному комбінованому інтерфейсі для досягнення необхідної пропускну здатності.

### 1.3.3 Змієподібна технологія трасування

Загальними правилами та рекомендаціями домінуюча кількість друкованих плат трасується провідниками під кутом  $90^\circ$  та  $45^\circ$ , що підтримується сітковою технологією трасування. Однак, професійні трасувальники високошвидкісних плат вже давно застосовують згини провідників у вигляді плавних спряжень – дуг, що поліпшує цілісність передачі сигналів (рис.1.8). Крім того, такий підхід дозволяє зменшити сумарну довжину провідників і покращити рівномірність хвильового опору вздовж провідника [33-35].

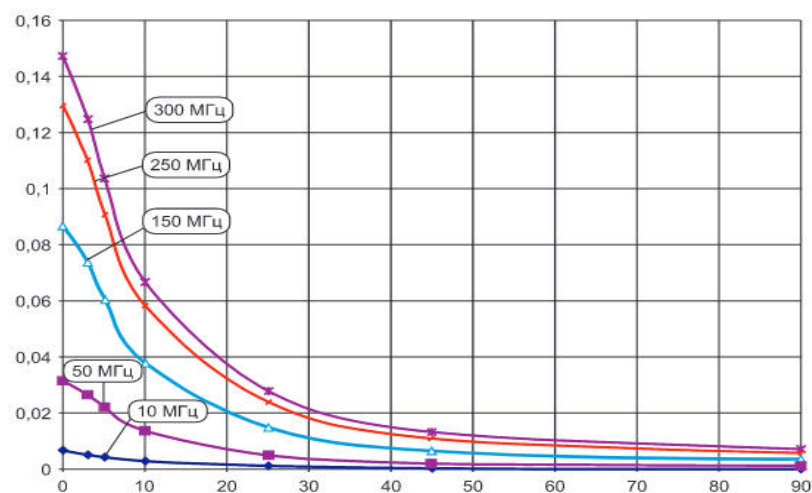


Рисунок 1.8 – Рівень взаємних наведень між провідниками, що проведено під різними кутами

Якщо логічно продовжити таку тенденцію, то для максимізації цілісності сигналів слід застосовувати довільні кути трасування із одночасним плавним спряженням зламів. Але подібне трасування спряжене із надзвичайно великим відсотком ручної кропіткої праці та ітераційної процедури отримання кінцевого результату. Це пов'язано з обмеженнями застосованих алгоритмів в інструментах САПР друкованих плат [36,37].

Натепер в сучасних САПР впроваджено нові гнучкі безсіткові алгоритми, які дозволяють працювати з провідниками під різними кутами (рис.1.8) та автоматично розраховувати і встановлювати радіуси згинів (рис.1.9) під час подолання перешкод у вигляді інших провідників та заборонених зон на платі. Подібне трасування дістало назву «змієподібне» (Snake Routing). Головною особливістю змієподібного трасування є сглажування провідників під довільним кутом на всіх ділянках топології із гострими кутами та розрахунок необхідності та автоматичне формування плавних спряжень [35].

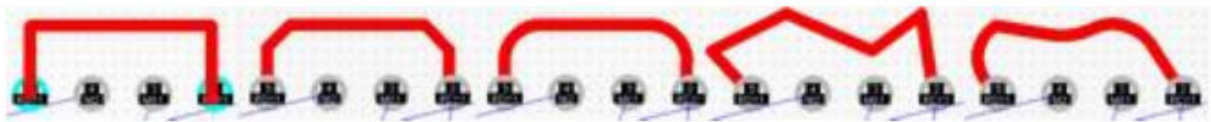


Рисунок 1.9 – Прокладання провідників друкованої плати різними способами

Слід зазначити, що ще на початку застосування друкованих плат як технологій модулів 1-го структурного рівня, провідники на них прокладалися найкоротшим шляхом із плавними спряженнями. Такий підхід обумовлений ручним інтуїтивним способом трасування за допомогою «паперових» технологій де провідник гальванічного зв'язку «малювалися олівцями» і акуратно переносився на шаблон плати. Так технологія погано узгоджувалась із масовим виробництвом [38,39].

З появою перших комп'ютерів та плотерів із підтримкою САПР друкованих плат стало можливим легко розмножувати створений рисунок безліч разів, але продуктивність комп'ютерів не дозволяла застосовувати плавні спряження в результаті і з'явилась ортогональна сіткова технологія.

Натепер в такому аспекті можливо констатувати факт, що діалектичний цикл замкнувся і ми маємо повернутись до «добре забутого старого» через використання не ортогонального без сіткового (топологічного трасування) із плавними спряженнями.

## 2 ФІЗИЧНА РЕАЛІЗАЦІЯ ВИСОКОШВИДКІСНИХ ІНТЕРФЕЙСІВ

### 2.1 Організація високошвидкісного послідовного зв'язку

#### 2.1.1 Структурна будова високошвидкісних інтерфейсів

Найбільш широковідомий інтерфейс PCI Express (PCIe) являє собою великий програмно-апаратний комплекс, що в класичній структурі IBM PC охоплює структуру північного і південного чіпсету комп'ютера, високошвидкісний комутатор і кінцеві пристрої обробки. Суттєво новим пристроєм в структурі PCIe є високошвидкісний комутатор (switch), що заміняє мультиточкову шину в класичному PCI. Комутатор забезпечує одноранговий зв'язок точка-точка між різними пристроями, і це запобігає потраплянню зайвого трафіку до мостів [14].

Основний принцип побудови фізичного рівня PCIe полягає у побудові елементарних ланок у вигляді двох одно направлених диференційних ліній із низькою напругою окремо для прийому і окремо для передачі. Для таких високошвидкісних ліній є потреба в ретельному прокладанні провідників диференційних ліній та застосування інтегральних схем із високими параметрами щодо симетрії, крім того в кожному конкретному випадку слід також проводити аналіз цілісності сигналів на рівні імітаційного моделювання, що дозволить зменшити коефіцієнт бітових помилок (BER) та покращити довготривале підтримання ТТХ розроблюваного високошвидкісного пристрою [13].

Для забезпечення синхронізації та балансування каналу в PCIe передбачена схема кодування 8b/10b, що дозволяє забезпечити початкову дуплексну ланкову пропускну спроможність у 2,5 Гбіт/с. Специфікацією PCIe передбачено (рис.2.1) зростання швидкості передачі із розвитком технології елементної бази, а також і якості проектування, виготовлення та

виробництва друкованих плати та кабелів високошвидкісної передачі даних. За всіх сприятливих умов можливе досягнення «чистої» пропускної спроможності 10Гбіт/с в обох напрямках передачі.

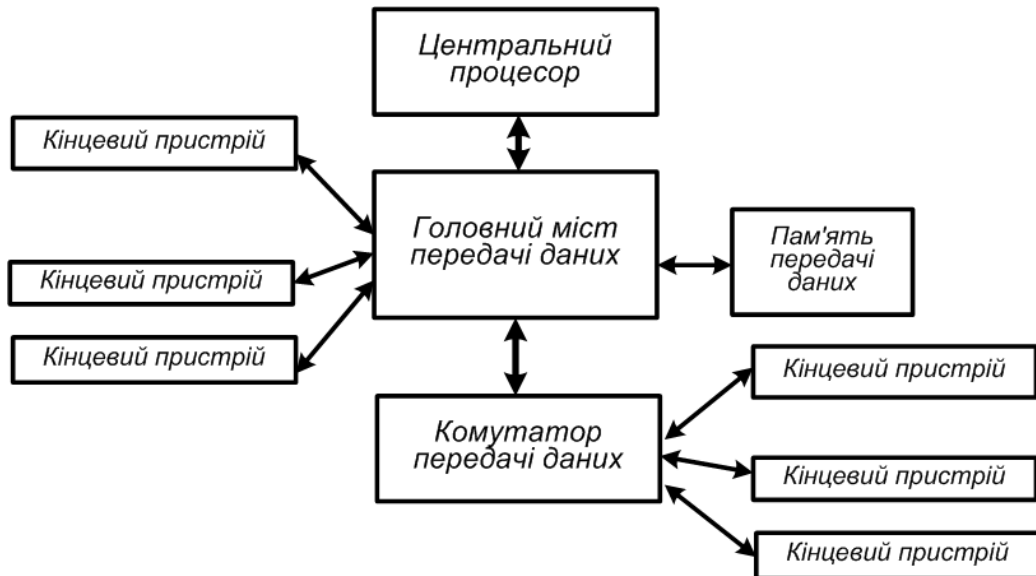


Рисунок 2.1 – Структурна будова передачі сигналів високошвидкісними інтерфейсами в процесорних платах (ліворуч) та елементарної ланки (праворуч)

Одна з найбільш перспективних функцій інтерфейсу PCI Express полягає [14] в можливості масштабування пропускної спроможності через застосування декількох фізичних парних ланок передачі. Таким чином утворюється послідовно паралельний інтерфейс, що об'єднує до 32 автономних ланок незалежних ланок, що пов'язані механізмом зв'язування каналів і це фактично до 32 разів збільшує сукупну пропускну спроможність, але и складність вартість та потребу швидкісної комутації пакетів під час застосування механізму зв'язування. Розробник устаткування із PCIe в праві обирати ту швидкість і вартість яку достатньо для реалізації його потреб [14].

Якщо інтерфейс PCIe переважно є внутрішньо платним, то інший високошвидкісний інтерфейс Serial ATA (SATA) є фактично міжплатним інтерфейсом для обслуговування високошвидкісних зовнішніх пристроїв.

Фізичний рівень інтерфейсу SATA як і у PCIe відносно відповідних ATA та PCI також зменшено і становить до 250 мВ. Низькі логічні рівні

сигналів в умовах послідовно-паралельної передачі призводять до суттєвого (квадратична залежність) зменшення енергоспоживання інтегральних схем, і, крім того, покращує рівень перехресних завад як на платі, так і всередині структури інтерфейсу. Але само по собі застосування понижених напруг логічних рівнів не призводить до покращення якості передавання даних у цілому. Лінії передачі у SATA також є диференційними як і у PCIe [1].

На фізичному рівні PCIe та SATA є дуже подібними [14], що визначається саме несівними елементами фізичного рівня на печатних платах та можливостях їх реалізації на сучасному виробництві. Канальний рівень SATA також забезпечує 8b/10b завадостійке кодування із самосинхронізацією, балансуванням та зв'язуванням, при цьому кожні 8 біт інформаційної послідовності замінюються на 10 біт похідної послідовності. У результаті для 256 вихідних комбінацій проектується на 1024 можливі комбінації, але дозволеними із 1024 є тільки 256, що викликає значну надмірність та зменшує пропускну спроможність. Надмірність необхідна для самосинхронізації, балансування і забезпечення можливості виявлення та виправлення помилок.

Також особливістю SATA є організація взаємодії за принципом «точка-точка» (peer-to-peer), де кожному пристрою в конкретний момент часу надаються всі ресурси лінії цілком. Послідовна лінія зв'язку SATA складається з 2-х пар односпрямованих каналів, що забезпечують дуплексний обмін сигналами зв'язку. Крім того застосовують нульові та екранні лінії, а весь кабель складається із 7 провідників. SATA кабель для міжплатних з'єднань дешевшає, зменшується його перетин, зростає гнучкість та зручність у використанні, особливо в корпусах із обмеженим об'ємом, таких як персональні комп'ютери (ПЕОМ). Довжина кабелю SATA може складати до 1 метра, що забезпечує підключення також пристроїв поза межами основного корпусу.

Особливо зручним для SATA-пристроїв стала передбачена специфікацією підтримка технології гарячої заміни (hot swap), що дозволяє

оперативно змінювати устаткування не зупиняючи роботу системи. Найбільш популярним є застосування SATA інтерфейсів серверних пулах та базах даних [14].

### 2.1.2 Вимоги до топології швидкісних друкованих ліній

Із зростанням тактових частот все більш важливим для проектування стає проблема розрахунку хвильового опору на базі геометричних розмірів топологічних структур і параметрів матеріалів. Час перемикання інтегральних схем на даний момент досяг десятипікосекундних інтервалів, і як наслідок виникають проблеми із «тонкими фізичними процесами» на які не звертали увагу раніше, а натеper вони можуть суттєво вплинути на роботу мультигігабітних інтерфейсів [18].

Для забезпечення надійної роботи під час передачі високошвидкісних цифрових даних необхідно дотримуватись ряду важливих загальних правил під час проектування друкованих плат [40-46]:

А) Застосування між сигнальними шарами екранних шарів (планів). Планарні шари друкованої плати мають суцільну металізацію (крім пробільних ділянок антиподів), що забезпечує протікання зворотних струмів із мінімальними втратами, забезпечення протікання струмів живлення із мінімальною індуктивністю, втратами та падінням напруги, ефективне екранування між шарами в яких прокладено диференційні лінії мультигігабітних інтерфейсів. Плани також утворюють між собою ефективний високочастотний конденсатор для високочастотних струмів і забезпечують додаткову механічну жорсткість плати, тощо.

Б) Застосування «жорстких» стратегій прокладання сигнальних провідників (груп провідників) із урахування хвильового опору, доступних для технології можливостей, симетрування, забезпечення розрахованої різниці довжин (електричної довжини), мінімізацію перехресних завад,

запобіганню появи антенних структур, що можуть ефективно випромінювати сигнали поза межі плати, дотримання сталості хвильового опору вздовж ліній передачі в одно точкових та багато точкових схемах передачі сигналів.

В) Оптимальні схемотехнічні рішення по вибору структур передачі сигналів по мультигігабітних інтерфейсам, що гарантують транспортування сигналів до приймача із мінімальними втратами та спотвореннями, що в першу чергу відносяться до вибору схем термінації та значення номінальні для термінуючи кіл. Тобто забезпечити електричне та конструкторсько-технологічне узгодження високошвидкісних драйверів, ліній передачі та структур, що оточують мультигігабітних інтерфейс.

Г) Застосування багатосарових друкованих плат із контрольованим хвильовим опором. При чому бажано отримати не тільки опосереднене значення хвильового опору лінії, але його розподіл вздовж лінії, що дозволить внести корегування в конструкцію плати ще на етапі проектування.

### 2.1.3 Взаємодія драйверів із лінією передачі

Топологічні особливості не можуть не охоплювати електродинамічні параметри лінії передачі, особливо ХО, від дотримання однорідності якого вздовж лінії передачі переважно і залежить рівень помилок під час транспортування сигналів цифровими мультигігабітними інтерфейсами.

Механізм поширення мультигігабітного сигналу вздовж лінії передачі із розподіленими параметрами або довгої лінії можливо просто представити коло збудження еквівалентної схеми лінії (рис.2.2)[12,13], де нанесений розподіл струмів і напруг сигналу поодинокого ввімкнення (функції Хевісайда) вздовж лінії із розподіленими параметрами у два суміжні моменти часу, з інтервалом у  $t_d$ . За інтервал часу  $t_d$  електромагнітна хвиля напруги збудження переміщається на відстань  $r = vt_d$ , де  $v$  — швидкість поширення електромагнітного сигналу в лінії передачі із заданими параметрами та

матеріалами. Швидкість поширення в такій лінії завжди менше швидкості світла в вакуумі.

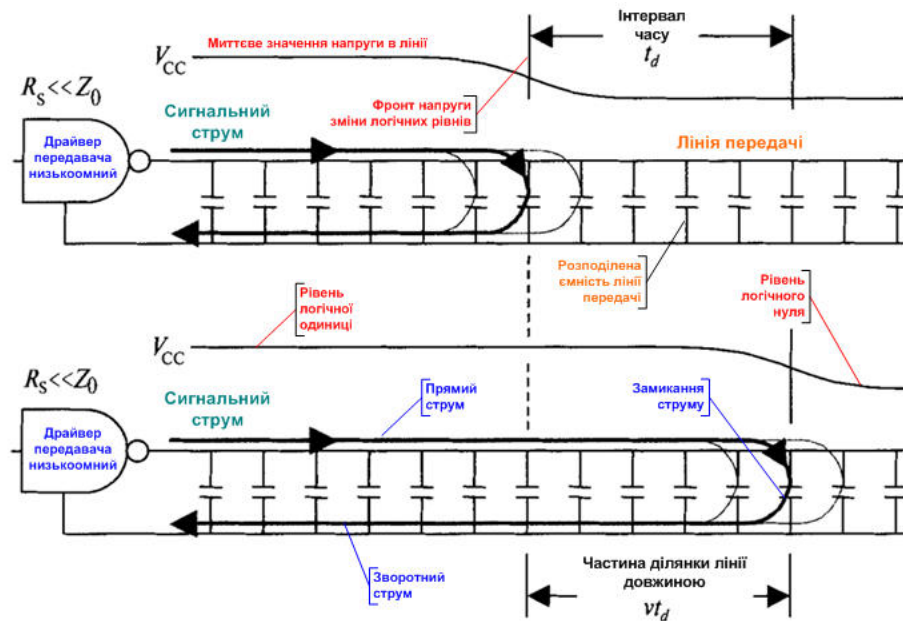


Рисунок 2.2 – Розподіл напруги та поширення струму в лінії передачі в суміжні ділянки часу

На верхній та нижній діаграмі (рис.2.2) показано, яким колом протікає струм по сигнальним провідникам від драйвера передавача до зони зміни логічних рівнів (фронту збудження) від логічного нуля (низьке значення напруги) до логічної одиниці (високе значення напруги сигналу умовно). В зоні фронту збудження струм тече через наявність ємність між двома провідниками в точці фронту і перезаряджаючи ємність лінії, змінює її стан, надалі по зворотному провіднику струм драйвера повертається до вихідного каскаду драйвера замикаюче струмове коло.

Важливо відмітити, що за такого механізму поширення струму, що генерується драйвером витрачається на перезаряд ємності тієї зони лінії, де перебуває фронт збудження у просторі. Тобто електричні заряди рухаються тільки в зоні лінії, де напруга змінюється або електричний струм тече через ємність ділянки лінії тільки за умови зміни напруги на ній.

В дискретній моделі із розподіленими конденсаторами в момент появи змін на виході драйвера передавача, у лінії протікає прямий струм, який перезаряджає перший еквівалентний конденсатор ділянки лінії і одразу ж повертається до драйвера, формуючи зворотний струм. Надалі процес перезаряду дискретних еквівалентних конденсаторів поширюється вздовж лінії, але прямий і зворотний струми завжди збігаються між собою.

Розуміння цього механізму роботи цифрової лінії із розподіленими параметрами і є основою забезпечення цілісності сигналів цифрових інтерфейсів [13]. Отже струм замикає коло від драйвера по прямому сигнальному провіднику, ємність ділянки, зворотному сигнальному провіднику і далі знов до драйвера. Шлях прямого і зворотного струмів мультигігабітної лінії передачі нерозривно пов'язаний один з одним. До моменту часу, коли фронт імпульсу збудження сягає протилежного боку лінії, прямий і зворотний струми уздовж всієї лінії зв'язку вже мають сталі значення.

Визначимо, яке значення струму необхідне для підтримки процесу поширення біжучого фронту імпульсу. За інтервал часу  $t_d$  наростаюча хвиля сигналу має зарядити всі елементарні ємності ділянки довжиною  $r$ . На ділянці  $r$  напруга буде змінюватись від нуля до  $V_{cc}$ , сукупна ємність цієї ділянки визначається довжиною фронту та дорівнює  $Cvt_d$ , де  $C$  – ємність елементарного конденсатора.

Сумарний заряд необхідний для заряду конденсаторів ділянки складає [47]:

$$q = V_{cc} Cvt_d . \quad (2.1)$$

Щоб забезпечити появу такого заряду за інтервал часу  $t_d$  необхідний струм із значенням:

$$I = \frac{q}{t_d} = V_{cc} C v, \quad (2.2)$$

а вираз для значення струму через відомі параметри лінії як стала поширення та ХО [13] має вигляд:

$$I = \frac{V_{cc}}{Z_0} = \frac{V_{cc}}{\sqrt{LC}}, \quad (2.3)$$

де,  $Z_c = \sqrt{L/C}$  - хвилевий опір лінії передачі із розподіленими параметрами.

Вираз (2.3) повністю збігається із величиною струму в лінії розрахунковою на базі телеграфних рівнянь під час інтервалу часу до повернення на вхід першої відбитої хвилі і реалізації механізму інтерференції.

Отже ХО лінії передачі цілком визначається значенням струму, що необхідно для зміни стану лінії із швидкістю поширення електромагнітних сигналів в ній. ХО залежить тільки від фізичних параметрів лінії передачі і параметрів середовища в якому діє електромагнітний сигнал збудження цифрового фронту.

## 2.2 Диференційні драйвери ліній передачі

### 2.2.1 Особливості застосування диференційної схеми

Передача послідовних мультигігабітних бітових потоків через ПСІ вимагає застосування, по перше, більш широкосмугових, однорідних та із малими втратами матеріалів, як діелектриків так і провідникових матеріалів, по-друге, із точки зору мінімізації енергоспоживання цифрові драйвери, що

працюють на мультигігабітні лінії передачі мають використовувати значення логічних рівнів набагато менше за попередні, завдяки зростанню потужності розсіювання на них, що пропорційна квадрату тактової частоти, по третє – вся схема передачі має бути диференційною схемою, що дозволяє різко зменшити спотворення та не створювати завад подібним лініям, що поряд розташовано [45].

Для підтримки мультигігабітних послідовних інтерфейсів (МПП) засобами нано- та мікроелектроніки розроблені драйвери диференційних ліній, що підтримують різні типи диференційних передавальних структур. Практично в усіх технологічних серіях (див. додаток А) логічних мікросхем розроблено спеціалізовані інтегральні схеми або модулі диференційних драйверів. Одним із найбільш поширених специфікацій обміну сигналами є LVDS розроблено фірмою Texas Instruments (рис. А.5), що виявилася надзвичайно вдалою та набула переважального поширення під час практичної реалізації мультигігабітних структур [13].

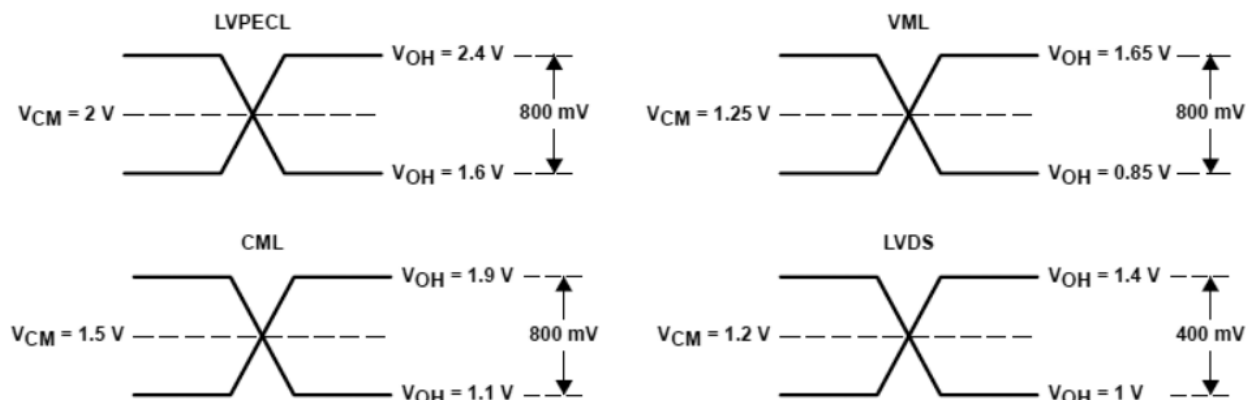


Рисунок 2.3 – Логічні рівні основних технологій диференційної передачі сигналів мультигігабітних потоків

LVDS (low-voltage-differential-signaling) або низьковольтова диференціальна передача сигналів фактично стала вже найбільш поширеним стандартом серед подібних технологій (рис. 2.3) галузі цифрових комунікацій як на ближні так і на дальні відстані, особливо в індустрії персональних

комп'ютерів для створення високошвидкісних комп'ютерних шин та комп'ютерних мереж. LVDS сертифікована як стандарт ANSI/TIA/EIA-644-A ще у далекому в 2001 році і підтверджено досі.

В стандарті LVDS для передачі одного бінарного потоку використовується диференційна лінія передачі (ДЛП), що складається мінімум із пари ідентичних провідників сильно зближених один з одним. Крім того драйвер передавача подає на провідники диференційної пари різні парафазні рівні напруги, значення яких порівнюються на приймальному боці у диференційному драйвері приймача.

Схема передачі (рис.2.4) під час дії логічного рівня проста: драйвер передавача через встановлення певного значення напруги спрямовує невеликий струм струм (до 5 мА) в один із провідників диференційної пари якщо значення під час дії логічної одиниці, або в інший провідник, якщо діє логічний нуль. На приймальному боці лінія навантажена на резистор, опір якого, разом із вхідним опором драйвера приймача має дорівнювати хвилевому опору диференційної пари. Значення опору залежить від типу драйвера та конфігурації диференційної пари але зазвичай знаходиться в межах 30-150 Ом сотен Ом [12].

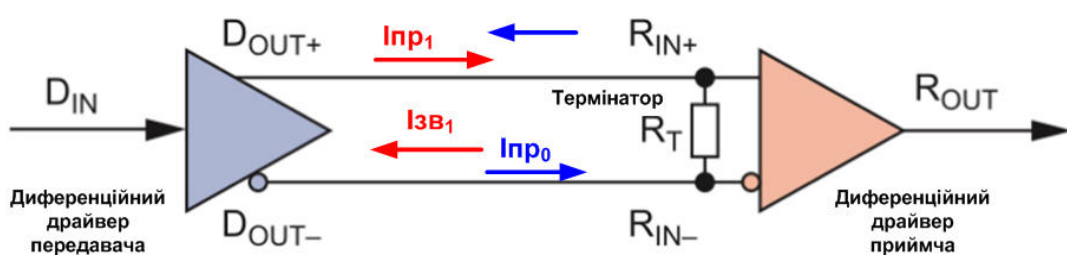


Рисунок 2.4 – Схема диференційного цифрового зв'язку

Струмове коло замикається через термінальне навантаження до іншого провідника диференційної пари і повертається пара фазного виходу драйвера передавача. За законом Ома значення напруги на термінаторі (вході приймача) складатиме близько 200..500 мВ. Значення прийнятого логічного рівня визначається напрямком протікання струму через термінальне

навантаження а саме полярністю напруги на вході приймача. Пороговий рівень спрацювання диференційного приймача близький до нуля [14]. Подібну схему передачі сигналів також називають диференційною струмовою петлею.

### 2.2.2 Особливості застосування низьковольтних диференційних драйверів

Найнижчий рівень значень напруги у LVDS серед диференційних драйверів в першу чергу сприяє покращенню електромагнітної сумісності в зоні прокладання диференційних ліній інтерфейсу. Значення синфазної напруги (див. рис.2.3) (розмах напруги між двома провідниками лінії) складає близько 1,25 В, і це дозволяє застосовувати LVDS технологію у інтерфейсах із напругою живлення менше 2,5 В [48].

Як вже згадувалось, напруга між провідниками в парі на вході драйвера приймача LVDS становить близько 350 мВ для лінії із хвилевим опором близько 100Ом, що порівняно із іншими технологіями (див.рис.А.1) з передачі диференційних сигналів дозволяє значно зменшити споживану потужність інтерфейсу загалом, що відкриває перспективи застосування такої технології для мініатюрних переносних пристроїв, але суттєво підвищує вимоги до прокладання провідників (топології несівного елемента конструкції – друкованої плати).

Наприклад, потужність, що розсіює на термінальному навантаженні LVDS, складає близько 1 мВт, що суттєво менше за типові 90 мВт для термінального навантаження інтерфейсу RS-422. Без навантажувального резистора для кожного біта даних доводилося б навантажувати й розвантажувати весь провідник. Використання термінального навантаження в першу чергу дозволяє забезпечити режим біжучих хвиль у диференційній лінії і забезпечити більшу провздожну швидкість транспортування бітів

вздовж лінії, не очікуючи відбитого сигналу від входу диференційного приймача [1].

У низько швидкісних промислових технологіях, на дальності до 30 м і швидкостях передачі не більше 50 Мбіт/с переважно використовують інтерфейси специфікацій TIA/EIA-485 (RS-485) та TIA/EIA-422 (RS-422), що також застосовують диференційні сигнали і чутливі диференційні приймачі [14], що знатні протистояти завадам до 10В амплітудою. Для бітових потоків більше 50 Мбіт/с (рис.2.5) або в пристроях де важлива економія енергії і застосовують технології LVDS або MLVDS. Однак для мультигігабітних швидкостей (до 10Гбіт/с) вже необхідно застосовувати диференційні ECL або PECL технології (див.рис.А.2), що призводить до збільшення вартості, енергоспоживання та складності проектування та виготовлення процесорних та комутаційних плат.

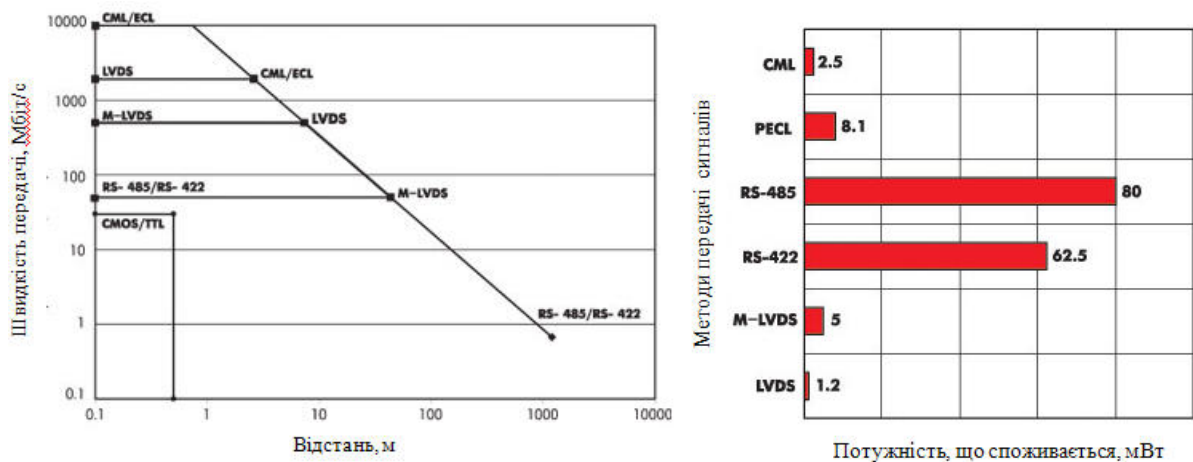


Рисунок 2.5 – Пропускна спроможність (ліворуч) та потужність споживання (праворуч) для різних типів диференційних інтерфейсів

Ще одною особливістю LVDS є те, що завдяки наявності джерел струму у вихідному каскаді драйверів (рис 2.5) споживана потужність драйверами практично не залежить від тактової частоти в широкому діапазоні.

Слід згадати ще одну особливість LVDS технології передачі цифрових даних, пов'язаної із затуханням цифрового сигналу через втрати в

диференційній лінії передачі, а саме суттєву різницю між припустими логічними рівнями приймача та передавача, що призводить до підвищеного запасу завадостійкості схеми передачі загалом, можливої передачі сигналів на більші відстані або застосування матеріалів, топології та технологій прокладання провідників (кабелів) із спрощеними вимогами.

Також перевагою диференційних схем із конструкторської точки зору є те, що за умови традиційних технологій передачі цифрових сигналів застосовують лінії передачі, що складаються із поодиноких провідників та загальної шини «землі» (спільного провідника). Високі швидкості послідовних мультигігабітних інтерфейсів (див.рис.2.5) вкупі (в тому числі LVDS) із застосуванням само синхронізуючих лінійних кодів, дозволяють в цілому передавати більший потік даних застосовуючи суттєву меншу кількість провідників, ніж у випадку реалізації традиційної паралельної шини, що також дозволяє зменшити габарити кінцевих пристроїв через зменшення необхідної площі на платі або кабелі для прокладання меншої кількості провідників [13,14].

Таким чином, співвідношення пропускної спроможності в мультигігабітних потоках, відстані зв'язку та енергоспоживання для диференційних ПСІ різні навіть під час застосування однієї технології драйверів і кожен тип мультигігабітного інтерфейсу має призначений для певних галузей застосування під час передачі цифрових даних.

## 2.3 Високошвидкісні лінії модулів 1-го структурного рівня

### 2.3.1 Особливості параметрів диференційних ліній

З точки зору надвисокошвидкісної техніки передачі сигналів ХО [13] залежить від наступних факторів впливу:

А) Різновида хвильового опору, що ми визначаємо для застосування в мультигігабітному інтерфейсі.

- Б) Топології та геометрії провідників та шарів друкованої плати.
- В) Частотних властивостей матеріалів конструкції печатної плати.
- Г) Частотних параметрів сигналу: бітового інтервалу, швидкості зміни фронту, логічних рівнів, тощо.

Розробниками мультигігабітних інтерфейсів на друкованих платах виділяють 4 різновиди хвильового опору, що мають суттєво відмінні визначення [13]:

1. Простий ХО. Таке поняття застосовується для поодинокого друкованого сигнального провідника мікросмужкової або смужкової лінії передачі, тобто такого, що розташовано над одним або між двома планарними шарами.
2. Диференційний ХО, що утворюється завдяки взаємодії парафазних сигналів (інверсних або протифазних) в двох паралельно розташованих взаємодіючих друкованих провідниках двопровідної (диференційної) лінії передачі, що також можуть електромагнітно взаємодіяти із одним або двома шарами. Так звані диференційні мікросмужкові або смужкові лінії.
3. Копланарний ХО, ХО, що утворюється в одному друкованому провіднику, що оточено провідниками под різними потенціалами або полігонами провідників, де сигнали та потенціали можуть взаємодіяти також із сусідніми шарами живлення.
4. Диференційний компланарний опір описує ХО, завдяки взаємодії пара фазних сигналів в двох паралельно розташованих сигнальних друкованих провідниках, що вкладено в полігони, або провідники, що знаходяться під потенціалом і одночасно взаємодіють із одним або декількома суцільними планарними шарами живлення.



Рисунок 2.6 – Зони використання різних визначень хвильового опору для різних типів ліній передач на базі друкованих провідників

Загалом усі варіанти визначення хвильового опору (рис.2.6) різняться тим, що застосовуються для смужкових або мікросмужкових ліній передачі (ЛП). Для кожного хвильового опору за вказаними визначенням можливі декілька рішень по геометричній, а також технологічній конструкції [49-53].

### 2.3.2 Диференційне та синфазне узгодження ліній передачі

Особливу увагу під час проектування із урахуванням топології слід приділити саме мікросмужковим лініям, для яких навіть ідеальне вирівнювання геометричних довжин ліній диференційної пари не гарантує відсутності спотворень сигналу, а тільки є вказує на можливе їх зменшення. Якщо на частотах менше близько 0,5 ГГц вирівнювання гарантує низький рівень спотворень, то в вже в зоні декількох гігагерц і вище не існує узагальнених рекомендацій щодо топологічного розміщення елементів провідного рисунку плати та завдання трасування часто вирішується ітераційним шляхом за допомогою ретельного моделювання для кожного конкретного випадку передачі сигналів [54].

Поява синфазного сигналу в диференційному ПСІ може виникати як в самій диференціальній парі через будь-яку асиметрію, так і збурюватись

сигналами із поряд розташованих диференційних структур. Виключити спотворення через появу синфазного сигналу неможливо, однак за допомогою правильного узгодження лінії (рис.2.7), яке запобігає появі повторного дзвону, отже, таким чином можливо звести до мінімуму їх наслідки навіть на високих частотах [13,54].

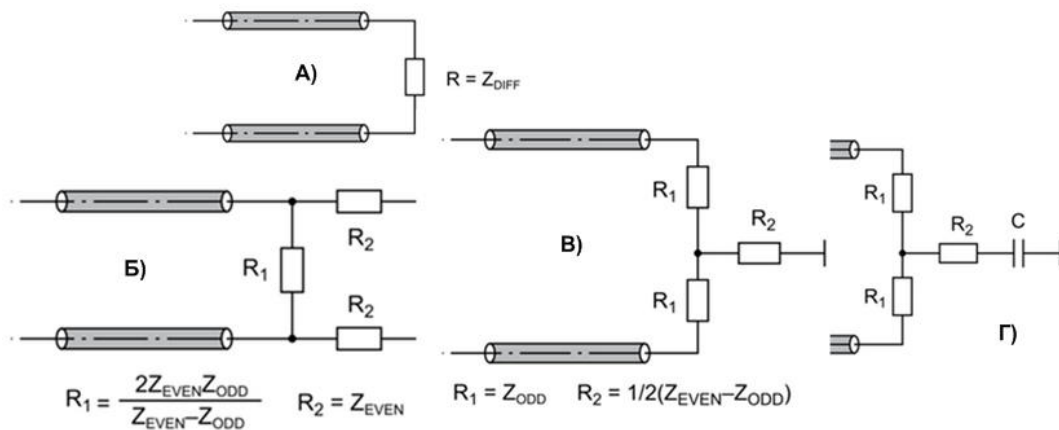


Рисунок 2.7 – Способи одночасного узгодження синфазної та диференційної складових сигналу високошвидкісних інтерфейсів та розрахунок значень опорів термінаторів

Схема узгодження тільки за диференційним сигналом (рис.2.7А) проста і потребує мінімуму елементів, звідки вона часто використовується, але за наявності синфазних завад в лінії простота обертається потенційними проблемами інтегральної цілісності через те, що синфазний сигнал є відмінним джерелом випромінювання, особливо для передачі сигналу використовують неекрановану пару, наприклад, кручену пару, тому рекомендується використовувати екрановані диференційні провідники, екрановані кручені пари а також дроселі синфазного сигналу на виході та вході лінії.

Схеми із одночасним узгодженням потребують збільшеної навантажувальної спроможності драйверів, адже потужність розсіюється на всіх опорах термінації. При розрахунку значень термінаторів зручно використовувати поняття парного  $Z_{EVEN}$  і непарного  $Z_{ODD}$  імпедансу для відповідних режимів роботи диференціальної пари [48].

Для диференціальної пари зі слабким взаємним зв'язком [40], що найчастіше застосовується в мультигігабітних інтерфейсах  $Z_{ODD} \approx Z_{EVEN} \approx Z_0$  і T-подібні схеми (рис.2.7) сумісного узгодження вироджуються в просту паралельну схему узгодження кожної з ліній диференційної пари.

Із всеосяжною підтримкою тенденції зростання частот мультигігабітних інтерфейсів розробникам доведеться все частіше стикатися з трасуванням диференціальних пар, тому така компетенція фахівця є важливою і має ґрунтуватись не тільки на узагальнених рекомендаціях та типових приладах, але й підкріплена результатами імітаційного моделювання в спеціалізованих САПР із використанням адекватних моделей ЛП та драйверів.

### 2.3.3 Плавні спряження в неоднорідностях

Особливу увагу під час проектування ЛП слід приділяти зонам провідників друкованої плати із зміною хвильового опору (рис.2.8). Цим зонам відповідають випадки зміни ширини провідника або електродинамічних параметрів найближчого оточення. В таких зонах реалізується процес відбиття частини сигналу (рис.2.9) в зворотному напрямку (і не один раз!), що призводить до порушення форми сигналу, появи спотворень (дзвін) і зменшення цілісності сигналів [27].

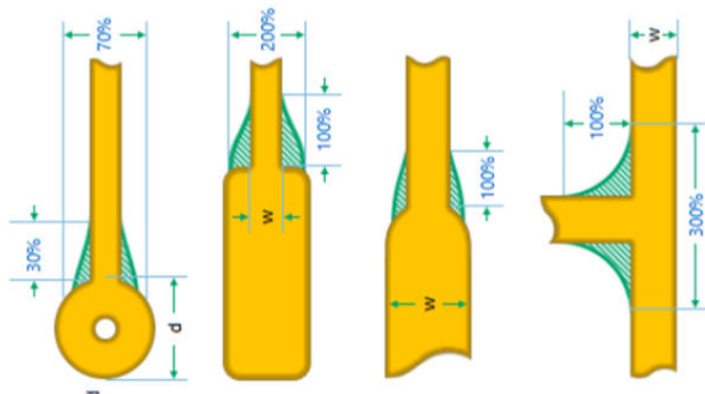


Рисунок 2.8 – Рекомендоване плавне спряження в неоднорідностях

Чим більше подібних місць із різкими змінами хвильового опору, тим менше переданий сигнал буде схожий на прийнятий. В переважній більшості випадків саме цей фактор викликає найбільші зміни цілісності сигналів на друкованих платах.

Найбільше відбиття і найрізкіші спотворення сигналів відбувається за умови високих частот або швидких фронтів сигналів (мультигігабітні інтерфейси) за умов стрибкоподібної зміни хвильового опору (рис.2.9). І навпаки, чим більш плавний перехід, тим менше спотворюється надвисокочастотний сигнал під час подолання такої неоднорідності. Подібні процеси відбуваються під час спряження провідника із планарним або наскрізним контактним майданчиком, перехідним отвором, розгалуженням, подоланням вільної зони в потенційному шарі, на поворотах лінії передачі, тощо [30].

Завдання електродинамічного проектування мультигігабітної друкованої плати переважно полягає в тому, щоб створити таку топологію провідника, яка забезпечує мінімум відхилень хвильового опору по всій довжині траси передачі сигналу [13].

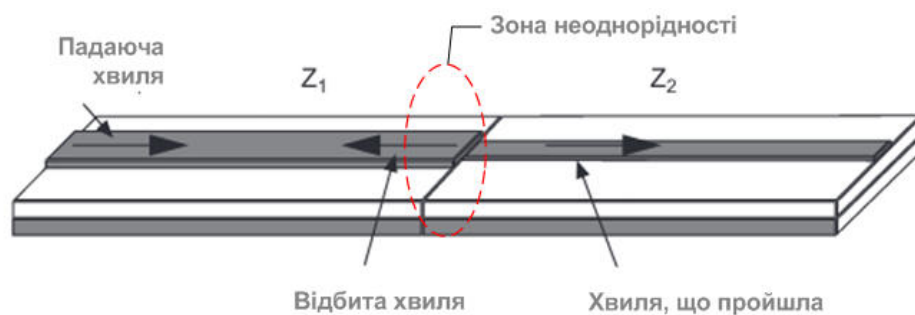


Рисунок 2.9 – Візуалізація відбиття частини сигналу від неоднорідності

Таке завдання реалізується лише із певним ступенем точності і часто через технологічні обмеження до точності виготовлення провідників. Змієподібна технологія прокладання трас органічно підтримує плавні спряження та сприяє підвищенню цілісності сигналів.

### 3 МОДЕЛЮВАННЯ ТОПОЛОГІЇ ВИСОКОШВИДКІСНИХ ЛІНІЙ ПЕРЕДЧІ

#### 3.1 Формування рисунку друкованих провідників

##### 3.1.1 Конструкторсько-технологічні обмеження

Трасування монтажних з'єднань для друкованих плат - завдання геометричної побудови всіх електричних з'єднань між контактними майданчиками (КМ) за допомогою друкованих провідників. Для кожного друкованого провідника або провідників координати початку і кінця мають бути визначено під час розміщення елементів. Завдання розміщення є окремим відносно трасування і навіть може проводитись різними робітниками, але, зазвичай під час першої ревізії не вдається забезпечити необхідні обмеження та правила трасування щодо топології [33], які накладаються замовником, виробником друкованих плат і є наслідком дотримання правил для забезпечення ефективної роботи мультигігабітних ПСІ.

Під час трасування слід необхідно враховувати різні конструкторсько-технологічні обмеження щодо топології прокладання диференційних провідників, найбільш поширеними серед яких є [19]:

- кількість шарів багат шарової друкованої плати відводиться для процесу трасування певних груп електричних зв'язків;
- можливість прокладання провідників під корпусами посадочних місць;
- можливість переходів з шару на шар і саме на який;
- можливість ортогонального, безсіткового або довільного трасування;
- реалізація допусків на ширину провідників, відстань між ними, тощо;
- характер спряження із контактними майданчиками;
- можливий рівень розбалансу провідників у парі, тощо.

Загалом обраний алгоритм істотно залежить від використовуваної конструкції і технології виготовлення телекомунікаційних пристроїв.

Одним із найбільш відповідальних моментів під час проектування багатошарових друкованих плат є визначення типу та координат перехідних отворів, так як в місці встановлення перехідного отвору однорідність диференційної лінії передачі переривається, що негативно впливає на ЦС мультигігабітних інтерфейсів.

Залежно від технологій виготовлення плат виділяють наступні способи трасування провідників[19,32,36,43]:

А) Провідник між контактними майданчиками прокладається в одному шарі. Традиційні плати із варіантами встановлення компонент із обох боків плати часто застосовують цей варіант для прокладання високошвидкісних трас, таких як лінії синхронізації. Але для плат із вбудованими компонентами, можливе прокладання провідників за цим способом і у внутрішніх шарах плати.

Б) Електричне коло ПСІ із диференційною передачею сигналів реалізується на декількох шарах, а перехід між шарами багатошарової плати для провідника здійснюється через наскрізні металізовані монтажні або перехідні отвори. Використання металізованих наскрізних отворів суттєво спрощує технологічний процес виготовлення багатошарової плати

В) Електричне високочастотне коло реалізується на двох або більше шарах, перехід між шарами може бути реалізований за допомогою сліпих або глухих перехідних отворів, в тому числі і мікроотворів, кількість яких є значною, а місце розташування доволі довільне. Таким чином прокладаються провідники високоякісних кошовних високочастотних професійних плат на виробництвах із самими прогресивними технологіями на базі гнучких технологічних ліній.

Якість трасування провідників особливо на багатошарових друкованих платах швидко перевірити дуже важко, багато виробників плат за замовленням проводять доволі детальних контроль електродинамічних

параметрів провідників – найчастіше хвильового опору. Аналогічний контроль можливо провести у рамках САПР проектування, де основними критеріям якості розробки друкованого монтажу загалом є [49,52,53]:

1. загальний відсоток трасування;
2. сумарна довжина отриманих з'єднань;
3. сумарна площа отриманих з'єднань по відношенню до площі плати;
4. довжина найдовшої лінії зв'язку;
5. кількість шарів;
6. кількість перехідних отворів усіх типів разом і окремо;
7. кількість перетинів провідників, тощо.

Для диференційних провідників можливо також додати і ряд інших критеріїв, таких як точність дотримання довжини провідників у шині, сумарний рівень електромагнітного випромінювання, рівень симетрії ДЛП завад, тощо.

### 3.1.2 Топологічні особливості трасування поодиноких високошвидкісних провідників

Зрозуміло, що для кожної технології існує свій набір топологічних правил та обмежень загального характеру. Надалі наведемо ряд узагальнених топологічних правил, що рекомендується дотримуватись під час прокладання друкованих провідників саме для високошвидкісних кіл і часто невідомих широкому загалу [44,50].

При трасуванні високошвидкісних сигналів кількість вигинів друкованих провідників має інженером мінімізуватись. В ідеальному випадку всі провідники мають бути прямими, але навіть для простих кіл такої умови дотриматись вдається тільки в окремих випадках (рис.3.1).



Рисунок 3.1 – Найкраща топологія прокладання друкованих провідників для послідовних високошвидкісних дуплексних інтерфейсів

Під час реалізації трасування високошвидкісних кіл слід застосовувати вигини та скоси під тупим кутом у  $135^\circ$ , а не  $90^\circ$  (рис.3.2). Крім того, робота із високошвидкісними послідовно-паралельними інтерфейсами, що мають декілька груп ланок або навіть провідників в одній дуплексній ланці часто потребують вирівнювання довжин провідників для забезпечення однакової затримки поширення сигналів.

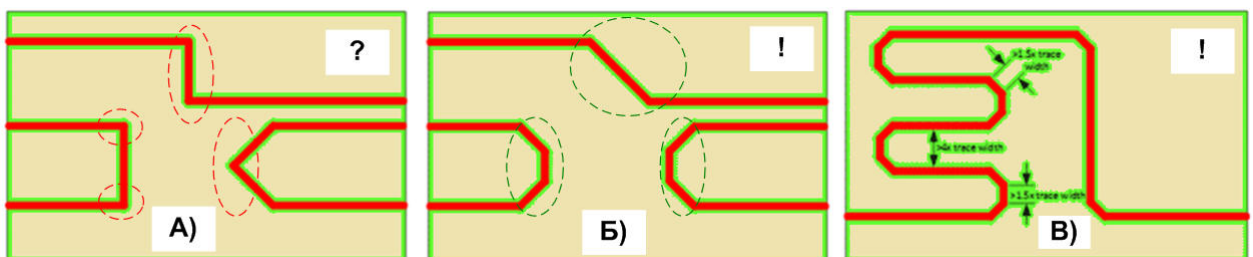


Рисунок 3.2 – Вимоги прокладання одиночних трас для високошвидкісних ліній передачі

Для подовження геометричної, а значить і електричної довжини провідника застосовують трасування в вигляді меандру (рис.1.1В), що може бути у вигляді широкої петель (тромбон) та вузьких петель (змійка). Під час реалізації прокладання у вигляді меандру необхідно дотримуватись правил [33]:

1) відстань між провідниками в межах меандру має бути мінімум в 4 рази більше ширини сигнального провідника;

2) довжина перпендикулярних частин відносно лінії прокладання головного провідника має бути хоча б у 1,5 рази більше ширини сигнального провідника.

Слід додати, що меандр фактично являє собою котушку індуктивності [47] та ці правила мінімізують взаємодію між сусідніми ділянками однієї і тієї ж траси, що не порушує її властивостей щодо хвильового опору. Крім того, у багатьох САПР умови щодо електродинаміки меандру не контролюються автоматичними інструментами перевірки плати (DRC), завдяки тому, що ділянка меандру є частиною загального провідника, що поєднує два контактні майданчики.

## 3.2 Якість роботи високошвидкісних інтерфейсів

### 3.2.1 Особливі вимоги до трасування диференційних ліній

На ДП два провідники що складають диференційну пару лінії передачі мультигігабітного інтерфейсу, реалізуються , в подавляючій кількості випадків на основі ланок із лініями передачі, що взаємодіють меншим боком сигнального провідника. Відповідно принципу пригнічення синфазних завад [13], для друкованих провідників пари слід дотримуватись правил симетрії, а саме необхідно прокладати провідники пари паралельно, дотримуючись постійній відстані на максимальній ділянці провідника.

Відстань між провідниками послідовної диференційної пари обираються із умови отримання заданого диференційного імпедансу. Таким чином під час прокладання кожного провідника для нього слід мінімізувати кількість неоднорідностей (наприклад, вирівнювання затримок) за допомогою меандру одного із провідників (рис. 3.3А).

Елементи, які необхідно додати до провідників диференційної пари, найчастіше це дискретні виносні елементи термінаторів [13], також слід

додавати таким чином, щоб зберегти максимум симетрії між окремими провідниками пари в кожній точці вздовж лінії (рис.3.3Б)

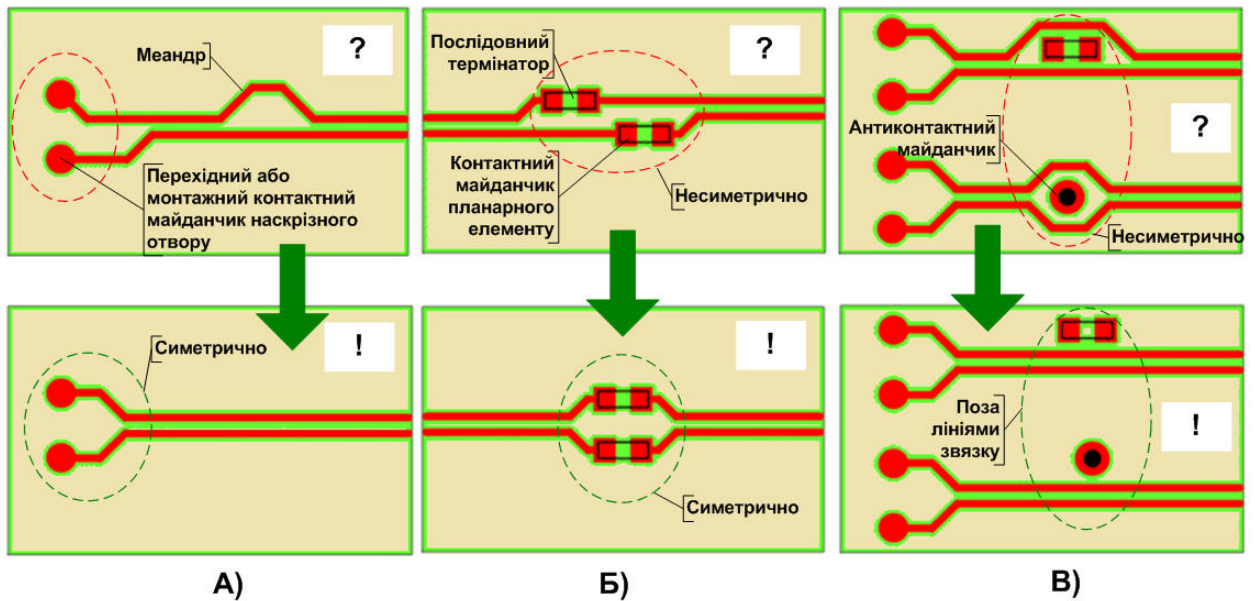


Рисунок 3.3 – Правила симетрії під час прокладання диференційних пар в одному шарі

Тобто, звичайно, коли провідники диференційної пари необхідно розірвати для встановлення контактних майданчиків або перехідних отворів, наприклад, для розділових конденсаторів, такі елементи мають бути розташовано симетрично, а їх корпуси мають мати найменші розміри, застосування елементів із штировими виводами строго не рекомендується. Найбільш доцільне встановлення компонентів в корпусах 0402, іноді припустимо використання пасивних елементів в 0603 також іноді допустимо. більші корпусу, компоненти, що представлені корпусами 0805 або C-pack не рекомендується застосовувати в таких випадках (рис.3.3Б).

Категорично не допускається розміщення будь-яких електрорадіоелементів або монтажних та перехідних отворів між двома провідниками диференційних високошвидкісних пар [13], навіть якщо провідники диференційної пари залишаються симетричними і паралельними (рис.3.3В). Сторонні контактні майданчики і компоненти між провідниками

диференційних пар часто приводять до проблем із електромагнітною сумісністю (ЕМС) та створюють однорідність хвильового опору вздовж лінії.

Наявність перехідних отворів, які із електродинамічної точки зору являють собою паралельний конденсатор для поширення сигналу вздовж лінії створюють суттєву неоднорідність хвильового імпедансу диференціальних пар. Тому для особливо відповідальних кіл (кіл диференційної синхронізації слід відмовитися від міжшарових перетинків або намагатись звести їх до мінімальної кількості – 2-х. Це можливо коли мікросхеми приймача та передавача розташовано на на одному, або на різних боках плати із одним переходом із верхнього до нижнього шару (рис.3.4)

Крім того, такі перехідні між шарові отвори слід розміщувати симетрично, а провідники диференціальної лінії слід розташовувати до і після перехідного отвору на одному шарі. Не допускається один провідник спрямовувати в одному шарі, а другий провідник диференційної пари в іншому після встановлення перехідного отвору (рис.3.4Б).

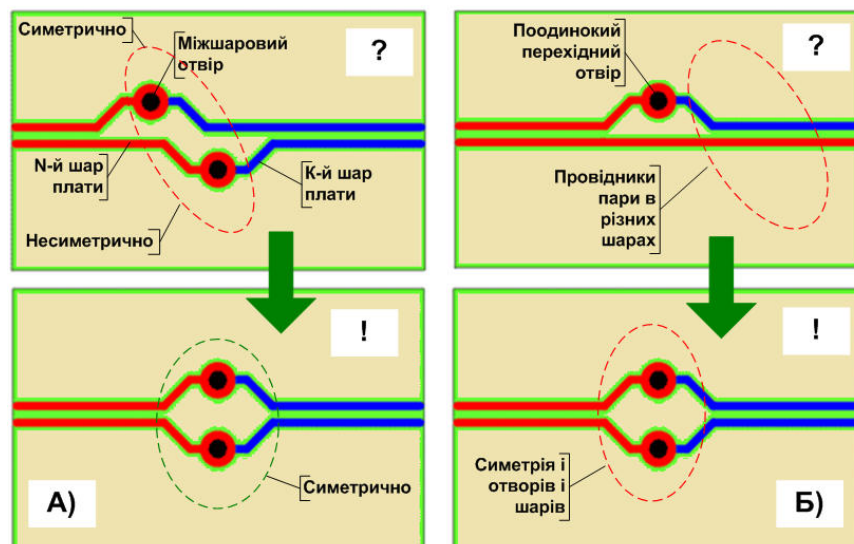


Рисунок 3.4 – Правила симетрії під час прокладання диференційних пар в різних шарах

Всі перераховані вище вимоги можливо встановити і інтуїтивно, можливо і не дотримуватись, і це не значить, що високошвидкісний інтерфейс не буде працювати. Вони відносяться, до так званих, тонких ефектів, які сприяють поліпшенню якості роботи мультигігабітних інтерфейсів на рівні зменшення BER в дуже далеких ділянках ( $10^{-15}$ ).

### 3.2.2 Поняття око діаграми

Для аналізу якості надшвидкісних цифрових телекомунікацій часто застосовуються око діаграми (ОД) (рис.3.5). ОД дозволяють візуалізувати інформацію про бітовий потік та отримати узагальнений опис дефектів, спотворень, шумів, неоднорідностей в цифрових телекомунікаціях [48].

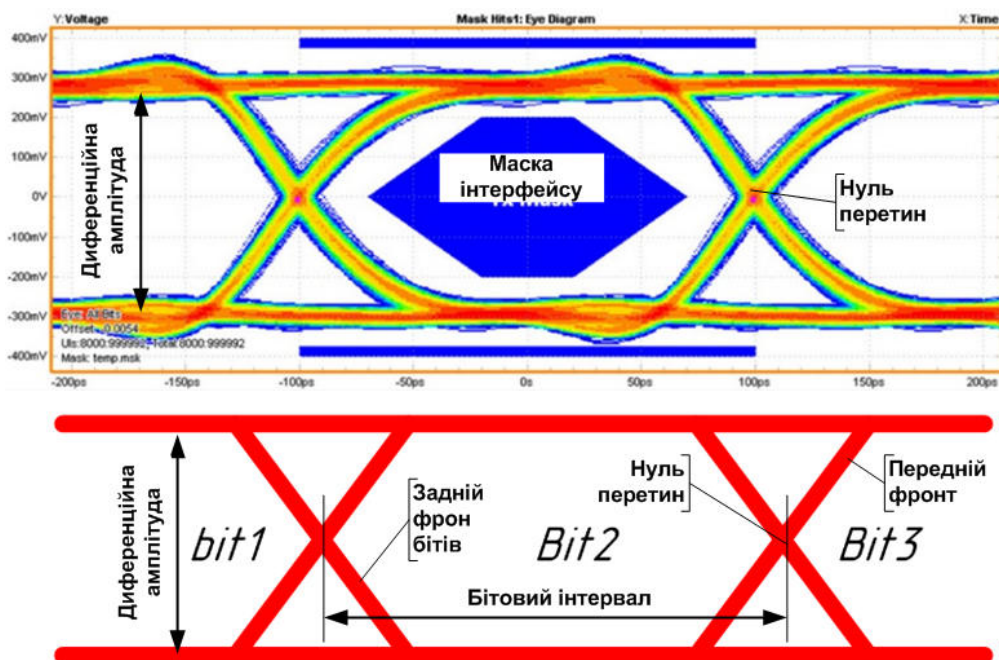


Рисунок 3.5 – Ідеальна (внизу) та реальна (зверху) око діаграма бітового телекомунікаційного потоку

ОД можливо побудувати як для диференційних так і для уніполярних сигналів, а також і для багаторівневих сигналів. Для візуалізації ОД необхідно через розроблювальний, або реальний тракт прогнати певну

послідовність тестових імпульсів, що складається із імпульсів різної тривалості кратної бітовому інтервалу (мінімальному інтервалу часу в системі). Якщо запам'ятовуючому осцилографу забезпечити синхронізацію від передавача, а розгортку встановити на час 2-3 бітових інтервали, то через накопичення даних та нашарування їх одне на одне можливо отримати результат, показаний на рис.3.5.

Головною перевагою застосування ОД є оперативність контролю якості телекомунікаційного цифрового тракту. Для цього застосовується так звана маска інтерфейсу. Маска інтерфейсу найчастіше являє собою полігон із замкнених ліній ромбоподібної форми. Координати кутів для побудови маски задаються в специфікаціях інтерфейсу. Як правило, апаратура для відтворення ОД має у складі вже підготовлені маски основних типів стандартних інтерфейсів [13].

Для визначення якості цифрового тракту передачі сигналів або інтерфейсу, задається якась строго певна маска (на рис.1.1 заповнена зона) в межі якої не має потрапляти жодна лінія форми імпульсів сигналу тестової послідовності, наприклад, на рис.3.6 тест контроль якості каналу - позитивний.

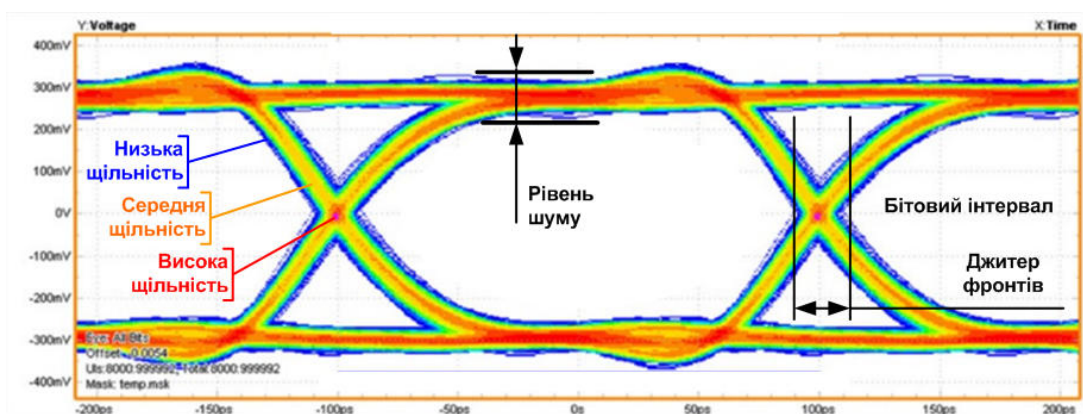


Рисунок 3.6 – Параметри око діаграми

Якщо подивитись на ідеальну ОД, то вона складатиметься із ліній нескінченно малої товщини. На вході приймача лінія ОД розширюється через

наявність лінійних спотворень та завад (шумів). Для визначення рівня шуму необхідно поміряти товщину лінії в тих зонах, де припинилися перехідні процеси (рис.3.6), або іншими словами, в зоні далекій від фронтів (в центрі бітового інтервалу). Найчастіше рівень білого гаусівського шуму (БГШ) є первинним для визначення вторинних показників цифрового тракту. Такі речі натепер електронні обчислювальні осцилографи роблять це автоматично.

На основі отриманої око-діаграми та передбачуваного закону розподілу впливу випадкових завад (шумів) можливо розрахувати передбачувані криві [27], що дають уявлення про залежність тактичних параметрів каналу від вибору параметрів та характеристик складових блоків та сигналів, що поширюються в такому цифровому каналі.

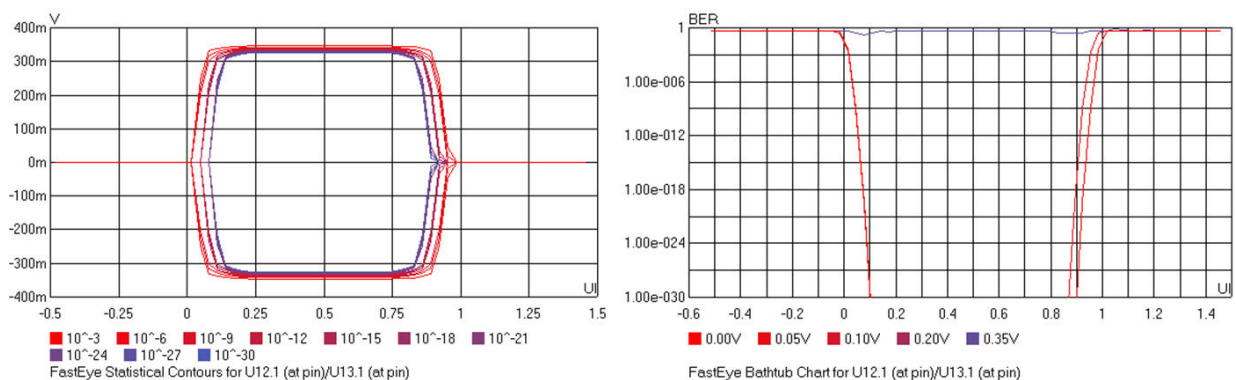


Рисунок 3.7 – Результати обробки око-діаграми: око-глибина (ліворуч) та залежність BER від положення точки тактування –U-крива (праворуч)

Глибина око-діаграми (рис.3.6) може бути побудована як сукупність радіальних перетинів отриманої на практиці або під час моделювання для певної статистики появи помилок. Чим більше час аналізу, тим більше помилок, але менша їх відносна кількість до загальної кількості бітів для будь-якого каналу передачі. В результаті дії таких завад на нескінченно довгому часі аналізу око в око-діаграмі закривається (але треба дуже довго чекати). Характер такого процесу і показує глибина око-діаграми [13].

Для характеристики помилок передачі сигналів в першу чергу важлива точка синхронізації. По замовчуванню точкою синхронізації вважають середину бітового інтервалу, під час відхилення від центру бітового інтервалу зростає можливість виходу точки аналізу стану цифрового сигналу за межі «розкритого ока», що і характеризує U-крива заданого каналу передачі цифрових даних (рис.3.7).

Побудова залежностей позначених на рис.3.7 також можлива засобами імітаційного моделювання, але потребує особливих алгоритмів та підвищеного часу аналізу.

### 3.3 Експоненційна модель плавних переходів

#### 3.3.1 Необхідність апроксимації для проведення імітаційного моделювання

Плавні переходи між провідниками підтримуються прогресивною змієподібною технологією трасування у сучасних САПР [30,34,35], що забезпечують відсутність гострих кутів в топології та оптимізацію радіусів заокруглень, крім того плавні переходи (рис.3.8) в топології провідного рисунку позитивно відбиваються на технології монтажу компонент, послаблюють допуски на формування отворів та мікроотворів, забезпечують більшу гнучкість для гнучких друкованих плат розподіляючи деформації на більшу площу.

Додавання зайвого елемента топології – плавного переходу (рис.3.8) змінює провздожну та поперечну картину електромагнітного поля сигналу, що рухається таким переходом та загалом поліпшує її із точки зору цілісності сигналів. Проведення імітаційного моделювання краще робити у тривимірних спеціалізованих пакетах НВЧ симуляції, але технологічні допуски та невиправдано високий час аналізу за умови великої кількості таких переходів не виправдовує використання тривимірного моделювання,

тому в даній роботі будемо орієнтуватися на САПР аналізу електродинаміки друкованих плат, таких як HyperLynx, які не мають механізмів моделювання плавних переходів, але створити адекватну модель для таких випадків цілком МОЖЛИВО.

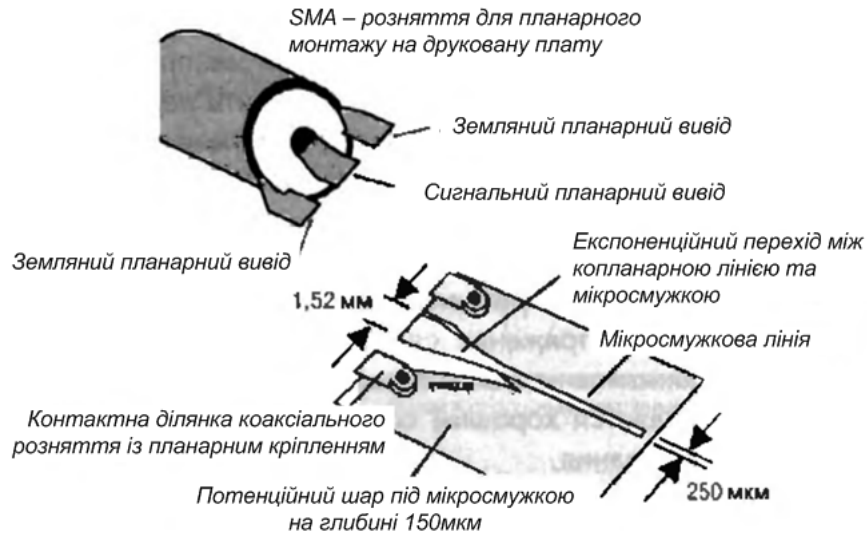


Рисунок 3.8 – Застосування експоненційного плавного переходу стабілізації хвильового опору між коаксіальною та мікросмужковою лініями

Проведення імітаційного моделювання у HyperLynx [13] із застосуванням мультигігабітних драйверів для високошвидкісних друкованих плат вимагає апроксимації плавного переходу прямокутними ділянками смужкових або мікросмужкових ЛП.

### 3.3.2 Модель експоненційного спряження прямокутними ділянками та її доцільність

Із проведених досліджень[36] відомо, що характер плавного переходу між більш ширшим та вузьким елементом провідного рисунку в одному шарі краще виконувати у вигляді експоненційного спряження (рис.3.9):

$$y = \alpha \cdot e^{(\beta x)}, \quad (3.1)$$

де,  $x$  та  $y$  – провздовжна та поперечна координати спряження ;

$\alpha$  та  $\beta$  - амплітуда та швидкість як параметри експоненційного спряження.

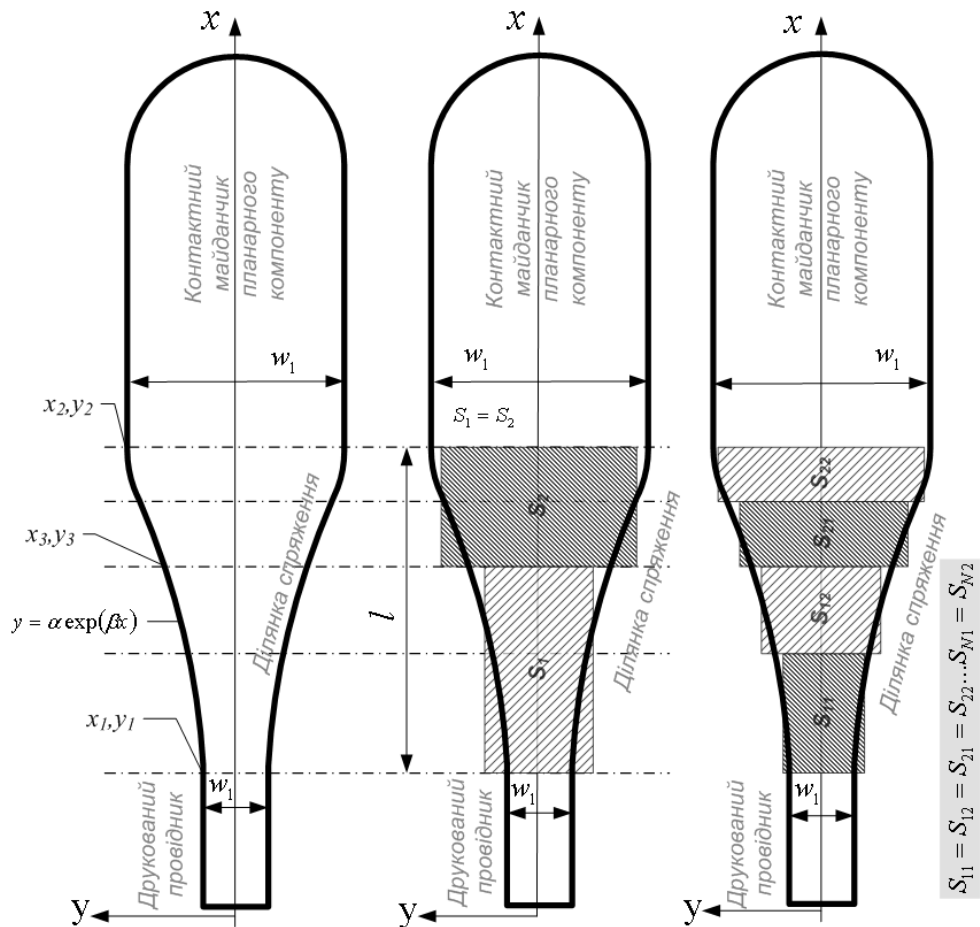


Рисунок 3.9 – Модель плавного переходу : а)параметри; б)апроксимація двома ділянками; в)апроксимація 4-ма ділянками

Розглянемо типову ситуацію спряження двох провідників або різної ширини (рис.3.9) в одному шарі багатошарової друкованої плати. Найбільш часто зустрічається ситуація, коли необхідне спряження тонкого провідника плати із більш ширшим контактним майданчиком для планарного компоненту.

Запропоновано реалізовувати апроксимацію прямокутними ділянками плавного переходу між провідниками таким чином, щоб всі ділянки за умов різної ширини та довжини (висота у всіх однакова) мали однакову площу (рис.3.9 праворуч), а обвідна ширини ділянок змінювалась по

експоненційному закону. Під час аналізу слід визначити розміри таких ділянок і їх кількість. У випадку еквідистантного розташування ділянок за площею вздовж експоненційного переходу кількість електромагнітної енергії, що в них концентрується буде однаковою, що і обумовлює всі позитивні ефекти для електродинаміки і механіки такого плавного переходу.

### 3.3.3 Математична модель апроксимації плавного переходу

Для пошуку кількості необхідних ділянок для апроксимації плавного переходу запропоновано застосувати ітераційна процедура послідовного наближення під час розбиття зони плавного переходу на ділянки однакової площі за принципом половинного ділення. Тобто на першій ітерації вся ділянка плавного переходу апроксимується двома прямокутниками (рис.3.9, по центру), потім кожна із отриманих ділянок знов розбивається на дві ділянки і в результаті маємо вже 4 прямокутні ділянки (рис.3.9 праворуч) тощо, де для  $N$  ітерацій кількість ділянок становить:

$$K = 2^N, \text{ якщо } S_{11} = S_{12} = S_{21} = S_{22} \dots S_{N1} = S_{N2}. \quad (3.2)$$

Після кожної ітерації, проводиться перевірка умови зупинки ітераційної процедури половинного ділення за правилом відповідності лінійних розмірів тим технологіям, що задіяні для виготовлення елементів провідного рисунка.:

$$\Delta \geq \left| l_{(n-1),1} - l_{n,2} \right|; \quad \Delta \geq \left| w_{(n-1),1} - w_{(n-1),1} \right|, \quad (3.3)$$

де  $\Delta$  - мінімальний технологічний допуск або точність виготовлення елементів провідного рисунку плати (натепер, зазвичай, 10..20 мкм );

$l_{(n-1),1}, l_{n,2}, w_{(n-1),1}, w_{(n-1),1}$  - довжини та ширина суміжних прямокутних сегментів провідників до і після ітераційної процедури половинного ділення.

Якщо обидві умови (3.3) виконуються, то ітерації розбиття на ділянки зупиняються і ми отримаємо дані для введення в двовимірний стимулятор електродинаміки. Якщо хоча б одна із двох умов не виконується то кожний сегмент поділу на попередній ітерації розглядається як вихідний для наступної ітерації розбиття.

Отже під час такої дихотомічної прямокутної апроксимації (рис.3.9) слід знайти кількість ділянок, висоту та ширину кожної за заданою шириною провідників спряження та заданою довжиною цього спряження. Розв'язання такої задачі можливе через встановлення параметрів апроксимуючої експоненти через вирішення системи рівнянь:

$$\begin{cases} y_2 = \alpha \cdot e^{(\beta x_2)}; \\ y_1 = \alpha \cdot e^{(\beta x_1)}. \end{cases} \quad (3.4)$$

Застосовуючи для (3.4) простий сумарно-різницевий метод маємо параметри експоненти для апроксимації плавного переходу за умови обраної системи координат (рис.3.9):

$$\alpha = \frac{y_1 - y_2}{e^{(\beta x_1)} - e^{(\beta x_2)}}; \quad \beta = \frac{\ln(y_2/y_1)}{l}; \quad (3.5)$$

Якщо відомі коефіцієнти експоненційної апроксимації то легко визначити і площу експоненційного плавного переходу для наступної ітераційної процедури її розбиття:

$$S_0 = \int_{x_1}^{x_2} \alpha e^{(\beta x)} dx = \frac{\alpha}{\beta} [e^{(\beta x_2)} - e^{(\beta x_1)}]. \quad (3.6)$$

Під час першої ітерації знаходимо значення деякої координата  $x_3$ , в якій будуть межувати два сегмента рівновеликої площі (див. рис.3.9 центр). Різниця між координати по довжині  $x_3 - x_1 = l_1$  та  $x_2 - x_3 = l_2$  буде складати довжину першої ділянки та другої ділянки після розбиття. Координату  $x_3$  знаходять через розв'язання інтегрального рівняння:

$$\frac{S_0}{2} = \int_{x_1}^{x_3} \alpha e^{(\beta x)} dx, \quad (3.7)$$

де рішення його наступне:

$$x_3 = \ln \left[ \frac{\beta S_0}{2\alpha} + e^{(\beta x_1)} \right] / \beta; \quad y_3 = \alpha e^{(\beta x_3)}. \quad (3.8)$$

Отже параметри ширини ділянок після розбиття на етапі ітерації будуть наступні:

$$w_1 = S_0/l_1; \quad w_2 = S_0/l_2. \quad (3.9)$$

Як правило ширина провідника складає близько 150мкм, за технологічних допусків у 20мкм, кількість необхідних ітерацій складає від 3 до 5, що дає максимум 32 сегмента мікросмужкових ліній для прямокутної апроксимації експоненційного плавного переходу. Для первинних досліджень кількість сегментів, що дорівнює 4 цілком достатньо для оцінювання впливу на ЦС.

### 3.4 Дослідження моделі для диференційних ліній

#### 3.4.1 Аналіз необхідної кількості ділянок

Для імітаційного моделювання слід наперед провести підготовку даних, за запропонованою аналітичною моделлю апроксимації рівновеликими прямокутними ділянками за такими напрямками:

1. На основі формул (3.1) – (3.9) визначитись із кількістю необхідних ділянок для апроксимації, виходячи із точності виготовлення елементів провідного рисунку для високих класів точності друкованих плат (4-5) клас.

2. За кількістю ділянок визначити параметри ділянок спряження для найбільш характерних типів плавних переходів на друкованих платах.

3. Запропонувати модель та сформувану найбільш типову коло із диференційною лінією передачі типової довжини та провести її імітаційне моделювання порівняно із аналогічною лінією із відсутністю плавних спряжень.

Для вирішення питання із кількістю прямокутних сегментів для апроксимації складена у середовищі Matlab програма (див. додаток В), що дозволяє визначити мінімальну кількість ділянок із умови (3.3). Вхідні змінні програми представлені в таблиці 3.1. Всі лінійні розміри задаються у мікрометрах.

Робота програми ґрунтується на аналітичних співвідношеннях (3.1)-(3.9) представлених вище. Алгоритм програми розраховує необхідну кількість ділянок (до 100) однакової площі, перевіряє на виконання умови відповідності лінійних розмірів (висоти та ширини) суміжних прямокутних ділянок технологічним допускам та визначає кількість через пошук мінімального значення кількості ділянок серед обрахованих значень.

Таблиця 3.1 – Пояснення змінних до програми обчислення мінімальної кількості ділянок апроксимації

№	Змінна	Призначення	Примітки
		Вхідні дані	
	Y2	Вертикальна координата другого провідника	Напівширина
	Y1	Вертикальна координата першого провідника	Напівширина
	X1	Початкова горизонтальна координата першого провідника	
	X2	Кінцева координата зони спряження	$L = X2 - X1$ Іовжина спряження
	delta	Максимальні технологічні допуски для виготовлення елементів провідного рисунку друкованої плати	
	S0	Загальна площа спряження	
	S0n	Площа одного сегменту спряження	
	N	Кількість ділянок спряження	Змінюється
	xx	Масив горизонтальних координат прямокутних ділянок спряження	N+1
	yy	Масив вертикальних координат прямокутних ділянок спряження	
	Mark	Матриця розрахованої кількості ділянок спряження	[N+1: N+1]
	ee	Мінімальне значення кількості ділянок	

Для розрахунку обрано найбільш типові зони плавних переходів:

1. Плавний перехід від типової мікросмужкової лінії передачі шириною сигнального провідника 150мкм до планарного контактного майданчика шириною 350 мкм, що відповідає 4 класу точності виготовлення друкованих плат.

2. Плавний перехід від типової мікросмужкової або смужкової лінії передачі до перехідного отвору діаметром 700мкм, що відповідає найбільш типовій конфігурації лінії передачі (в тому числі і диференційної лінії): зовнішній шар плати – внутрішній шар- зовнішній із встановленням на

планарні контактні майданчики мікросхем із мультигігабітними драйверами, в тому числі і для передачі сигналів синхронізації.

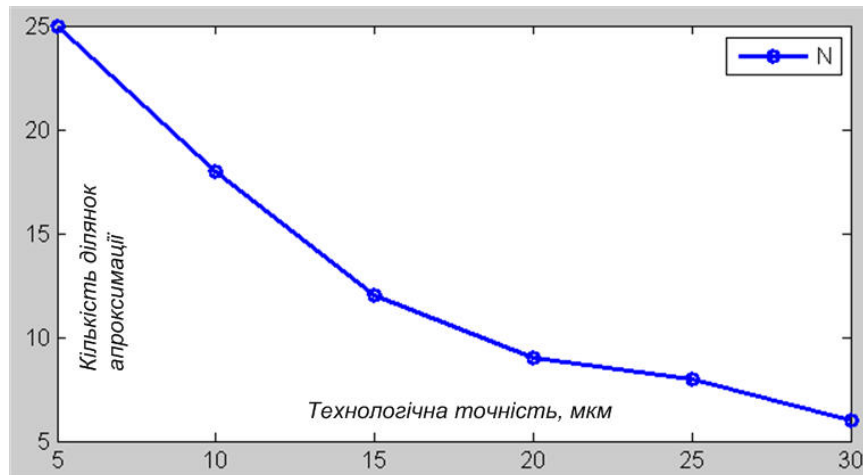


Рисунок 3.10 – Результати розрахунку кількості прямокутних ділянок апроксимації для плавного переходу між провідниками 150 мкм та 500 мкм довжиною 500, 1000, та 1500 мкм (провідник – планарний майданчик)

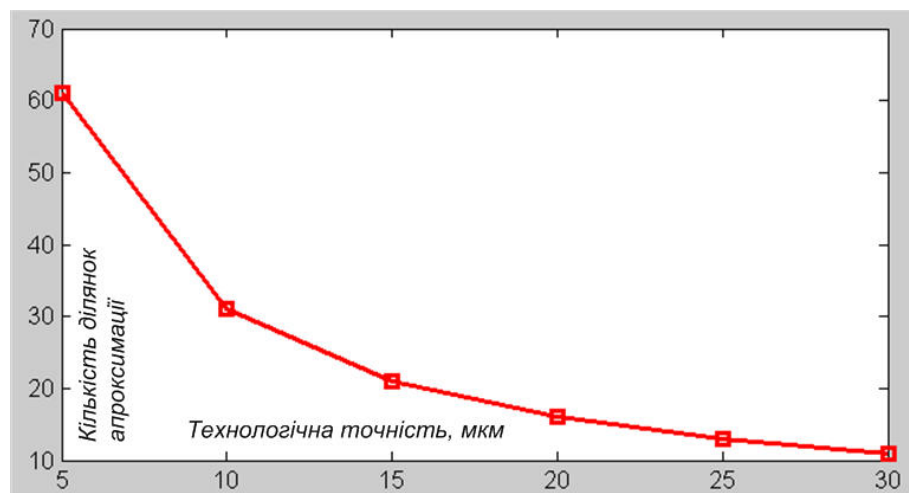


Рисунок 3.11 – Результати розрахунку кількості прямокутних ділянок апроксимації для плавного переходу між провідниками 100 мкм та 700 мкм довжиною 500, 1000, та 1500 мкм (провідник – перехідний отвір)

Загальними рекомендаціями [24] для формування ділянок плавного спряження рекомендовано довжину ділянки спряження обирати від 50% до 300% від значення ширини більшого провідника зони спряження.

Численними розрахунками встановлено, що кількість ділянок спряження практично не залежить від обраної довжини ділянки спряження в заданих межах, тому розрахунки проводились для середнього значення ділянки спряження у 1мм. Таким чином можливо обрати однакові розміри зони спряження по довжині і під час імітаційного моделювання. Отримані результати по кількості ділянок представлено на рис.3.10 (для першого випадку аналізу) та на рис.3.11 для другого.

За результатами проведених програмних розрахунків можливо зробити наступні висновки:

1. Кількість прямокутних сегментів однакової площі для апроксимації плавного спряження в середовищі імітаційного моделювання Hyperlynx приблизно експоненційно зростає із покращенням точності виготовлення елементів провідного рисунку друкованої плати.

2. Для проведення моделювання спряження провідник – провідник різної ширини із типовою точністю близько  $\pm 15\text{мкм}$ , достатньо 6 ділянок спряження, а для плавного переходу провідник – контактний майданчик близько 10 ділянок. Різниця у кількості ділянок спряження пояснюється суттєво більшою шириною провідників.

#### 3.4.2 Встановлення параметрів геометрії ділянок спряження

Ділянки для апроксимації плавного переходу мають вигляд прямокутників, що складено впритул один до одного за порядковими номерами. Площа прямокутників однакова, а довжина та ширина – різні та визначаються на основі експоненційної апроксимації по двом кінцевим точкам спряження.

Для розрахунку та передачі цих параметрів в систему імітаційного моделювання Hyperlynx розроблений алгоритм та програма (див. додаток Б)

що дозволяє отримати ширину та довжину сегментів. Вхідні та вихідні змінні програми наведено в таблиці 3.2.

Таблиця 3.2 – Пояснення змінних до програми обчислення довжини та ширини ділянок спряження плавного переходу

№	Змінна	Призначення	Примітки
	Y2	Вертикальна координата другого провідника	Напівширина
	Y1	Вертикальна координата першого провідника	Напівширина
	X1	Початкова горизонтальна координата першого провідника	
	X2	Кінцева координата зони спряження	$L = X2 - X1$ довжина спряження
	S0	Загальна площа спряження	
	S0n	Площа одного сегменту спряження	
	N	Наперед задана кількість прямокутних ділянок плавного переходу	
	xx	Масив горизонтальних координат прямокутних ділянок спряження	N+1
	yy	Масив вертикальних координат прямокутних ділянок спряження	
	dd	Масив довжини ділянки	[N]
	ww	Масив ширини ділянки	[N]

Алгоритм використовує співвідношення (3.2) із видачею на екран Matlab рядків, що відповідають розмірам прямокутних ділянок однакової площі. Розрахунки геометричних розмірів ділянок проводились для двох випадків спряження провідник-провідник та провідник – контактний майданчик, результати розрахунків представлено в таблиці 3.3. та таблиці 3.4. Всі розмірності лінійних розмірів подано у мкм, точність формування ділянок обрана типовою -  $\pm 15 \mu\text{км}$ . Значення площі може відрізнятись через заокруглення лінійних розмірів до цілого значення в межах не більше декількох відсотків, що набагато менше за середню точність дотримання стабільності хвильового опору під час виготовлення друкованих плат у  $\pm 5\%$ .

Таблиця 3.3 – Параметри прямокутних сегментів для апроксимації ділянки плавного переходу 1мм між провідником 0,15мм та перехідним (контактним) майданчиком 0,7мм, точність 30мкм

Параметр	Номер сегменту									
Довжина, мкм	1	2	3	4	5	6	7	8	9	10
Довжина, мкм	203	154	125	104	90	79	70	64	58	53
Ширина, мкм	176	231	287	342	397	452	507	562	617	672

Таблиця 3.4 – Параметри прямокутних сегментів для апроксимації ділянки плавного переходу 1мм між провідником 0,15мм та перехідним (контактним) майданчиком 0,35 мм, точність 30мкм

Параметр	Номер сегменту				
Довжина, мкм	1	2	3	4	5
Довжина, мкм	279	225	189	163	143
Ширина, мкм	169	209	249	290	330

За результатами проведених обчислень лінійних розмірів ділянок можливо зробити наступні висновки:

1. Отримані лінійні розміри ділянок відповідають дотриманню головного правила апроксимації – еквідистантності площі ділянок, де переважно зосереджено електромагнітне поле смужкової або мікросмужкової лінії передачі.

2. Лінійні розміри відповідають ступінчастій зміні хвильового опору в зоні спряження, що сприяє покращенню цілісності цифрових сигналів та зменшенню кількості бітових помилок для мультигігабітних інтерфейсів, що розташовуються на друкованих платах та вимагають особливо прискіпливого відношення до топології провідників під час передачі сигналів.

3. Розроблені програми дозволяють підготувати дані для передачі в систему 2D імітаційного моделювання із метою дослідження впливу наявності плавних спряжень на ЦС не тільки для вказаних типів спряжень але і для інших варіантів, наприклад, для спряження під час Т-подібних з'єднань.

## 4 ІМІТАЦІЙНА МОДЕЛЬ ТА ЇЇ ДОСЛІДЖЕННЯ

### 4.1 Моделі структури та ліній багатошарових плат

#### 4.1.1 Ланки багатошарової структури друкованої плати

Багато проблем у високошвидкісному топологічному дизайні можливо вирішити ще до трасування, забезпечивши для певних груп провідників застосування певних ланок у структурі багатошарової плати. Кожна ланка складається із одного або декількох шарів металізації, діелектрика та препрегу (матеріалу, що є діелектриком та виконує функцію компаунда під час пресування плати в монолітний блок) [51].

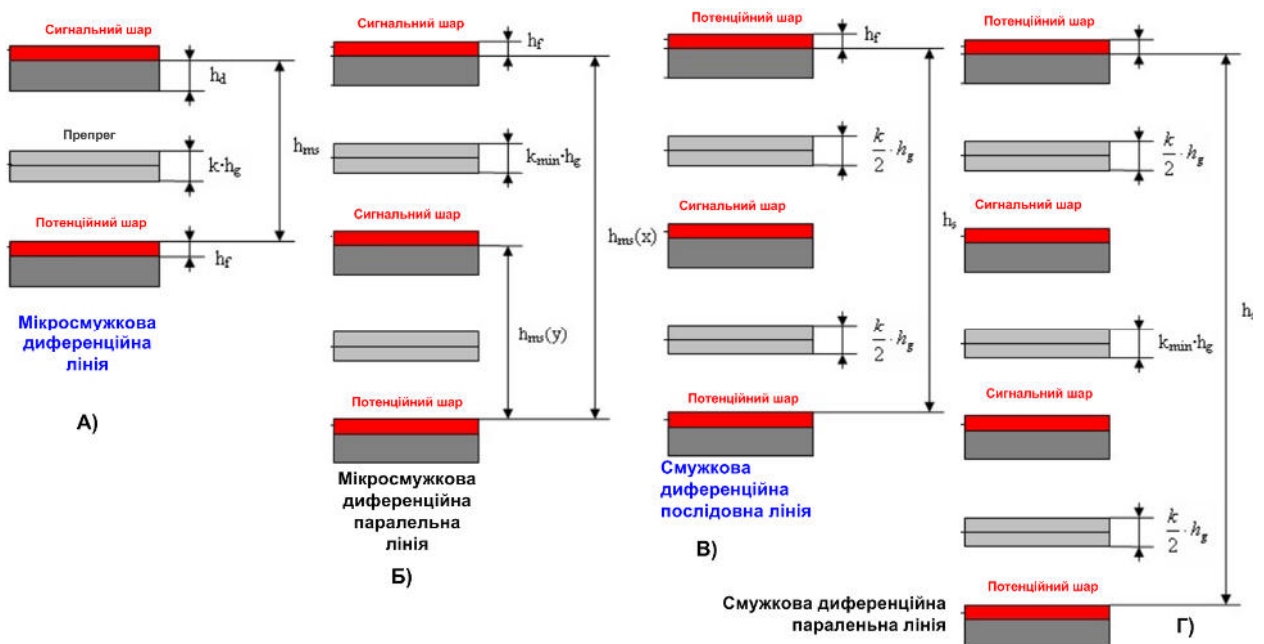


Рисунок 4.1 – Базові типи ланок для диференційних ліній

Під час проектування ланок вже розглядаються шляхи протікання прямого та зворотного струму та виділяються сигнальні та потенційні шари (шари живлення). Прямий струм протікає по сигнальному провіднику, а зворотний по шарі живлення [14]. Зона протікання зворотного струму на

потенційному провіднику завжди більша, завдяки суцільній або сітчастій металізації.

Тому важливим етапом перед початком трасування високошвидкісних багатошарових плат є ретельне компонування і сигнально потенційних ланок, або, як кажуть трасувальники, налаштування стеку шарів. В першу чергу налаштування стеку шарів дозволяє реалізувати ланки для прокладання трас із різним хвильовим опором. Загалом мінімальна кількість ланок для формування стеку шарів багатошарової плати дорівнює чотирьом із точки зору топології розміщення (рис.4.1).

Найбільш часто застосовують ланки двох типів (рис.4.1А), та (рис. 4.1В), застосування інших типів ланок спряжено із високими конструкторсько-технологічними вимогами та нестабільністю хвильового опору, хоча вони забезпечують більшу щільність монтажу мікросхем на платі [3]. Надалі будемо розглядати самі ці два типи ланок.

Найбільш простою із різних точок зору є ланка на основі одного сигнального та одного потенційного шару, що застосовується для формування диференційних мікросмужкових ліній на верхньому та нижньому боках плати. ХО лінії визначається як функція від діелектричних параметрів середовища, геометрії провідників, відстані між шарами та їх товщини (параметри позначено на рис.4.1) . Якщо задатись необхідним значення хвильового опору , що має забезпечувати ланка, то відстань між потенційним та сигнальним шарами визначатиметься як:

$$\begin{aligned} h_{ms} &= 0,66(0,8w + t)e^{\left(\frac{Z\sqrt{\epsilon_{ff}}}{60}\right)}; \\ \epsilon_{ff} &= 0,46\epsilon_r + 0,67, \end{aligned} \quad (4.1)$$

де,  $\epsilon_{ff}$  - ефективна (середня) діелектрична проникність між шарами металізації;

$\varepsilon_r$  - відносна діелектрична проникність діелектриків між шарами металізації.

Якщо ХО набуває типового значення у 50 ом, вираз (3.1) буде мати вигляд:

$$h_{ms} = 0,66(0,8w + t)e^{(0,83\sqrt{\varepsilon_{ff}})}. \quad (4.2)$$

Кількість шарів препрегів, що необхідно застосувати для такої ланки визначається як (див.рис.1.1А):

$$k = (h_{ms} - h_d)/h_g. \quad (4.3)$$

Якщо провести аналіз співвідношень за умови , що мінімальна ширина провідника дотримана на рівні високих класів точності (0,1мм), то можливо зробити висновок, що регулювання значення хвильового опору можливе за допомогою лише встановлення певної кількості прокладок-препрегів, тобто дискретним чином[3].

Найбільш доцільним із точки зору отримання найбільшої швидкості передачі сигналів із одночасною стабільністю та мінімальною вартістю є використання для мультигігабітних інтерфейсів ланки рис.4.1 В. Така ланка призначена для прокладання або поодиноких ЛП або ДЛП із найкращими властивостями щодо перехресних спотворень завдяки тому, що сигнальні провідники «затиснуто» між двома потенційними шарами [4,11].

Смужкова ланка рис.4.1 В має цілу низку позитивних властивостей. По-перше, вона забезпечує можливість прогнозувати значення хвильового опору ще на етапі проектування, що чітко підтверджується наступним технологічним контролем. Крім того, ланка топологічно симетрична відносно сигнального провідника: в кожному проміжку між шарами діелектриків із металізацією розташовується однакова кількість шарів препрегів і ХО залежить від відстані  $h$ .

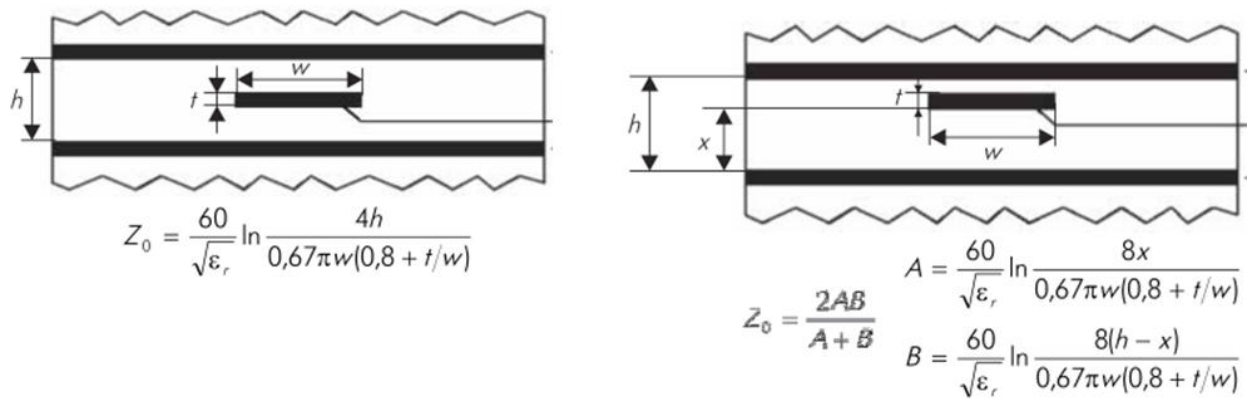


Рисунок 4.2 – Поперечна топологія і розрахункові співвідношення для простого хвильового опору мікросмужкової (ліворуч) та смужкової (праворуч) друкованої лінії передачі

Що стосується невеликої реальної асиметрії сигнального провідника відносно потенційних шарів, то це слабо впливає на ХО, що забезпечується такою структурою. Для хвильового опору  $Z = 50$  Ом відстань між потенційними шарами, що задає фактично габарити самої ланки і товщину плати розраховується саме за (3.1).

Таким чином структура плати для мультигігабітних інтерфейсів складається із ланок двох типів: максимум двох ланок типу рис.4.1А, та ланок типу рис.4.1В. Теоретично можливо комбінувати ланки різними способами, але практично стек шарів будується із певною симетрією і кількість шарів вже плати визначається кількістю шарів металізації. Тому шаровість плати завжди є парним числом, наприклад, 4, 6, 8, 12 [6].

Однак значна кількість шарів збільшує товщину плати, та утруднює технологічний процес її виготовлення, тому часто для багатошарових плати не застосовують кількість шарів більше 12, що передбачає застосування від 2 до 6 ланок різних типів.

Проектування шарової структури (див. рис.В.1) покладається на сучасні САПР та проводиться переважно вручну за допомогою спеціалізованих або вбудованих в пакет програм проектування друкованих плат калькулятор [1].

#### 4.1.2 Правила прокладання ліній із комплементарними сигналами

Диференційна передача сигналів передбачає наявність двох комплементарних сигналів у провідниках лінії, тобто із однаковою амплітудою і фазовим зсувом на  $180^\circ$ . Один із сигналів часто називають позитивним (прямим, додатним, неінверсним), а другий - негативним (інверсним, від'ємним, парафазним) [13].

По перше, під час трасування друкованих диференційних провідників пари важливо, щоб обидві провідника пари були однакової довжини, а відстань між ними не змінювалась. Використовуючи приклад, розглянемо кілька важливих концепцій диференціальної розводки. На рис.4.3 представлена типова диференційна двопроводна шина материнської плати, прокладена виводами спеціалізованої мікросхеми і конектором підключення плати пам'яті. Кожен провідник дифпару на своєму має два перехідних отвори і серпантинну ділянку примусового вирівнювання (подовжування) геометричної довжини для узгодження часу доставки сигналів порівняно із іншими лініями.

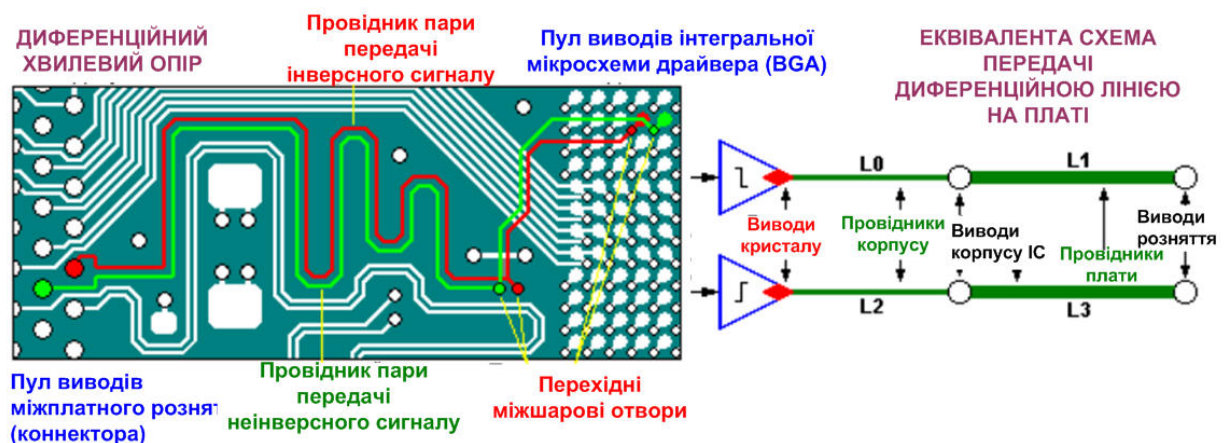


Рисунок 4.3 – Фрагмент топології материнської плати із прокладеною диференційною лінією передачі(ліворуч) та її еквівалентна схема (праворуч)

Трасування диференційної пари (рис.4.3) виконано із урахуванням кількох правил трасування [11,13,38]:

- виводи мікросхем та розняття, що використовуються для передачі або прийому дифсигналів пари провідників, розташовуються максимально близько один від одного;

- на кожному окремо взятому шарі багат шарової плати розміщено частини лінії однакової довжини;

- відстань між провідниками диференційної шини зберігається на різних шарах однаковою;

- під час переходу із шару в шар відстань між майданчиками перехідних отворів мінімальна і не перевищує відстані між шинами, якщо це можливо;

- серпантинна ділянка обох провідників парі сформована таким чином, щоб за рахунок вигинів реалізовувалась однакова затримки поширення сигналів.

Обрізка кутів відповідно правилам ортогонального трасування під кутом у половину прямого кута і забезпечення однакової довжини пари провідників дифінтерфейсів вимагає особливої зосередженості проектувальника.

Відмітимо, що крім провідників на ДП, в межах корпусу мікросхеми також розташовані провідники що поєднують кристал та вивід. Кожен із таких провідних з'єднань всередині корпусу може мати різну довжину та електричні параметри, що може вносити суттєву корекцію в прокладання диференційних провідників. Отже загальна геометрична довжина має бути продумана, що загальна довжина провідників дифпарі має бути продумана з точки зору зменшення різниці в довжинах окремих провідників [13].

Численні вимірювання та моделювання ДЛП показують, що зазвичай поблизу від виводів розняття провідники диференційної пари втрачають паралельність, що різко змінює їх ХО, тому зону де паралельність втрачається слід мінімізувати, що і є завданням правильної топології .

В переважній більшості застосовують диференційні пари із слабким зв'язком між окремими лініями. В цьому випадку диференційний XO дорівнює доданку диференційних опорів окремих провідників, як окремих (не диференційних) ЛП. І, навпаки, коли дві траси дифпари розташовані близько одне від одного і електромагнітна взаємодія між ними більше зв'язку між окремими провідниками і потенційним шаром, то це означає, що провідники пари сильно пов'язані і XO є меншим за доданок окремих хвилевих опорів. Сильний зв'язок автоматично реалізується для паралельної диференційної пари, що взаємодіє через широкий бік смужки друкованого провідника. Сильний зв'язок дуже чутливий до геометрії відносного розташування провідників і правилами трасування його припускають застосовувати лише для щільних проектів.

## 4.2 Імітаційні моделі каналів із ділянками плавних переходів ліній

### 4.2.1 Моделі компонентів каналу із мікросмужковою лінією передачі

В мікросмужковій диференційній лінії передачі з'єднання між драйверами приймача та передавача реалізовано без перехідних отворів на верхньому або нижньому боці друкованої плати. При цьому для проведення імітаційного моделювання слід сформувати або обрати такі типи моделей (рис.4.4).

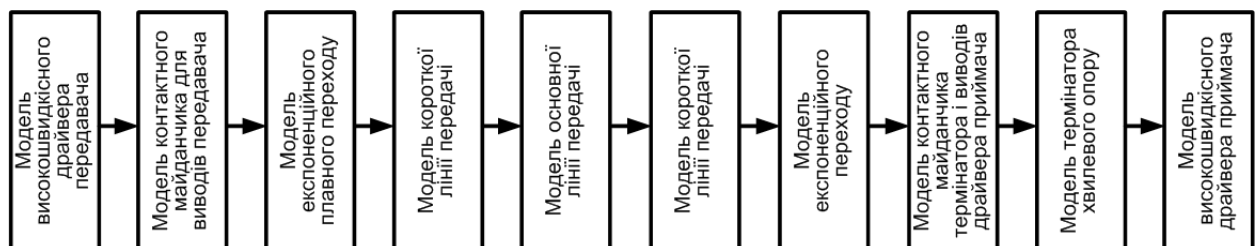


Рисунок 4.4 – Необхідний стек моделей для проведення імітаційного моделювання поодинокі лінії

Розглянемо коротко призначення та особливості застосованих моделей цифрового диференційного каналу зв'язку (див. додаток В).

Модель драйвера передавача (див. рис. В.1) задає можливість в першу чергу забезпечення швидкості зростання фронтів, та врахування вихідних опорів для роботи на швидкісну лінію передачі.

Модель контактного майданчика (див. рис. В.4) обрана таким чином, щоб забезпечити встановлення поряд розташованих виводів інтегральної мікросхеми із кроком у 0,5мм, що є типовим для мініатюрних корпусів планарної технології встановлення та пайки компонент.

Модель плавного експоненційного переходу (див. табл.3.3 та рис.В.7) складається із прямокутних ділянок реалізується таким чином, щоб вісь провідника наступної короткої лінії передачі співпадала із віссю попередньої, тобто таким чином реалізується глобальна симетрія провідників із відстанню між осями провідників 0,5мм, що відповідає можливій сітці трасування для високоточних друкованих плат або відстанню між провідниками за умови змісподібного трасування.

Модель короткої лінії передачі (див. рис.В.7) являє собою невелику ділянку спряження, що моделює, наприклад, обов'язкове відведення лінії передачі від корпусу драйвера, обрана таким чином, щоб забезпечувати слабкий електродинамічних зв'язок між двома провідниками диференційної лінії та такий, що забезпечує диференційний опір близький до 100Ом, за умови опору кожного провідника у 50 Ом.

Модель основної лінії передачі (див. рис.В.5) введена для зручності керування довжиною основної ділянки лінії. Всі параметри основної лінії передачі крім довжини встановлюються такими, як і для короткої лінії передачі.

Модель термінатора у вигляді R або RC кола для кожної парціальної лінії передачі складається із значення опору, що дорівнює опору в 50 Ом

(ємності в  $10\text{нФ}$ ) та паразитних параметрів, що для чистоти експерименту встановлено мінімальними.

Модель високошвидкісного драйвера приймача (див. рис.В.2) побудована на основі драйвера із високим вхідним опором за CMOS технологією.

Завдяки «тонкому впливу» наявності плавних переходів, паразитні параметри драйверів та термінаторів обрано мінімальними. Під час переходу до зміни довжини основних ліній також автоматично розраховувались значення термінуючих резисторів.

#### 4.2.2 Критерій для порівняльного аналізу плавних переходів

Оптимізація застосування плавних переходів відбувається за двома параметрами: величина бітового інтервалу по відношенню до інерційних можливостей драйвера ( $t$ ) та довжина основної ділянки лінії передачі ( $L$ ). В якості високошвидкісного драйвера передавача обрано модель із тривалістю фронту  $0,1\text{нс}$  та  $0,05\text{нс}$  (див. рис.В.6). Такі високі значення швидкості зміни фронту необхідні для врахування мікроефектів під час впливу наявності плавного переходу на ЦС[27].

Вихідною величиною для аналізу була обрана величина відношення ширини ОД до розмаху ОД для лінії передачі із плавним переходом та без плавного переходу під час відносної зміни бітового інтервалу до тривалості фронту (див. рис.В.1, рис.В.6). Розрахунки проводились із урахуванням затухання в диференційній лінії передачі в межах бітових інтервалів  $0,1\dots0,5\text{нс}$ , що орієнтовно відповідає тактовим частотам високошвидкісних ПСІ у  $1\dots5\text{ГГц!!!}$

Середній час обрахунку одного значення складав до  $15\text{хв}$ , подальше збільшення частот та інтервалів відносно вказаних приводило до необґрунтовано великих витрат часу досліджень.

За критерій аналізу обрано відсоткову різницю, що визначалась як:

$$K = 100\% \left[ w_1/w_{1\max} - w_2/w_{2\max} \right], \quad (4.4)$$

де  $w_1/w_{1\max}$ ,  $w_2/w_{2\max}$  - відношення ширини ОД у точці, що визначає половину бітового інтервалу до розмаху бітового інтервалу для випадку плавного переходу та звичайного переходу.

Критерій (4.4) використовує параметр ширина око-діаграми для формування свого значення як відсоткової різниці відносних значень ширини до розмаху око-діаграми для випадків застосування плавних спряжень і під час відсутності такого за умови застосування лінії однакової довжини для двох імітаційних моделей. Ділянка плавного спряження в «звичайній моделі» замінюється на ділянку лінії передачі.

Доцільність застосування подібного критерію можливо обґрунтувати тим, що середня ширина ділянки плавного спряження має більше значення, а отже втрати під час затухання в ній будуть меншими, та слід очікувати більші значення розмаху око діаграми та відповідні більші значення дальності передачі, що впливає на загальний розмах око-діаграми, а плавний перехід від ділянки із різною шириною забезпечить збільшення ширини ОД за таких умов. Слід також зважити на те, що ділянки плавного спряження можливо вважати квазізосередженими елементами з точки зору передачі високошвидкісних сигналів як по поодиноким так і по диференційним лініям передачі.

### 4.3 Порівняльні дослідження створених імітаційних моделей

#### 4.3.1 Дослідження цілісності сигналів поодинокі мікросмушкової лінії із плавними переходами

Результати аналізу (рис.4.5) за критерієм (3.3) проводились для довжини основної лінії у 5см, загальна довжина мікросмушкової лінії передачі склада 6,4см, повна імітаційна модель якої представлена на рис. В.7.

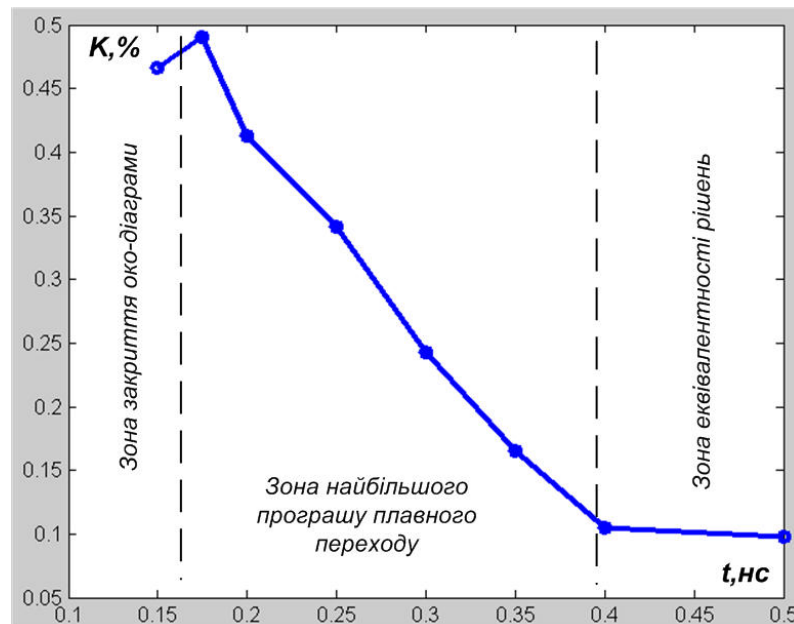


Рисунок 4.5 – Результати дослідження мікросмушкової лінії передачі (5 см) із апроксимацією плавного переходу порівняно із аналогічною лінією без плавних переходів

В результаті проведених досліджень (рис.4.5) встановлено:

1. Визначено не доцільність застосування плавних переходів для високошвидкісних інтерфейсів на поодиноких мікросмушкових для бітових інтервалів 0,15...0,4 нс, що відповідає швидкостям передачі 2,5...6,6Гбіт/с, за умови застосування драйверів із швидкістю зміни фронту у 0,1нс.

2. Під час дослідження виявлено, що на залежності критеріальної похибки (4.4) можливо виділити три характерні зони: зона закриття ОД, де робота високошвидкісного інтерфейсу спряжена із значними помилками; оптимальну зону, де не доцільне застосування експоненційного переходу між провідниками різної ширини та зону впливу затухання та випадкових завод та сторонніх ефектів, де виконання плавних переходів замість безпосереднього контакту не дає результату на практиці.

3. Загальний відємний ефект від використання плавних переходів для поодиноких мікросмужкових ЛПІ можливо оцінити як деяке погіршення, я цілісності сигналів за параметром око-ширини в оптимальній зоні до 0,5%.

#### 4.3.2 Дослідження цілісності сигналів диференційної мікросмужкової лінії із плавними переходами

Модель диференційної лінії передачі із елементами плавного спряження (див. рис.В.8) мають аналогічні складові (див.рис.4.4) за винятком повністю симетричного диференційного каналу із диференційними драйверами із вбудованими термінаторами 50Ом.

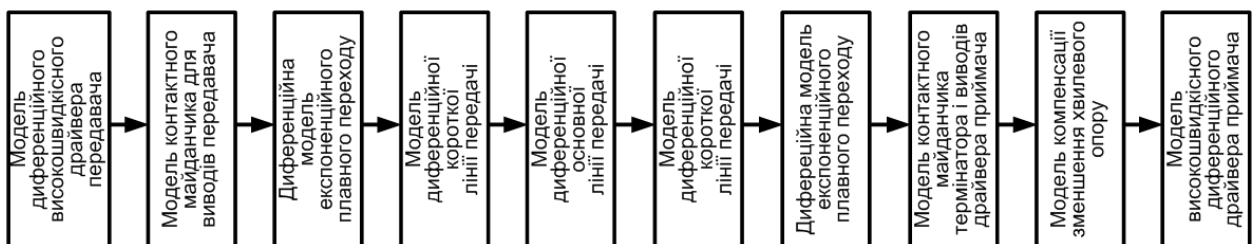


Рисунок 4.6 – Схема передачі сигналу через парціальні моделі диференційної лінії на модулі 1-го структурного рівня

В такому випадку всі лінії передачі розглядаються як паралельні лінії із слабким зв'язком вздовж короткого боку друкованого провідника. Стек шарів

та парціальні моделі драйверів диференційних провідників також залишаються незмінними відносно попереднього моделювання (рис.4.4).

Вхідні дані для моделювання для порівняння залишимо незмінними як у попередньому пункті, критерій цілісності сигналів також залишається незмінним за (4.4). Результати моделювання представлені на рис.4.7.

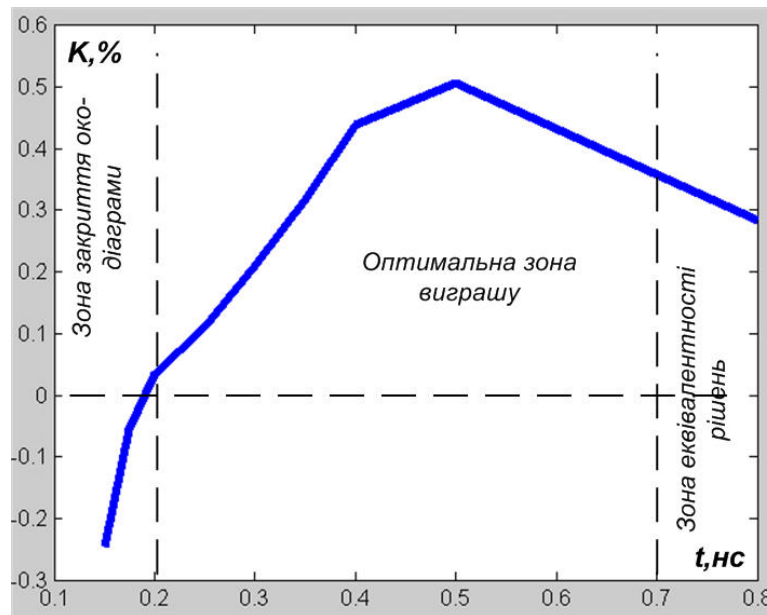


Рисунок 4.7 – Результати дослідження диференційної мікросмужкової лінії (5см) передачі із апроксимацією плавного переходу порівняно із аналогічною лінією без плавних переходів

В результаті імітаційного моделювання мікросмужкової диференційної лінії передачі із плавними переходами на межі ділянок із різними хвилевими опорами (рис.4.7) встановлено:

1. Встановлена доцільність застосування плавних спряжень для високошвидкісних інтерфейсів на диференційних мікросмужкових лініях передачі для бітових інтервалів  $0,2 \dots 1$  нс, що відповідає швидкостям передачі  $1 \dots 5$  Гбіт/с, за умови застосування драйверів із швидкістю зміни фронту у  $0,1$  нс.

2. Під час імітаційного моделювання на графіку критеріальної похибки (див. рис.4.7) також можливо виділити три ділянки: зона закриття ОД, де робота послідовного диференційного інтерфейсу спряжена із зростанням бітового коефіцієнту помилок; оптимальну зону виграшу, де доцільне застосування експоненційного спряження між провідниками різної ширини та зону еквівалентних рішень, де виконання плавних переходів замість безпосереднього контакту не дає суттєвих переваг в сенсі покращення цілісності сигналів.

3. Загальний додатний ефект під час використання плавних спряжень для диференційних мікросмужкових ЛП реалізується для бітового інтервалу що близький до 500пс, і це можливо охарактеризувати як покращення цілісності сигналів за параметром око-ширини до 0,5%.

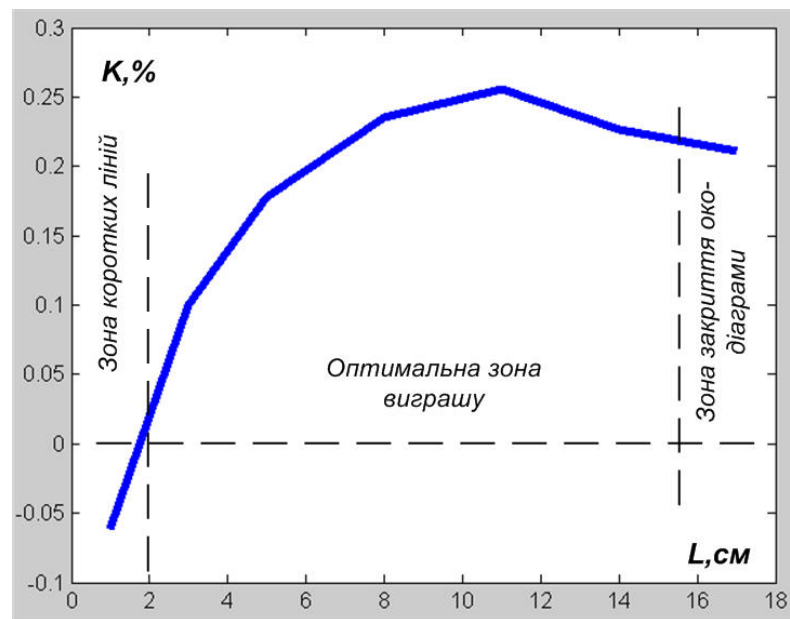


Рисунок 4.8 – Результати дослідження диференційної мікросмужкової лінії передачі для бітового інтервалу 400пс (2,5ГГц) із апроксимацією плавного переходу порівняно із аналогічною лінією без плавних переходів для основних ділянок різної довжини

Загалом результат покращення цілісності є незначним, але стабільним як під час зміни бітового інтервалу (рис.4.8), так і під час зміни довжини над високошвидкісної структури для передачі даних (рис.4.8), і є корисним

особливо в умовах гнучких друкованих плат, де наявність плавних спряжень також забезпечує поліпшені механічні характеристики гнучкості та надійності. Особливо це важливо для зовнішніх шарів плати.

#### 4.3.3 Дослідження цілісності сигналів диференційної мікросмужкової лінії із плавними переходами та перехідним отвором

Для побудови повної імітаційної моделі мікросмужкової лінії передачі із наявністю перехідних отворів (див. рис.В.10) використовується більша кількість парціальних моделей (рис.4.9), через те, що застосування мікросмужкових ліній можливе лише у верхньому або нижньому боці плати, звідки витікає необхідність застосування наскрізного перехідного отвору між суміжними зовнішніми плоскими боками друкованої плати.

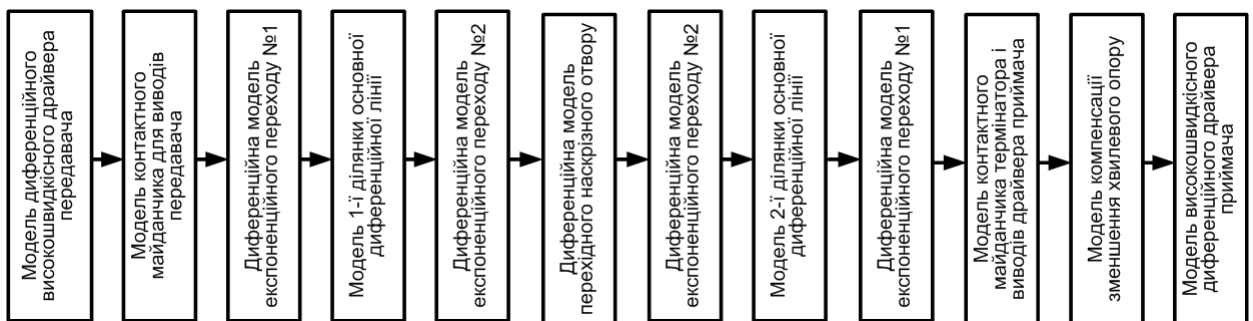


Рисунок 4.9 – Схема передачі сигналу через парціальні моделі диференційної лінії із наскрізним переходом на інший бік плати на модулі 1-го структурного рівня

Встановлення наскрізного отвору також вимагає додавання окремої моделі отвору, і не просто отвору, а диференційного отвору. Можливість складання моделей таких отворів в системі Hyperlynx присутня, де отвір моделюється короткою лінією передачі із певними, найчастіше

зосередженими параметрами ємності та індуктивності, із яких можливо отримати і значення хвильового опору.

Через наявність контактних майданчиків наскрізний отвір характеризується збільшеною ємністю по відношенню до потенційних шарів друкованої плати, а значить зменшеним хвильовим опором, що зазвичай є вдвічі-втрічі меншим за типовий опір мікросмужкової лінії у 50 Ом. Зменшений опір утворює дві суттєві ділянки неузгодженості, що призводить до появи завад типу «дзвін» та порушення цілісності сигналів через закриття око-діаграми у вертикальній площині.

Діаметр контактного майданчика перехідного отвору не може бути меншим за певну величину (близько 0,5мм), що визначається технологічними можливостями формування отворів. Для високошвидкісних плат товщина друкованого провідника зазвичай набагато менша: в нашому випадку 0,15мм проти 0,7мм), що обумовлює застосування плавного переходу із іншими параметрами по відношенню до попереднього випадку, де реалізовано плавний перехід від лінії 0,15 мм до 0,3 мм і навпаки на приймальному та передавальному боці лінії.

Таким чином імітаційна Hyperlynx модель високошвидкісного диференційного мікросмужкового каналу із наскрізними переходом верхній-нижній бік друкованої плати (рис.В.10) має включати крім моделі диференційного перехідного отвору, ще й дві моделі диференційних експоненційних переходів лінія-контактний майданчик.

Модель прямокутної апроксимації плавного переходу лінія-контактний майданчик складається із вдвічі більшої кількості ділянок прямокутних диференційних ліній передачі через більшу різницю між шириною лінії та діаметром контактного майданчика, що призводить до зростання загальної кількості моделей ділянок лінії у складі повної імітаційної моделі диференційного каналу із мікросмужковою лінією із наскрізним переходом між зовнішніми шарами плати. Все це різко збільшує час аналізу і

порівняння на порядок, та окремі значення можливо отримати під час моделювання не більше як одне значення на годину.

Тому попередньо проведений точкове імітаційне моделювання із різними параметрами швидкодії драйверів та різними довжинами ліній, що відповідали кращим випадкам попереднього циклу імітаційного моделювання.

В результаті точкового імітаційного моделювання (модель на рис. В.9 та рис.В.10) переваг застосування плавних переходів для лінії із перехідними отворами не виявлено (рис.4.10), а програш за критерієм (4.4) сягав до 2% за умови мінімізації усіх паразитних параметрів моделей, таких як паразитних параметрів виводів термінаторів та контактних майданчиків із виводами драйверів.

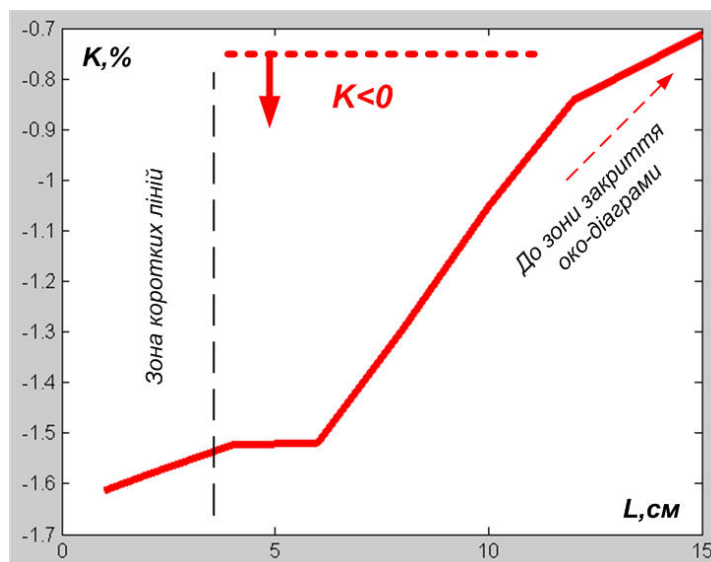


Рисунок 4.10 – Результати дослідження диференційної мікросмушкової лінії передачі для бітового інтервалу 400пс (2,5ГГц) із перехідним отвором та апроксимацією 4-х плавних переходів порівняно із аналогічною контрольною лінією без плавних переходів

Для отримання послідовної сукупності результатів проведено імітаційне моделювання впливу довжини основної ділянки диференційної мікросмушкової лінії передачі із перехідним диференційним отвором на інтегральну цілісність сигналів для високошвидкісного каналу із тактовою

частотою близько 2,5ГГц (рис.4.10) і отримані результати підтвердили висновки точкового аналізу.

В результаті проведеного імітаційного моделювання для каналу передачі цифрових даних, що розміщено на модулі 1-го структурного рівня (друкована плата) та застосованою мікросмужковою лінією передачі із диференційною схемою передачі сигналів між зовнішніми боками друкованої плати модуля, де розташовано драйвери передавача та приймача та поєднаного наскрізним перехідним отвором, можливо зробити наступні висновки:

1. Формування плавних переходів у вигляді експоненційного з'єднання для випадку наявності перехідних отворів не є доцільним, а програш у цілісності сигналів, що оцінюється за критерієм різниці параметрів вертикального перетину око діаграми складає до 2%. Що пояснюється більш суттєвим впливом на цілісність сигналів наявності перехідного отвору ніж плавних переходів між ділянками різної ширини у диференційній лінії передачі.

2. Із зростанням довжини основної лінії негативний ефект від впровадження плавних переходів зменшується, що пояснюється зменшенням затухання через збільшення середньої ширини ділянки лінії у випадку наявності плавних переходів між сегментами.

3. Таким чином, встановлювати плавні переходи для передачі високошвидкісних сигналів мультигігабітних послідовних інтерфейсів (більше 1Гбіт/с) доцільно лише для мікросмужкових ліній передачі, що поєднують драйвери, які розташовані на одному боці плати. При цьому довжина основної ділянки ліній не має перевищувати 15см, а програш в цілісності сигналів складає до 0,5%. Найбільш доцільно плавні спряження застосовувати для гнучких багатосарових друкованих плат, ще зовнішні лінії під час механічних навантажень підлягають найбільшому механічному навантаженню.

## ВИСНОВКИ

1. Проведено аналіз застосування високошвидкісних технологій передачі даних в сучасних телекомунікаціях, підтверджено актуальність застосування послідовної схеми обміну даними на базі диференційних каналів, розглянуто схеми організації послідовних інтерфейсів в рамках модулів 1-го структурних рівнів, розглянуто можливості оптимізації роботи послідовних інтерфейсів через застосування плавних спряжень між ділянками провідників та застосування змієподібного трасування.

2. Розглянуто основні вимоги до організації послідовного зв'язку в рамках структурної будови каналів мультигігабітних інтерфейсів на базі провідних диференційних каналів, реалізованих в рамках модулів 1-го структурного рівня на основі мікросмужкових симетричних ліній передачі, визначено зони можливого застосування плавних спряжень в неоднорідностях.

3. Запропоновано для поліпшення загальної цілісності передачі цифрових сигналів застосувати плавні переходи між ділянками мікросмужкових ліній передачі у вигляді експоненційних спряжень. Створена модель плавного експоненційного спряження, запропонована апроксимація плавного спряження прямокутними мікросмужковими сегментами, розроблено алгоритм та програми для обрахунку топології апроксимуючих сегментів, проведено розрахунок для найбільш типових мікросмужкових ліній, контактних майданчиків та перехідних отворів.

4. Розроблено ряд імітаційних моделей для каналів високошвидкісної передачі даних в межах друкованих плат із мікросмужковими лініями передачі. Запропоновано критерій для порівняння впливу наявності експоненційних переходів на інтегральну цілісність сигналів із бітовими інтервалами 0,1..0,4нс. Проведено імітаційне моделювання що підтвердило доцільність застосування плавних переходів лише для диференційних мікросмужкових ліній передачі на рівні підвищення цілісності за запропонованим критерієм до 0,5%.

## ПЕРЕЛІК ДЖЕРЕЛ ПОСИЛАННЯ

1. Шахнов В.А. Конструкторско-технологическое проектирование электронной аппаратуры. – М.: издательство МГТУ им. Н.Э. Баумана, 2005.
2. Пирогова Е.В. Проектирование и технология печатных плат: Учебник. – М.: Форум: Инфра-М, 2005. – 560 с.
3. Ляйзинг Г., Штар Й. Тенденции развития печатных плат // Компоненты и технологии. Приложение: Технологии в электронной промышленности, 2005, № 5.
4. Галецкий Ф. П. Характеристика современных технологий печатных плат // Технологическое оборудование и материалы. 2000.
5. Ланин. В. К. Оценка паяемости электронных компонентов и деталей в электронике. Компоненты и технологии, №2, 2008, - 232 с.
6. Хейс С. А. Усовершенствование многослойных печатных плат.— «Электроника», 1995, с.324.
7. Пырченков В., Смирнов В. Гибкие микропечатные платы (Базовый технологический процесс). <http://www.ipmce.ru/articles/gibkie-microplaty/>. - 8с.
8. Медведев А.М., Можаров В.А. Плотность межсоединений электронных компонентов. – Электроника: НТБ, 2011, № 3.
9. Грюнингер Р. А. Полугибкие многослойные платы. — «Электроника», 1970, - 191 с.
10. Суходольский В. Ю. Altium Designer: сквозное проектирование функциональных узлов РЭС на печатных платах. // Учеб. пособие. – 2-е изд., перераб. И доп. - СПб.: БХВ-Петербург, 2014. – 560с.
11. Макаров В. Рекомендации по конструированию печатных плат применительно к автоматизированной сборке. Компания НКAB-ЭРИ-КОН. [www.ncab.ru](http://www.ncab.ru)
12. Джонсон, Говард В., Грэхем, Мартин. Конструирование высокоскоростных цифровых устройств: начальный курс черной магии. : Пер. С англ. – М.: Издательский дом «Вильямс», 2006. – 624 с.

13. Джонсон Говрад В., Высокоскоростная передача цифровых данных: высший курс черной магии.: Пер. с англ. — М.: Издательский дом “Вильямс”, 2005. — 1024 с.

14. Гук М. Интерфейсы ПК: справочник. – СПб.: Питер, 1999. – 416 с. 4. International Standart IEC 61158 Digital data communications for measurement and control. Fieldbus for use in industrial control systems.

15. Міюшкович Є. Г. Телекомунікаційні інтерфейси кіберфізичних систем: концепція застосування / Є. Г. Міюшкович, Я. С. Парамуд // Кіберфізичні системи: досягнення та виклики: матеріали Першого наукового семінару (25–26 червня 2015 р., м. Львів). – 2015. – С. 28–37. 3.

16. Федулова А.А., Устинов Ю.А. Технология многослойных печатных плат. – М.: Радио и связь, 1990.

17. Мокеев М. Н., Лапин М. С . Технологические процессы и системы производства тканых монтажных плат и шлейфов. Л.: ЛДНТП 1988.

18. Susan Riege. // High Speed Design in Altium Designer, on Aug 15, 2019 [Электронный ресурс]. – Режим доступа: [https://www.altium.com/documentation/17.0/display/ADES/\(\(High+Speed+Design+in+Altium+Designer\)\)\\_AD](https://www.altium.com/documentation/17.0/display/ADES/((High+Speed+Design+in+Altium+Designer))_AD) .

19. Кечиев Л.Н. Проектирование печатных плат для цифровой быстродействующей аппаратуры. – М.: ООО «Группа ИДТ», 2007. – 616 с.

20. Крюгер Е., Новотни М. Жестко-гибкие печатные платы: гибкое решение // Печатный монтаж, 2006, № 2.

21. Медведев А. Печатные платы. Встроенные компоненты. – Технологии в электронной промышленности, 2011, № 8.

22. Медведев А.М. Электронные компоненты и монтажные подложки. Постоянная интеграция. – Компоненты и технологии, 2006, № 12.

23. Малюх В. Н., Введение в современные САПР. // Курс лекций. – М.: ДМК Пресс, 2010. – 192 с.

24.Мельник А. О. Кіберфізичні системи: проблеми створення та напрями розвитку / А. О. Мельник // Вісник Національного університету “Львівська політехніка”. – 2014. – № 806 : Комп'ютерні системи та мережі. – С. 154–161.

25.Аникин А. Обзор современных технологий беспроводной передачи данных в частотных диапазонах ISM (Bluetooth, ZigBee, Wi-Fi) и 434/868 МГц // Беспроводные технологии. – 2011. – № 4. – С. 6–12. 6. IEEE 802.15.7-2011 // IEEE Standard for Local and Metropolitan Area Networks-- Part 15.7: Short-Range Wireless Optical Communication Using Visible Light.

26.Лейтас И. Перспективы развития техники печатных плат и микросборок. Что было – что будет. – Технологии в электронной промышленности, 2011, № 6.

27.Акулин А. Целостность сигналов на печатной плате и волновое сопротивление проводников // Технологии в электронной промышленности. – 2007. – №1. – с. 18-21.

28.Гвоздев В. И., Нефёдов Е. И. Объемные интегральные схемы СВЧ — М. Наука, 1985 — 288 с.

29.Уилльямс Т. ЭМС для разработчиков продукции - М.: Издательский Дом «Технологии», 2003. – 520 с.

30. [Гудушаури](#) Э. Г., Белянин П. Н. Эффективность гибких печатных плат. - М.: "Наука", 1990. – 158 с.

31. William F. Shutler, Alberto Parolo, Stefano Orggioni, and Claudio Dall'Ara, «Examining Technology Options for System On a Package,» 2000.

32.Акулин А. Гибкие и гибко-жесткие печатные платы. Комментарии к стандарту IPC-2223A. Часть 1 // Электронные компоненты. 2005. № 10 Ильин В.А. Технологии изготовления печатных плат. – Л.: Машиностроение, 1984

33.Стешенко В.Б. EDA. Практика автоматизированного проектирования радио-электронных устройств. М.: Нолидж, 2002.

34.Гибкие и гибко-жесткие печатные платы, [www.resonit.ru](http://www.resonit.ru).

35.Зырин И. Д., Карабан В. М., Морозов Е. А. Инновационный подход к трассировке печатных проводников. Материалы 17-го Между-народного

молодежного форума «Радиоэлектроника и молодежь в XXI веке». Сб. материалов. Харьков, ХНУРЭ, 2013.

36. Лузин С.Ю., Петросян Г.С., Полубасов О.Б. Проблемы трассировки печатных плат с VGA- компонентами. – CHIP NEWS, 2008, №5, с.63–65.

37. Полубасов О.Б. Трассировка в САПР TороR – взгляд изнутри. – Электроника: НТБ, 2010, №6, с.104–110.

38. Медведев А.М. Печатные платы. Конструкции и материалы. – М.: Техносфера, 2005.

39. Кумбз К.Ф. Печатные платы: Справочник. – М.: Техносфера. 2011.

40. Нефёдов Е. И., Фиалковский А. Т. Полосковые линии передачи. Электродинамические основы автоматизированного проектирования интегральных схем СВЧ — М Наука, 1980 —256 с.

41. Нисан А. Встраивание пассивных и активных компонентов в печатные платы – альтернатива печатному монтажу. – Электроника: НТБ, 2011, №6.

42. Мелашенко Н.Ф. Гальванические покрытия диэлектриков. – Мн.: Беларусь, 1987.

43. Алферов А., Богданов Ю. Преимущества двухсторонних рельефных печатных плат. Электронные компоненты. №5. 2001

44. Сускин В.В. Основы технологии поверхностного монтажа на печатные платы. – М.: Узоречье, 2001.

45. Газизов Т.Р. Основы электромагнитной совместимости радиоэлектронной ап-паратуры: Учебное пособие. – Томск: кафедра ТУ, ТУСУР, 2012. – 245 с

46. Лячек Ю.Т., Петросян Г.С., Полубасов О.Б. Модели и алгоритмы автоматизированного проектирования радиоэлектронной аппаратуры. – СПб.: БХВ-Петербург, 2010.

47. Основи теорії кіл: Підручник для студентів вищих навчальних закладів. Ч.2. / Ю.О. Коваль, Л.В. Гринченко, І.О. Милютченко, О.І. Рибін / За загальною редакцією В.М. Шокала та В.І. Правди.— Харків, ТОВ «Компанія СМІТ», 2008, 560с.

- 48.Куприянов М.С., Матюшин Б.Д. и др. Техническое обеспечение цифровой обработки сигналов. Справочник. — Сп.-Б.: «Наука и техника», 2000. — 752 с.
- 49.Разевиг В.Д. Система проектирования печатных плат ACCEL EDA 15 (P-CAD 2000). – М.: Солон-Р, 2000г. – 418с.
- 50.Мактас М.Я. Проектирование печатных плат в САПР Altium Designer : сборник лабораторных работ. – Ульяновск : УлГТУ, 2015. – 94 с.
- 51.Федулова А.А., Многослойные печатные платы - М.: Советское радио 1977, - 248 с.
- 52.Altera. PCB Dielectric Material Selection and Fiber Weave Effect on High-Speed Channel Routing. Intel, 2011.
- 53.Разевиг В.Д. Проектирование печатных плат в P-CAD 2001. — М.: «СОЛОН-Пресс», 2004. — 560 с.
- 54.Алешин А.В., Кечиев Л.Н., Тумковский С.Р., Шевчук А.А. Расчет помех отражения в линиях связи быстродействующих цифровых устройств. Учебное пособие. — М.: МИЭМ. 2002. — 386 с.

ДОДАТОК А

ДРАЙВЕРИ ДЛЯ ДИФЕРЕНЦІЙНОЇ ПЕРЕДАЧІ ЦИФРОВИХ СИГНАЛІВ

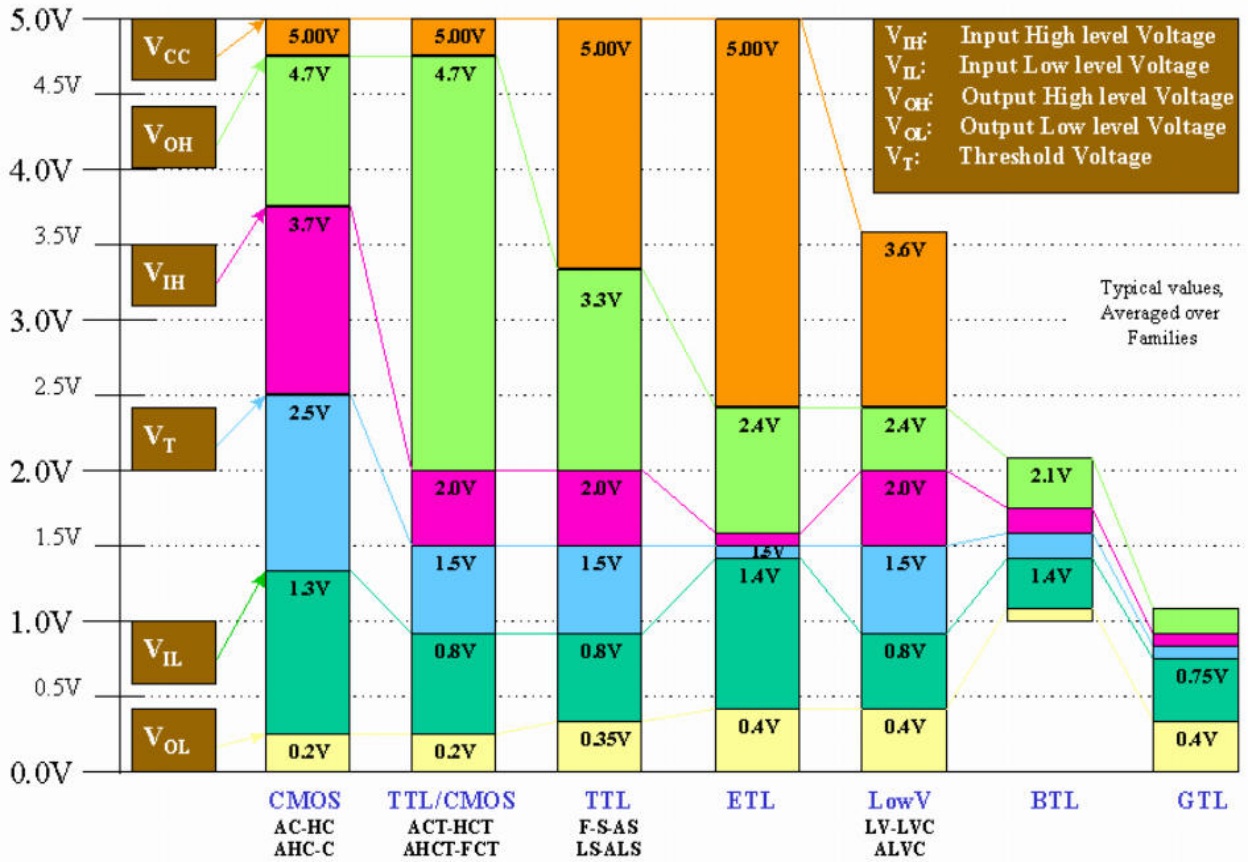


Рисунок А.1 – Технології та логічні рівні для мультитигіабітних інтерфейсів

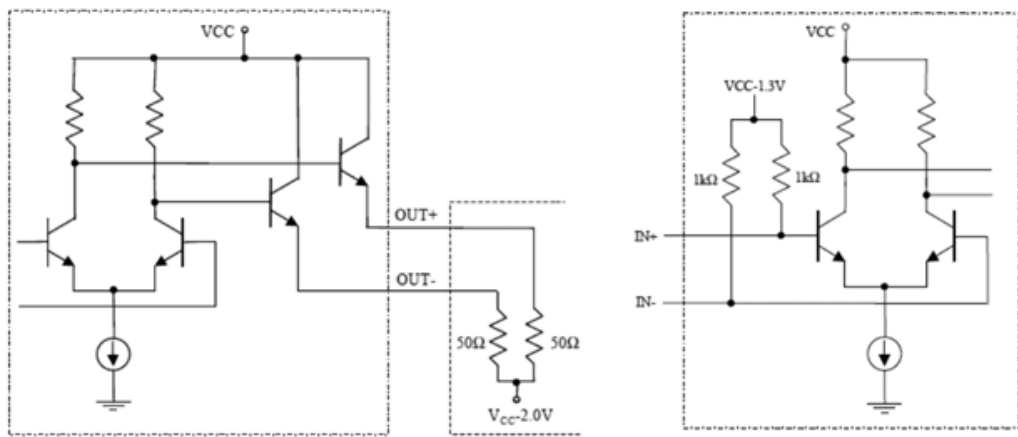


Рисунок А.2 – Структура логічного елемента передавача (ліворуч) та приймача (праворуч) диференційної логіки PECL

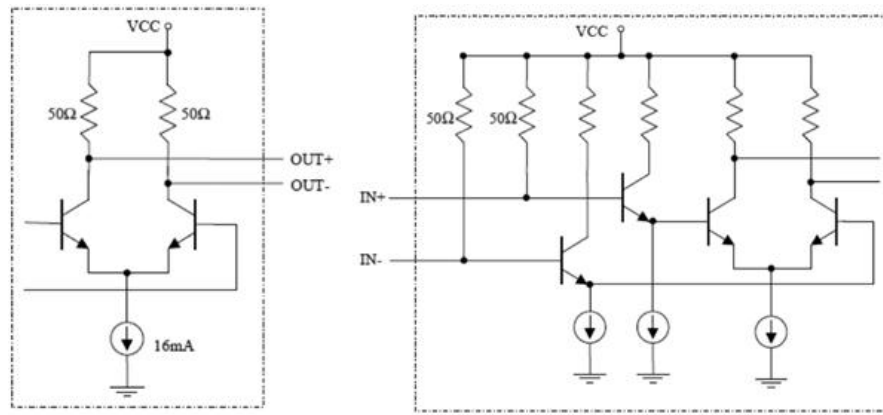


Рисунок А.3 – Структура логічного елемента передавача (ліворуч) та приймача (праворуч) диференційної логіки CML

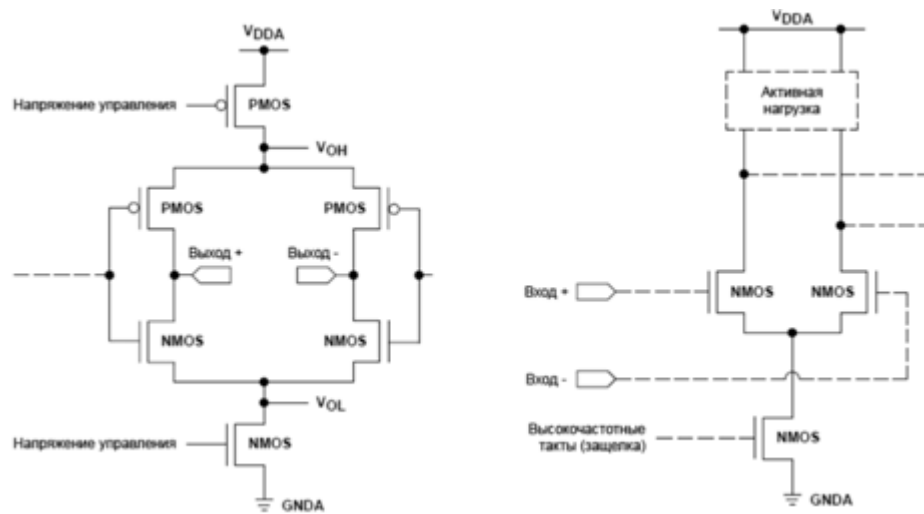


Рисунок А.4 – Структура логічного елемента передавача (ліворуч) та приймача (праворуч) диференційної логіки VML

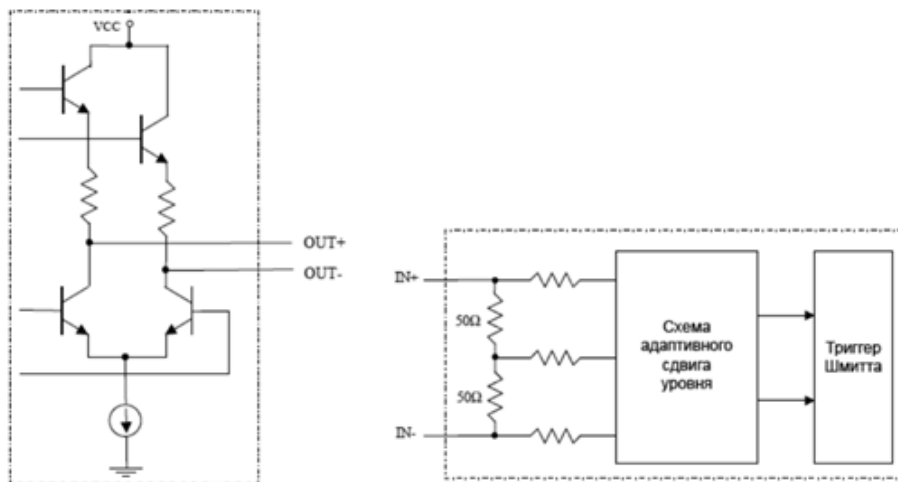


Рисунок А.5 – Структура логічного елемента передавача (ліворуч) та приймача (праворуч) диференційної логіки LVDS

## ДОДАТОК Б

### ЛІСТИНГИ ПРОГРАМ МАТЛАБ

```

Y2=250.0; Y1=150.0; X1=0.0; X2=1400.0; L=X2-X1;
N=12;
nn=N;
beta=(log(Y2/Y1))/L; alp=(Y1-Y2)/(exp(beta*X1)-exp(beta*X2));
S0=(alp/beta)*(exp(beta*X2)-exp(beta*X1));
S0n=S0/nn;
Sa1 = beta*S0n/alp;
xx=zeros(1, N+1); yy = zeros(1, N+1);ww = zeros(1, N+1);
ss=zeros(1, N+1); sss = zeros(1, N+1);
xx(1)=X1; yy(1)=Y1; xx(N+1)=X2; yy(N+1)=Y2;
for k=2:1:N
    xx(k)=log(Sa1+exp(beta*xx(k-1)))/beta;
    yy(k)=alp*exp(beta*xx(k));
end
for k=2:1:N
    ww(k)=(yy(k)+yy(k-1))/2;
end
ww(N+1)=(yy(N)+yy(N+1))/2;
for k=2:1:N+1
    ss(k)=ww(k)*(xx(k)-xx(k-1));
    sss(k)=alp/beta*(exp(beta*xx(k))-exp(beta*xx(k-1)));
end

plot(xx,yy);

```

Рисунок Б.1 – Визначення координат прямокутної апроксимації спряження

```

Y2=250.0; Y1=150.0; X1=0.0; X2=1400.0;delta=10.0; L=X2-X1;
beta=(log(Y2/Y1))/L; alp=(Y1-Y2)/(exp(beta*X1)-exp(beta*X2));
S0=(alp/beta)*(exp(beta*X2)-exp(beta*X1));
Mark = ones(21,21);Mark=100*Mark;
for N=2:1:20
    nn=N;
    xx=zeros(1, N+1); yy = zeros(1, N+1);ww = zeros(1, N+1);
    ss=zeros(1, N+1); sss = zeros(1, N+1);

    S0n=S0/nn; Sa1 = beta*S0n/alp;
    xx(1)=X1; yy(1)=Y1; xx(N+1)=X2; yy(N+1)=Y2;
    for k=2:1:N
        xx(k)=log(Sa1+exp(beta*xx(k-1)))/beta;
        yy(k)= S0n/(xx(k)-xx(k-1));
    end
    yy(N+1)=S0n/(xx(N+1)-xx(N));
    for k=2:1:N
        if (abs(abs(xx(k)-xx(k-1))-abs(xx(k+1)-xx(k))>delta) || (abs(yy(k+1)-yy(k))>delta))
            Mark(N,k)=Mark(k,N);
        else
            Mark(N,k)=N;
        end
    end
end
qq = min(Mark);
ee = min(qq);
disp(ee)

```

Рисунок Б.2 – Визначення мінімальної кількості ділянок експоненційної апроксимації для спряження

```

Y2=250.0; Y1=75.0; X1=0.0; X2=1000.0;      L=X2-X1;
N=6;
nn=N;
beta=(log(Y2/Y1))/L;    alp=(Y1-Y2)/(exp(beta*X1)-exp(beta*X2));
S0=(alp/beta)*(exp(beta*X2)-exp(beta*X1));
S0n=S0/nn;
Sal = beta*S0n/alp;

xx=zeros(1, N+1); yy = zeros(1, N+1);
ww = zeros(1, N); dd=zeros(1, N);
xx(1)=X1; yy(1)=Y1;    xx(N+1)=X2; yy(N+1)=Y2;
for k=2:1:N
    xx(k)=log(Sal+exp(beta*xx(k-1)))/beta;
end
for k=1:1:N
    dd(k)=xx(k+1)-xx(k);
    ww(k)=2*S0n/dd(k);
end
disp (dd)
disp (ww)

```

---



---

and Window

Spline\_2

6

Spline\_3

272.8501 205.0379 164.3108 137.1125 117.6526 103.0361

177.5726 236.3012 294.8723 353.3646 411.8117 470.2305

Рисунок Б.3 – Лістинг програми та результати розрахунку довжини та ширини сегментів друкованого провідника, що складають експоненційне спряження рівновеликим за площею 6-ма ділянками плавного переходу провідник – контактний майданчик

```

x=[0.15 0.175 0.2 0.25 0.3 0.35 0.4 0.5];
yspw=[137.0 169 186.6 211.8 230.1 241.6 252.5 269.6];
yspmax=[357.8 359.4 360.5 362.2 363.5 364.4 365.2 366.4];
yw=[138.9 171.0 188.4 213.4 231.3 242.6 253.3 270.4];
ymax=[358.4 359.9 361.1 362.82 364.0 365 365.8 367];
for i=1:8;
    y1(i)=yspw(i)/yspmax(i);
    y2(i)=yw(i)/ymax(i);
    y3(i)=(y1(i)-y2(i))*100;
end;
%plot(x,y1,x,y2);
plot(x,y3);

```

Рисунок Б.4 – Лістинг програми із результатами досліджень впливу плавних переходів для поодинокі мікросмужкової лінії передачі порівняно із контрольної лінією однакової довжини (аргумент – бітовий інтервал)

```

x=[0.15 0.175 0.2 0.25 0.3 0.35 0.4 0.5 0.8];
yspw = [325.3 387.4 422.4 467.9 501.0 528.5 549.1 585.8 640.4];
yspmax=[764.0 767.0 768.8 771.3 773.2 774.6 767.2 769.9 772.6];
yw= [325.6 385.9 420.1 464.8 497.0 522.9 543.1 581.9 636.8];
ymax=[760.3 763.2 765.1 767.6 769.5 770.0 763.5 769.9 770.9];
for i=1:9;
    y1(i)=yspw(i)/yspmax(i);
    y2(i)=yw(i)/ymax(i);
    y3(i)=(y1(i)-y2(i))*100;
end;
%plot(x,y1,x,y2);
plot(x,y3);

```

Рисунок Б.5 – Лістинг програми із результатами досліджень впливу плавних переходів для диференційної мікросмужкової лінії передачі порівняно із контрольної лінією однакової довжини (аргумент – бітовий інтервал)

```

x=[1 3 5 8 11 14 17];
yspw = [847.5 682.1 547.1 386.6 261.9 167.3 93.05];
yspmax=[922.1 837.6 767.2 691.8 624.3 568.4 520.4];
yw= [843.1 677.6 543.1 383.3 259.3 165.4 91.65];
ymax=[916.7 833.1 763.5 688.8 621.9 566.3 518.7];
for i=1:7;
    y1(i)=yspw(i)/yspmax(i);
    y2(i)=yw(i)/ymax(i);
    y3(i)=(y1(i)-y2(i))*100;
end;
%plot(x,y1,x,y2);
plot(x,y3);

```

Рисунок Б.6 – Лістинг програми із результатами досліджень впливу плавних переходів для диференційної мікросмужкової лінії передачі порівняно із контрольної лінією однакової довжини (аргумент – довжина лінії)

```

x=[1 2 4 6 8 10 12 15];
yspw = [788.5 732.0 570.8 452.4 354.4 273.0 205.1 123.1];
yspmax=[920.5 876.3 799.5 744.3 690.6 644.2 603.3 550.0];
yw= [791.4 735.3 575.4 458.4 359.5 277.0 208.3 126.0];
ymax=[906.8 863.9 789.1 735.8 683.3 637.8 597.9 545.6];
for i=1:8;
    y1(i)=yspw(i)/yspmax(i);
    y2(i)=yw(i)/ymax(i);
    y3(i)=(y1(i)-y2(i))*100;
end;
%plot(x,y1,x,y2);
plot(x,y3);

```

Рисунок Б.7 – Лістинг програми із результатами досліджень впливу плавних переходів для диференційної мікросмужкової лінії передачі із диференційним переходом (верх-низ) друкованої плати порівняно із контрольної лінією однакової довжини (аргумент – довжина лінії)

## ДОДАТОК В

### МОДЕЛІ HYPERLYNX ДЛЯ ДОСЛІДЖЕННЯ

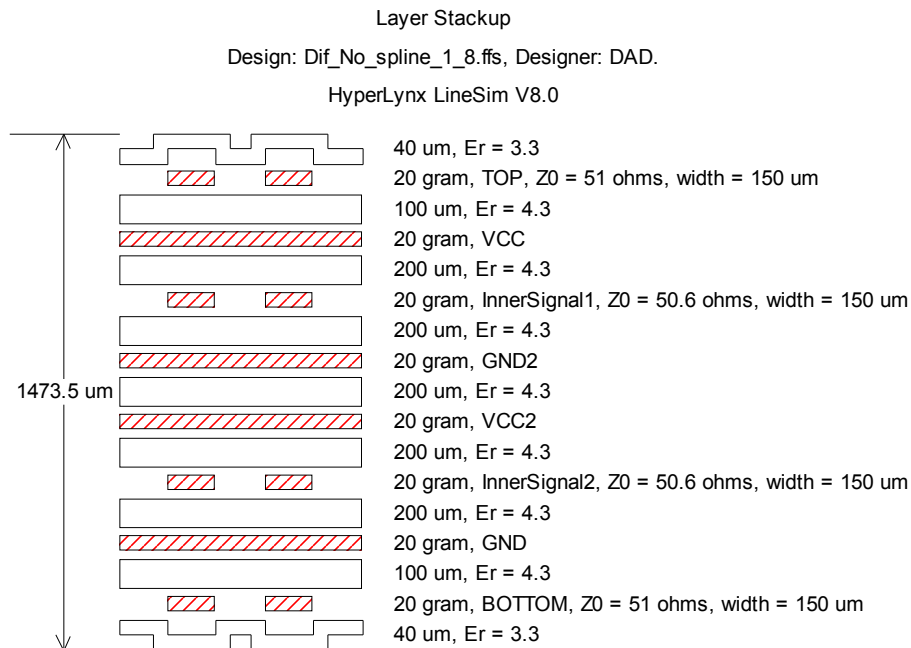


Рисунок В.1 – Параметри шарової структури дослідної друкованої плати

**Output drivers**

HIGH Type: Ramp  
Resistance: 10.0 ohms  
Slew time: 0.05 nsec  
Offset voltage: 0.00 volts

LOW Type: Ramp  
Resistance: 10.0 ohms  
Slew time: 0.05 nsec  
Offset Voltage: 0.00 volts

**Clamp diodes**

HIGH Type: Open  
Resistance: 0.0 ohms

LOW Type: Open  
Resistance: 0.0 ohms

**Library and model**

Model library: probes.mod  
Device model: 2021

**Default power supply**

Vcc: 5.000 Vss: 0.000 Volts

**Capacitance**

0.00 pF

**Measurement thresholds and loads**

Vmeasure: 2.50 Volts  
R load: 1000000.0 ohms  
V load: 0.00 volts  
C load: 0.00 pF

Note: Default Vm=1.5V, R load=1000 ohms, V load=0.0V, C load=50pF

**Hints**

Resistance parameters are the slopes of the DCV/I curves in the data book. Do not use loh or lol parameters; these are generally too small.

For bidirectional or 3-state pins, create an input that matches the off state (i.e. floating).

Рисунок В.2 – Параметри моделі передавача для дослідження

Library and model

Model library:   Input  Output

Device model:

Capacitance:  pF

Input

Resistance:  ohms

Offset voltage:  volts

Clamp diodes

HIGH Type:  Resistance:  ohms

LOW Type:  Resistance:  ohms

Measurement thresholds and loads

Vih  volts  Schmitt trigger

Vil  volts

Note: Default Vih=2.0V and default Vil=0.8V

Hints

Resistance parameters are the slopes of the DC V/I curves in the data book. Do not use loh or lol parameters; these are generally too small.

For bidirectional or 3-state pins, create an input that matches the off state (i.e. floating).

Save Save As... Delete OK Cancel Help

Рисунок В.3 – Параметри моделі драйвера приймача для дослідження

Transmission-line properties

Name: TL9

Z0:  ohms

Delay:  ns

R:  ohms

Comment:

L = 604.8 pH

C = 601.4 fF

Hint

R is the DC resistance of the transmission line.

Transmission-line properties

Name: TL33

Z0:  ohms

Delay:  ns

R:  ohms

Comment:

L = 1.4 nH

C = 1.4 pF

Hint

R is the DC resistance of the transmission line.

Рисунок В.4 – Параметри моделей контактних майданчиків драйверів передавача (ліворуч) та передавача (праворуч)

Transmission-line properties

Name: TL39

Z0:  ohms

Delay:  ns

R:  ohms

Comment:

L = 3.2 nH

C = 1.2 pF

Hint

R is the DC resistance of the transmission line.

Рисунок В.5 – Параметри моделі основної лінії передачі інтерфейсу

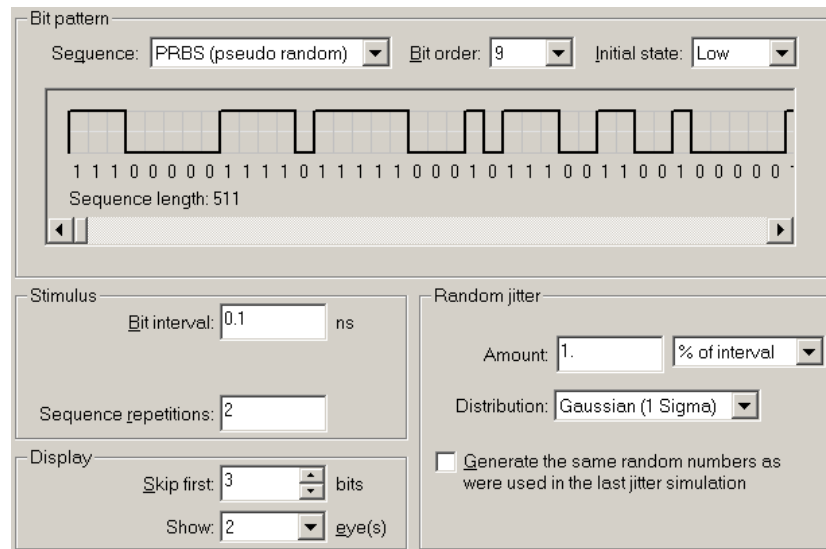


Рисунок В.6 – Параметри моделі стимулів для дослідження впливу плавних переходів

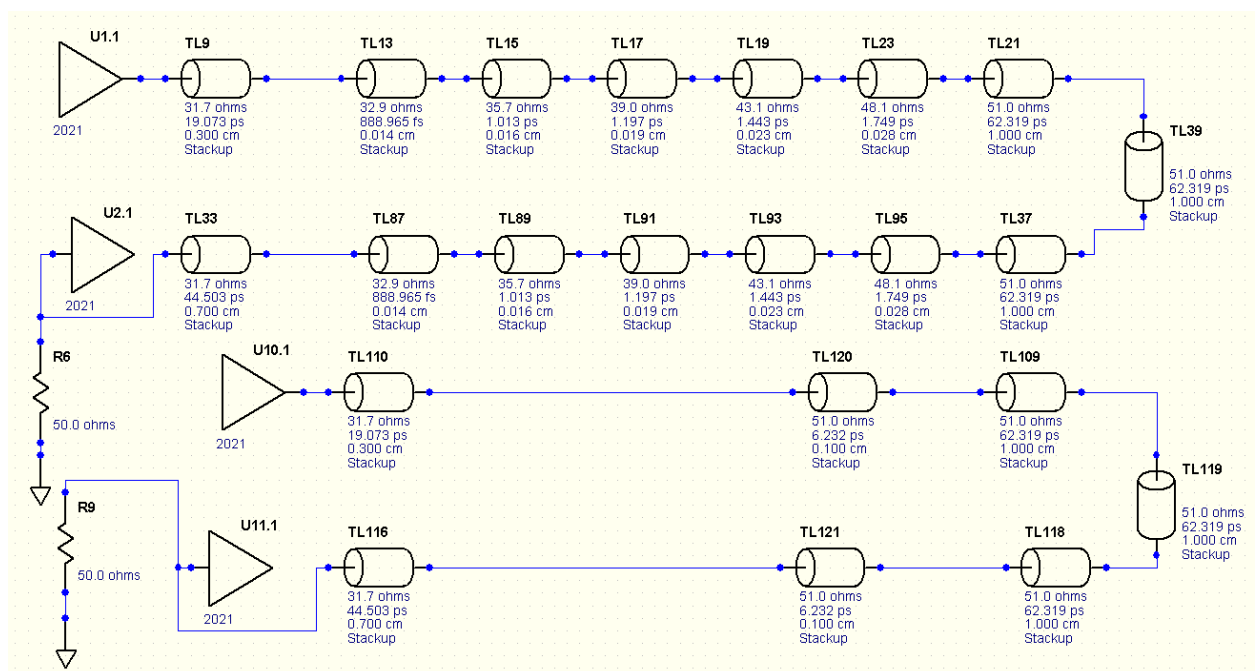


Рисунок В.7 – Модель мікросмужкового каналу передачі із плавним спряженням (вверху) та контрольна модель (внизу) середовища Hyperlynx

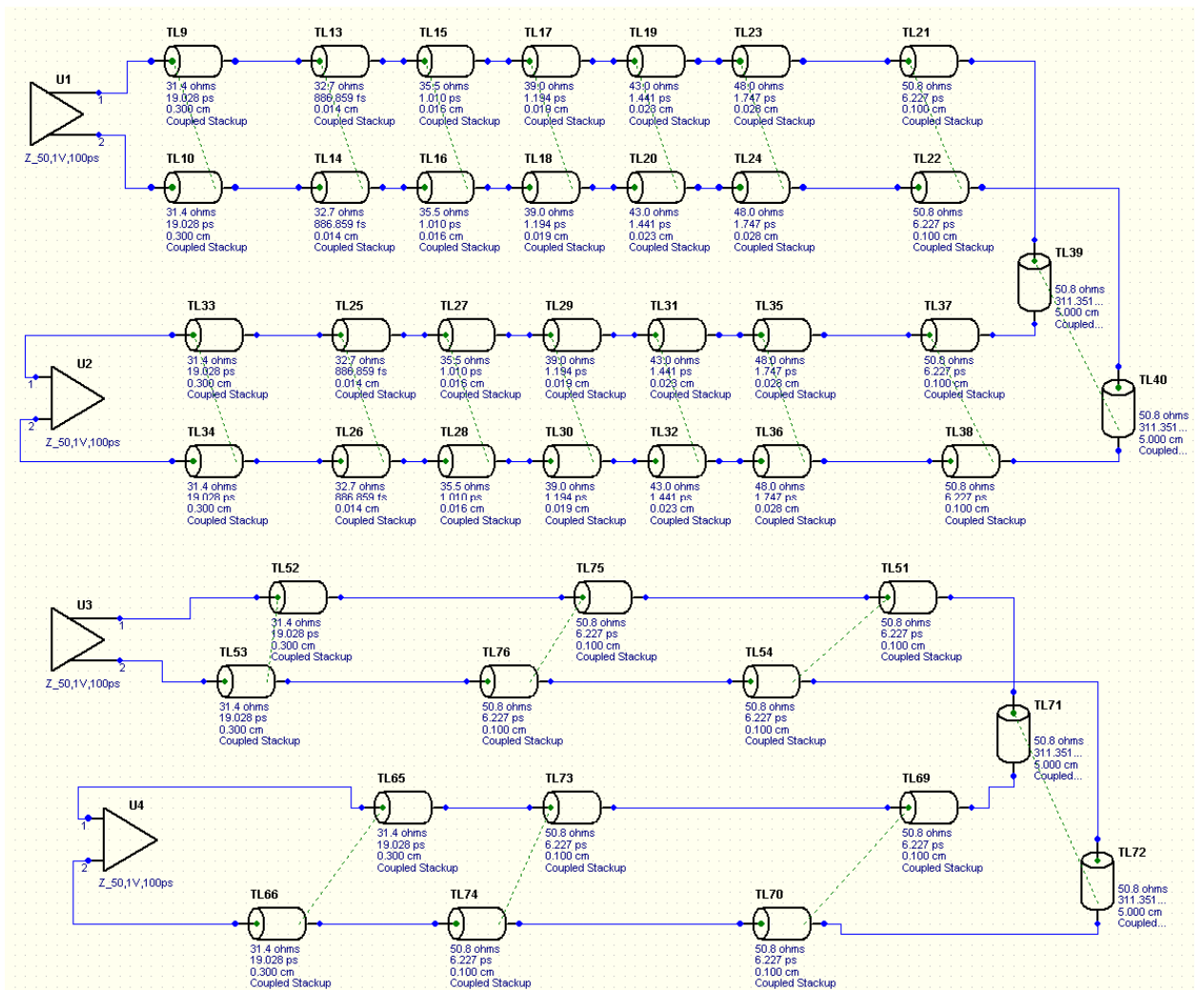


Рисунок В.8 – Модель (HyperLynx) диференційного мікросмушкового каналу передачі із плавним спряженням (вверху) та контрольна модель (внизу)

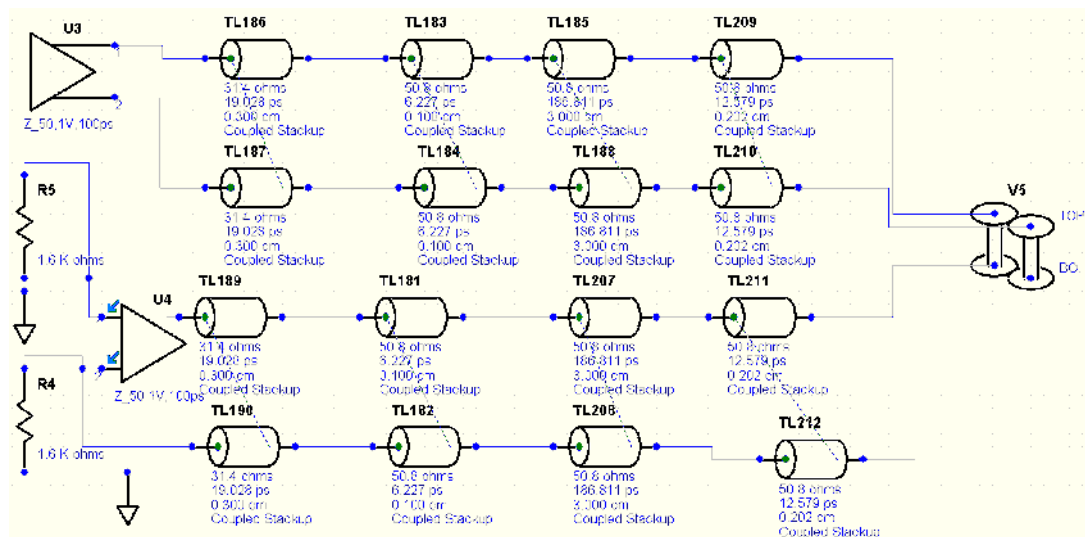


Рисунок В.9 – Контрольна модель (HyperLynx) диференційного мікросмушкового каналу передачі із перехідним отвором

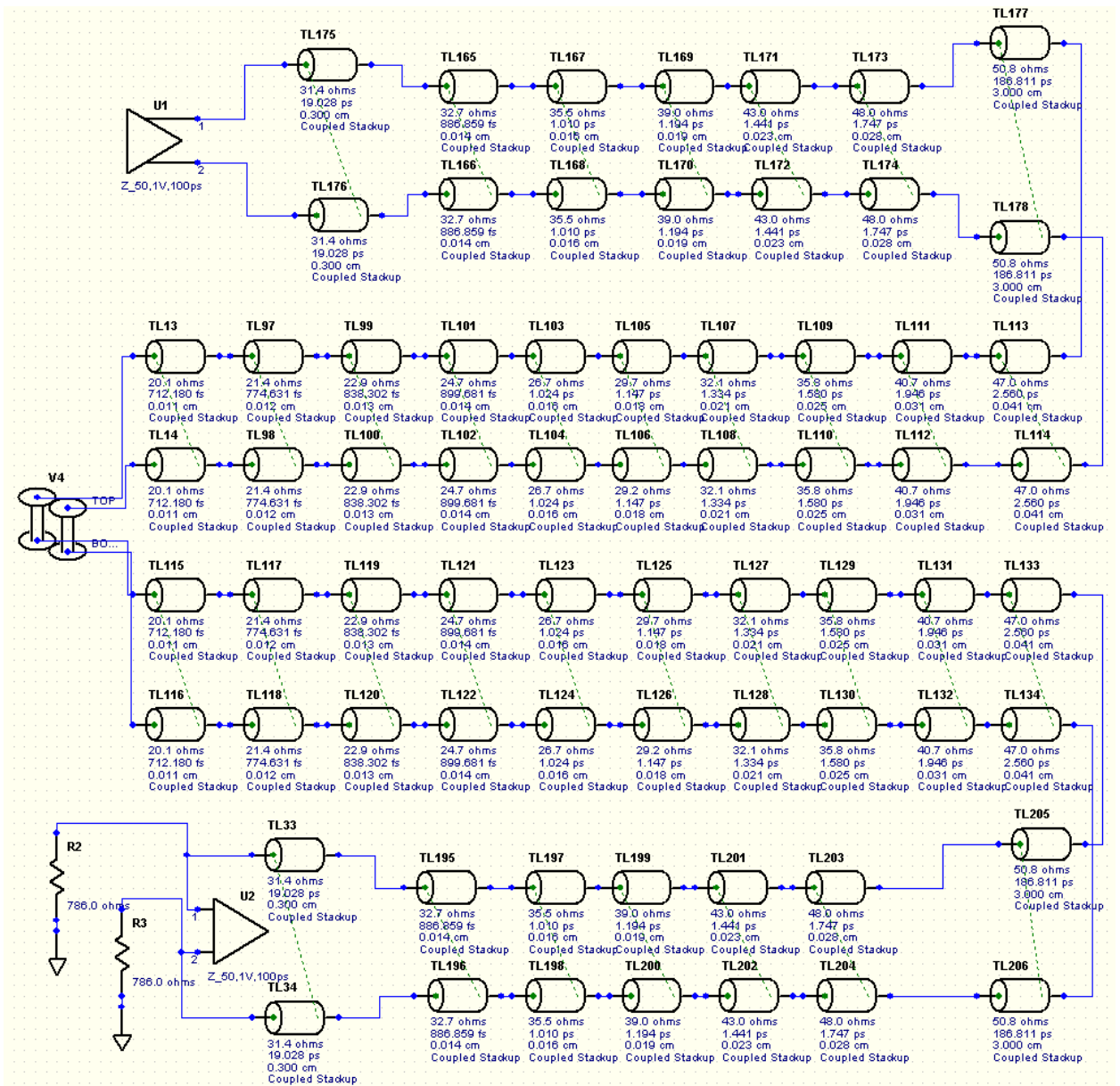


Рисунок В.10 – Модель (Hyperlynx) диференційного мікросмужкового каналу передачі із перехідним отвором та плавними спряженнями

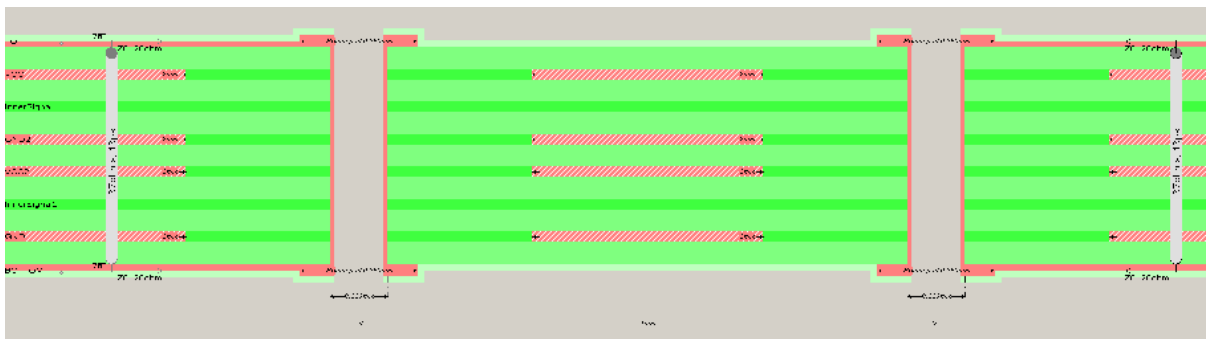


Рисунок В.11 – Візуалізація поперечної структури та модель (Hyperlynx) диференційного перехідного отвору диференційної мікросмужкової лінії передачі із перехідним отвором та плавними спряженнями до нього

ДОДАТОК Г  
ПЛАКАТИ ДЛЯ ДОПОВІДІ

**ДИПЛОМНА РОБОТА МАГІСТРА**  
зі спеціальності "Телекомунікації та радіотехніка"

**1**

**Тема:** Топологічна оптимізація модулів 1-го структурного рівня високошвидкісних телекомунікаційних засобів

**Студент:** Пекач Олександр Юрійович, гр. ТРМ-20-1

**Керівник:** Підченко Сергій Костянтинович, зав. каф. ТМІТ, д.т.н.

**Мета роботи:** вдосконалення топологічної структури ліній передач високошвидкісних телекомунікаційних систем в рамках модулів 1-го структурного рівня.

**Об'єкт дослідження:** процеси передачі цифрових сигналів за допомогою високошвидкісних інтерфейсів.

**Предмет дослідження:** топологічна структура ліній передач багатозарових печатних плат

Хмельницький національний університет  
Факультет інформаційних технологій  
Кафедра телекомунікацій, медійних та інтелектуальних технологій  
2021р

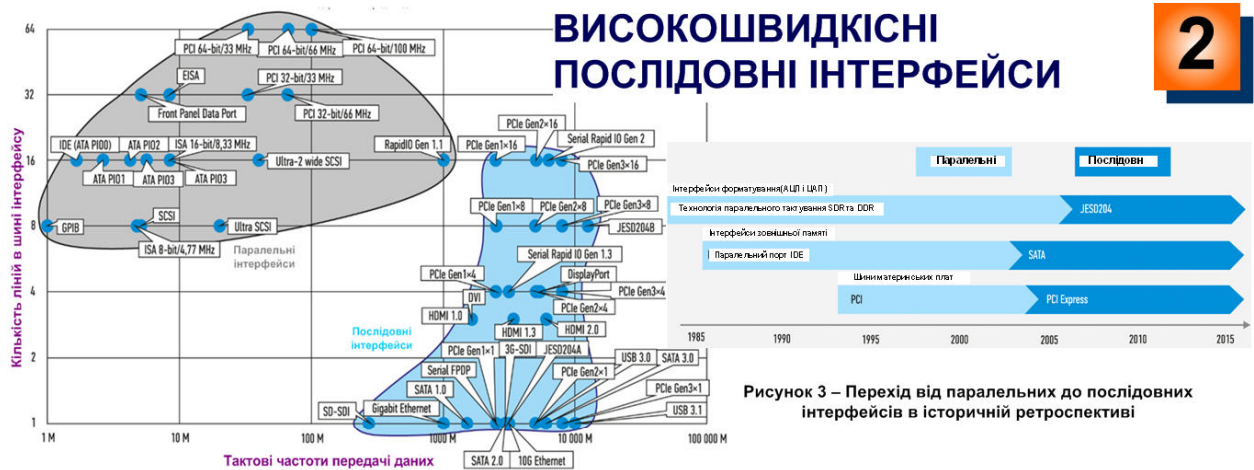


Рисунок 1 – Зони використання паралельних та послідовних інтерфейсів

**ВИСОКОШВИДКІСНІ ПОСЛІДОВНІ ІНТЕРФЕЙСИ**

**2**

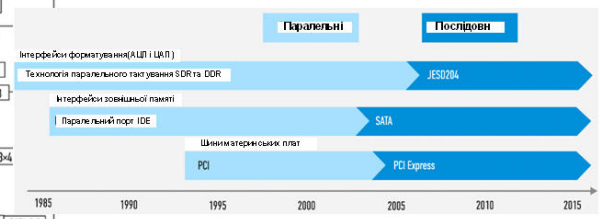


Рисунок 3 – Перехід від паралельних до послідовних інтерфейсів в історичній ретроспективі

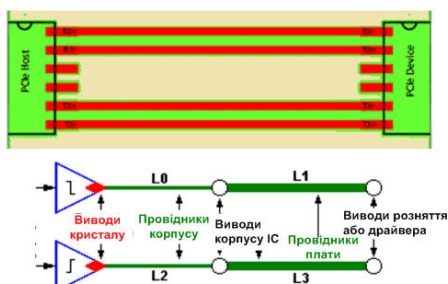


Рисунок 2 – Ідеальний випадок прокладання мікросмушкових ліній передачі на друкованій платі та його структурна модель

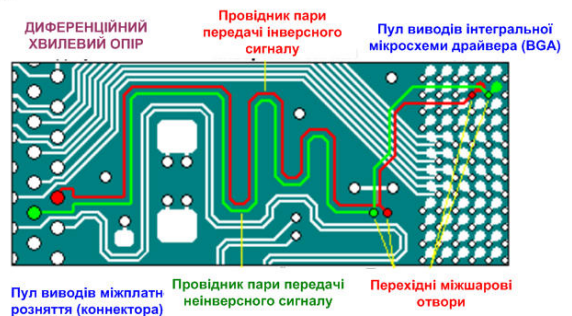


Рисунок 4 – Топологія провідників диференційної пари для реальної передачі високошвидкісних сигналів між драйвером та роз'язттям

3

## ОСОБЛИВОСТІ ТОПОЛОГІЇ ДИФЕРЕНЦІЙНИХ ЛІНІЙ

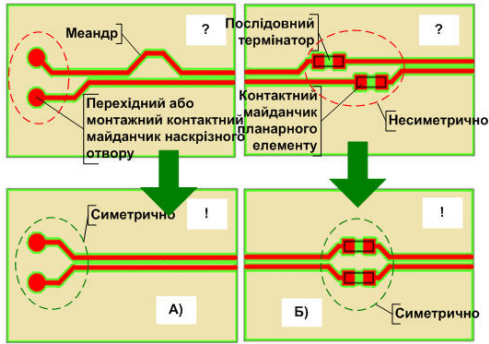


Рисунок 1 – Усування меандру для симетрування провідників (А) та симетричне розташування термінаторів (Б)

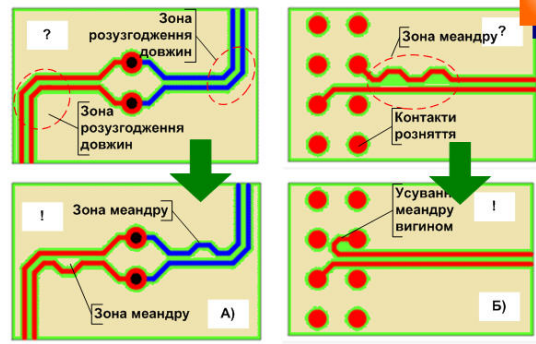


Рисунок 3 – Компенсація довжин згину меандром (А) та збільшення ділянки симетрії із усуванням меандру (Б)

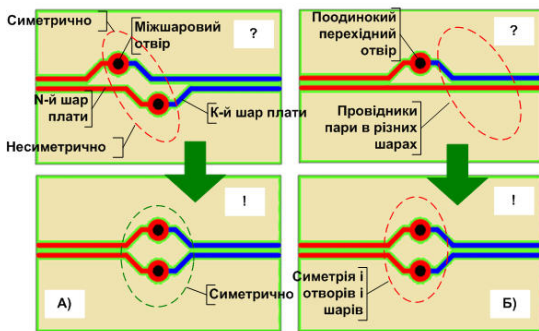


Рисунок 2 – Симетрування перехідних отворів (А) та застосування одного шару для прокладання (Б)

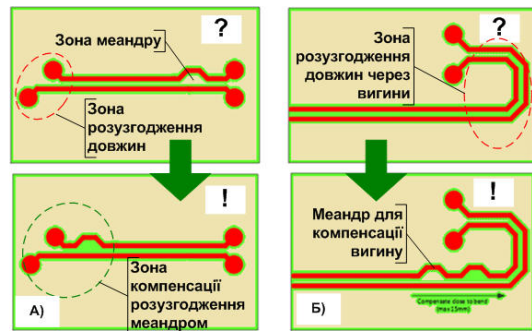


Рисунок 4 – Концентрація неоднорідностей (А) та застосування меандру для компенсації вигину (Б)

## ЗАСТОСУВАННЯ ПЛАВНИХ ПЕРЕХОДІВ

4

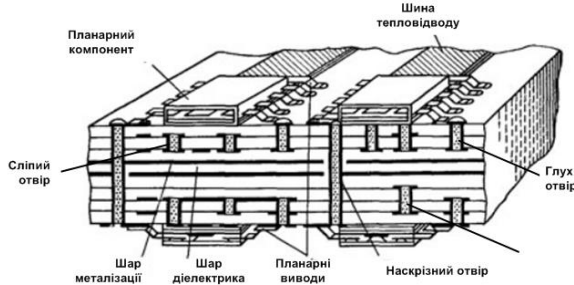


Рисунок 1 – Структура сучасного модуля 1-го структурного рівня із планарними компонентами

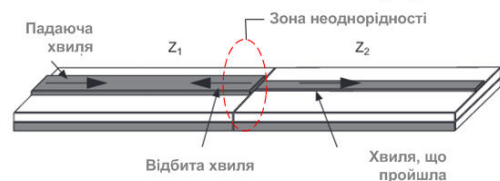


Рисунок 4 – Падаюча та відбита хвиля в мікросмувковій ділянці спряження

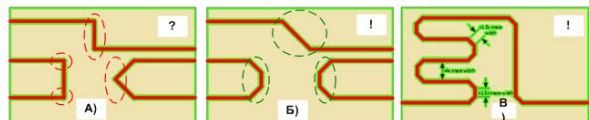


Рисунок 5 – Заміна прямокутних ділянок плавними спряженнями

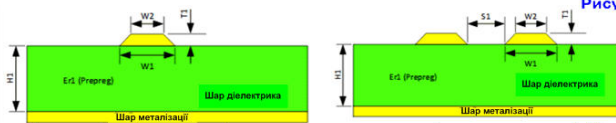


Рисунок 2 – Поперечний перетин та параметри мікросмувкових ліній

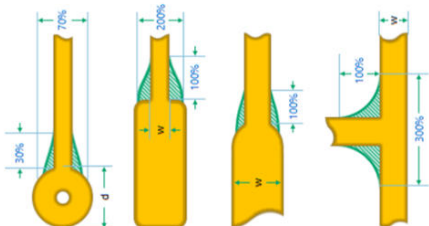


Рисунок 3 – Різновиди плавних переходів між елементами провідного рисунку

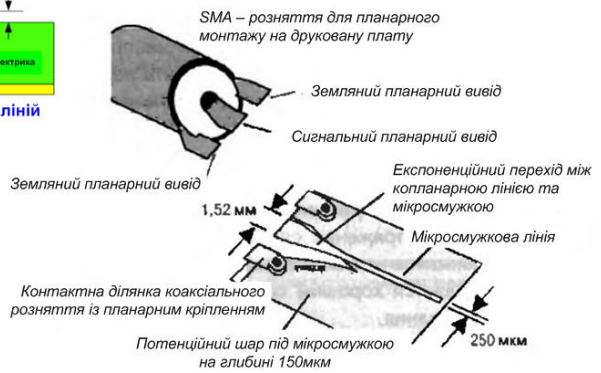
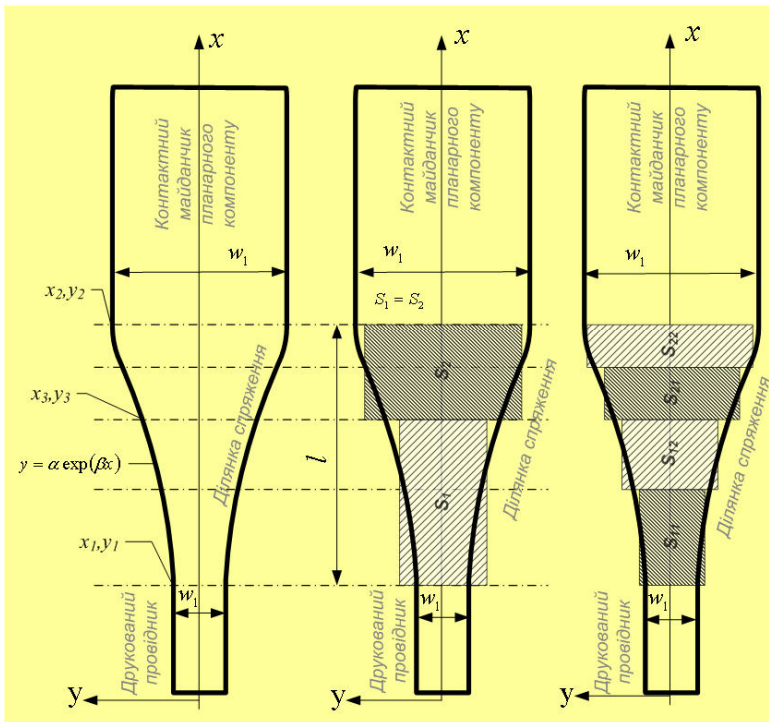


Рисунок 6 – Використання експоненційного переходу для зовнішнього роз'язт'тя

# МОДЕЛЬ ЕКСПОНЕНЦІЙНОГО ПЛАВНОГО ПЕРЕХОДУ

5



**Рівняння функції та параметри експоненційного переходу**

$$y = \alpha \cdot e^{(\beta x)},$$

$$\alpha = \frac{y_1 - y_2}{e^{(\beta x_1)} - e^{(\beta x_2)}}; \beta = \frac{\ln(y_2/y_1)}{l};$$

**Умова апроксимації прямокутними ділянками:**

$$S_1 = S_2 = \dots = S_N$$

**Умова кількості ділянок апроксимації:**

$$\Delta \geq |l_{(n-1),1} - l_{n,2}|; \Delta \geq |w_{(n-1),1} - w_{(n-1),1}|$$

**Площа елементарної ділянки:**

$$S_0 = \int_{x_1}^{x_2} \alpha e^{(\beta x)} dx = \frac{\alpha}{\beta} [e^{(\beta x_2)} - e^{(\beta x_1)}]$$

**Координати елементарної ділянки**

$$x_3 = \ln \left[ \frac{\beta S_0}{2\alpha} + e^{(\beta x_1)} \right] / \beta; y_3 = \alpha e^{(\beta x_3)}$$

Рисунок 1 – Координатна модель експоненційного переходу між мікросмужками різної ширини та її апроксимація рівновеликими прямокутними ділянками

## КІЛЬКІСТЬ АПРОКСИМУЮЧИХ ДІЛЯНОК ТА ЇХ ПАРАМЕТРИ

6



Рисунок 1 – Залежність кількості ділянок від технологічної точності та габарити прямокутних ділянок апроксимації плавного переходу для спряження ліній 150мкм та 300мкм

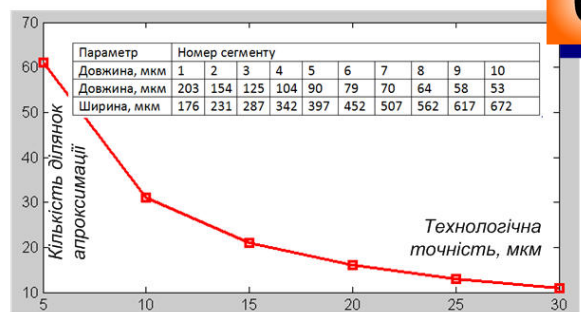


Рисунок 2 – Залежність кількості ділянок від технологічної точності та габарити прямокутних ділянок апроксимації плавного переходу для спряження ліній 150мкм та 700мкм

```

Y2=250.0; Y1=150.0; X1=0.0; X2=1400.0;delta=10.0; L=X2-X1;
beta=(log(Y2/Y1))/L; alp=(Y1-Y2)/(exp(beta*X1)-exp(beta*X2));
S0=(alp/beta)*(exp(beta*X2)-exp(beta*X1));
Mark = ones(2,1);Mark=100*Mark;
for N=2:1:20
    nn=N;
    xx=zeros(1, N+1); yy = zeros(1, N+1);ww = zeros(1, N+1);
    ss=zeros(1, N+1); sss = zeros(1, N+1);

    S0n=S0/nn; Sa1 = beta*S0n/alp;
    xx(1)=X1; yy(1)=Y1; xx(N+1)=X2; yy(N+1)=Y2;
    for k=2:1:N
        xx(k)=log(Sa1+exp(beta*xx(k-1)))/beta;
        yy(k) = S0n/(xx(k)-xx(k-1));
    end
    yy(N+1)=S0n/(xx(N+1)-xx(N));
    for k=2:1:N
        if (abs(abs(xx(k)-xx(k-1))-abs(xx(k+1)-xx(k))>delta) || (abs(yy(k+1)-yy(k))>delta))
            Mark(N,k)=Mark(k,N);
        else
            Mark(N,k)=N;
        end
    end
end
end
qq = min(Mark);
ee = min(qq);
disp(ee)
    
```

Рисунок 3 – Лістинг програми Matlab для визначення кількості апроксимуючих прямокутних ділянок

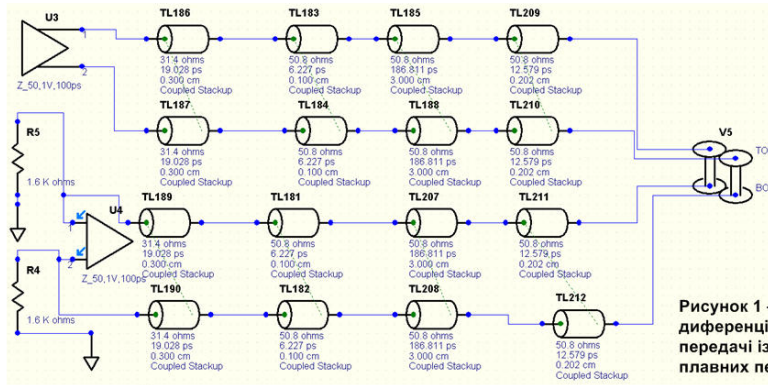
```

Y2=250.0; Y1=75.0; X1=0.0; X2=1000.0; L=X2-X1;
N=6;
nn=N;
beta=(log(Y2/Y1))/L; alp=(Y1-Y2)/(exp(beta*X1)-exp(beta*X2));
S0=(alp/beta)*(exp(beta*X2)-exp(beta*X1));
S0n=S0/nn;
Sa1 = beta*S0n/alp;

xx=zeros(1, N+1); yy = zeros(1, N+1);
ww = zeros(1, N);dd=zeros(1, N);
xx(1)=X1; yy(1)=Y1; xx(N+1)=X2; yy(N+1)=Y2;
for k=2:1:N
    xx(k)=log(Sa1+exp(beta*xx(k-1)))/beta;
end
for k=1:1:N
    dd(k)=xx(k+1)-xx(k);
    ww(k)=2*S0n/dd(k);
end
disp(dd);
disp(ww)
    
```

Рисунок 3 – Лістинг програми Matlab для визначення довжини та ширини заданої кількості апроксимуючих ділянок



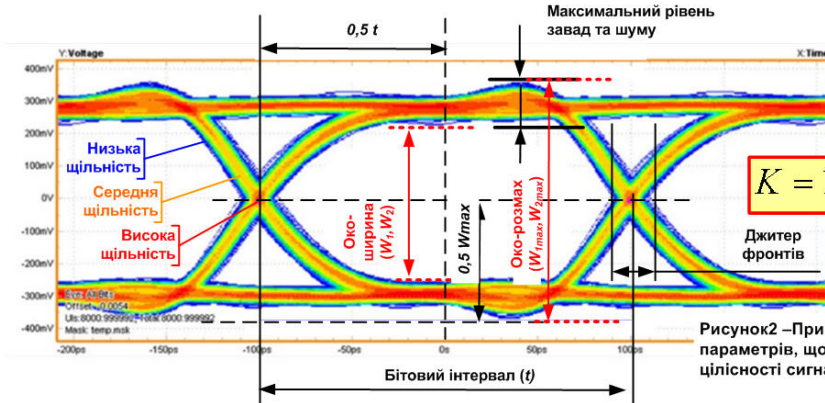


## КОНТРОЛЬНА МОДЕЛЬ БЕЗ ПЛАВНИХ ПЕРЕХОДІВ ЕКВІВАЛЕНТНОЇ ДОВЖИНИ

9

Рисунок 1 – Модель Hyperlynx для диференційної мікросмужкової лінії передачі із перехідним отвором без плавних переходів між ділянками лінії

## КРИТЕРІЙ ДЛЯ ПОРІВНЯЛЬНОГО АНАЛІЗУ ВПЛИВУ ПЛАВНИХ ПЕРЕХОДІВ



Критерій відсоткового впливу абсолютної різниці відносної ширини око-діаграми в зоні половинного бітового інтервалу:

$$K = 100\% \left[ \frac{w_1}{w_{1max}} - \frac{w_2}{w_{2max}} \right]$$

Рисунок 2 – Приклад візуалізації око-діаграми із позначенням параметрів, що необхідні для запропонованого критерію цілісності сигналів

## ПАРАМЕТРИ ІМІТАЦІЙНИХ МОДЕЛЕЙ HYPERLYNX

10

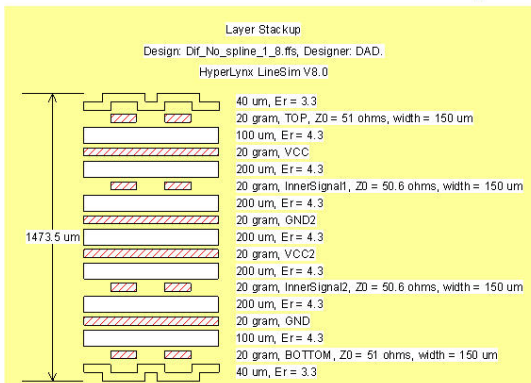


Рисунок 1 – Параметри шарової структури плати модуля 1-го структурного рівня для дослідження

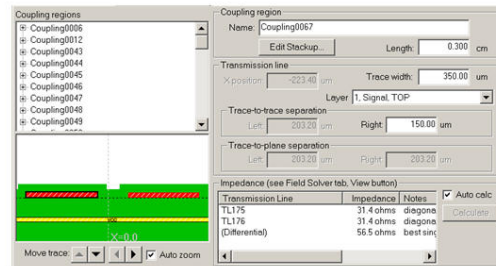


Рисунок 3 – Параметри планарного контактної майданчика драйверів

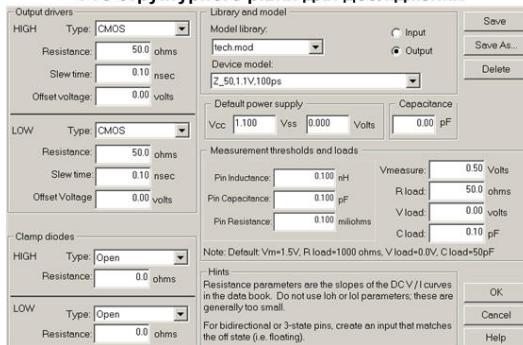


Рисунок 2 – Параметри драйвера передавача та паразитні параметри його виводів

Рисунок 4 – Параметри основної ділянки диференційної лінії передачі

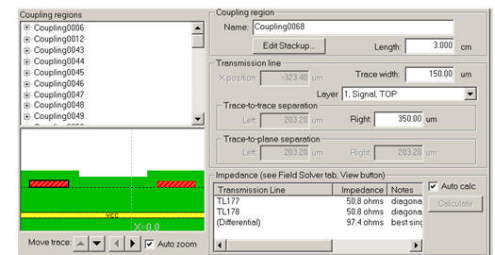


Рисунок 5 – Параметри зони диференційних перехідних наскрізних отворів без контакту із внутрішніми шарами

## РЕЗУЛЬТАТИ ДОСЛІДЖЕННЯ МОДЕЛЕЙ МІКРОСМУЖКОВИХ ВИСОКОШВИДКІСНИХ ЛІНІЙ ІЗ УРАХУВАННЯМ ЗАТУХАННЯ

11

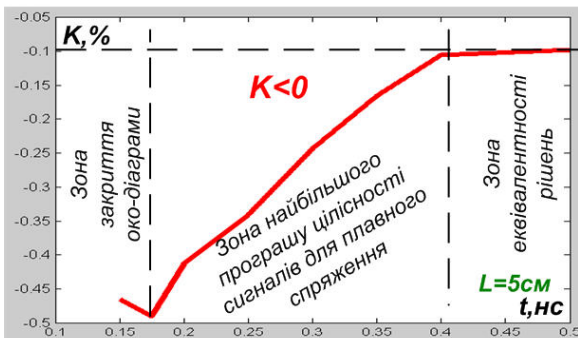


Рисунок 2 – Для поодинокі однібічної лінії

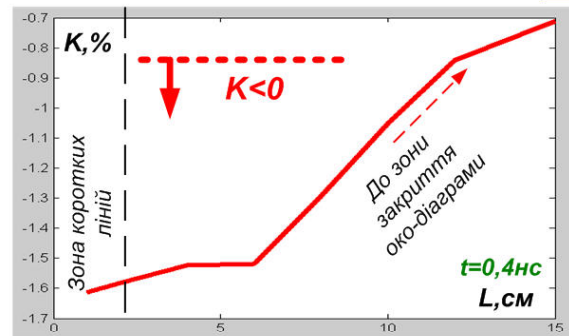


Рисунок 3 – Для диференційної двобічної лінії (із перехідними отворами)

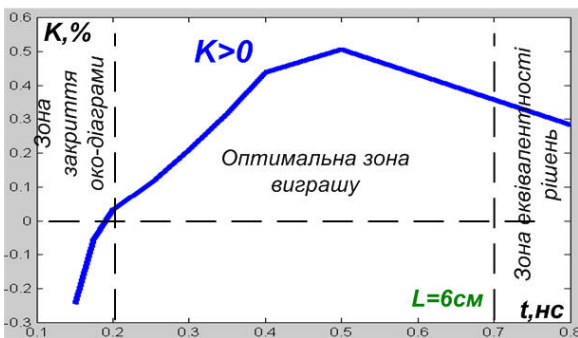
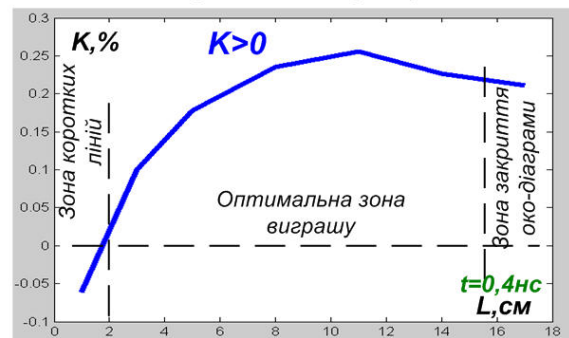


Рисунок 2 – Для диференційної однібічної лінії



## НОВИЗНА МАГІСТЕРСЬКОЇ РОБОТИ

12

1. Запропоновано метод забезпечення цілісності сигналів послідовних високошвидкісних диференційних інтерфейсів із мікросмужковими лініями передачі у складі модуля 1-го структурного рівня, що полягає у застосуванні експоненційного спряження ліній різної ширини, який дозволяє забезпечити збільшення відносного рівня ширини розкриття око-діаграми до 0,5% для швидкостей передачі даних 2...5Гбіт/с та забезпечити поліпшення механічних властивостей провідників гнучких друкованих плат щодо стійкості до деформацій.

2. Запропоновано метод апроксимації експоненційного спряження через застосування дискретної сукупності прямокутних ділянок ліній передачі параметри яких обрано відповідно характеру спряження, що дозволяє застосувати модель спряження для систем двовимірної імітаційної моделювання. Встановлено доцільність застосування запропонованого методу для мікросмужкових диференційних високошвидкісних ліній без перехідних отворів із довжиною до 15см та бітовими інтервалами від 0,1 до 0,5нс.

3. Запропоновано критерій для оцінювання ефективності застосування плавних спряжень в топології модулів 1-го структурного рівня, який полягає у визначенні різниці відносної ширини око-діаграми ліній із та без спряження, що дозволяє комплексно врахувати як ефекти багаторазового відбиття так і вплив затухання під час поширення сигналів вздовж лінії.

ДОДАТОК Д  
ПУБЛІКАЦІЇ ПО ТЕМІ МАГІСТЕРСЬКОЇ РОБОТИ



Міністерство освіти і науки України  
Хмельницький національний університет



## СЕРТИФІКАТ

**Пекач Олександр Юрійович**

учасник XIII Всеукраїнської науково-практичної конференції  
«Актуальні проблеми комп'ютерних наук АПКН-2021»

Голова оргкомітету АПКН-2021

**СИНЮК Олег Миколайович**  
проректор Хмельницького національного  
університету з наукової роботи,  
доктор технічних наук, професор

м. Хмельницький  
15-16 жовтня 2021

E-mail: [apkt.khnu@gmail.com](mailto:apkt.khnu@gmail.com)

Міністерство освіти і науки України  
Хмельницький національний університет



ЗБІРНИК НАУКОВИХ ПРАЦЬ  
а матеріалами XIII Всеукраїнської науково-практичної конференції  
«Актуальні проблеми комп'ютерних наук АПКН-2021»

15-16 жовтня 2021

Хмельницький 2021

## АКТУАЛЬНІ ПРОБЛЕМИ КОМП'ЮТЕРНИХ НАУК - 2021

*XIII Всеукраїнська науково-практична конференція*

Метою конференції є висвітлення актуальних проблем комп'ютерних наук, інформатики та інформаційних технологій.

### **СЕКЦІЇ КОНФЕРЕНЦІЇ:**

1. Комп'ютерні науки та прикладні інформаційні технології.
2. Комп'ютерна інженерія та системи захисту інформації.
3. Математичне моделювання та інженерія програмного забезпечення
4. Телерадіокомунікації, медійні та комунікаційні системи
5. Проблеми впровадження інформаційних технологій у виробництво та управління.

Робочі мови конференції: українська, англійська

### **ОРГКОМІТЕТ:**

**СИНЮК О. М.** голова оргкомітету, проректор Хмельницького національного університету з наукової роботи, доктор технічних наук, професор  
**САВЕНКО О. С.** заступник голови оргкомітету, декан факультету Інформаційних технологій ХНУ, доктор технічних наук, професор  
**БАРМАК О. В.** заступник голови оргкомітету, завідувач кафедри Комп'ютерних наук ХНУ, доктор технічних наук, професор  
**ГОВОРУЩЕНКО Т. О.** завідувач кафедри Комп'ютерної інженерії та інформаційних систем ХНУ, доктор технічних наук, професор  
**ВИСОЦЬКА О. В.** доктор технічних наук, завідувач кафедри Радіоелектронних та біомедичних комп'ютеризованих засобів і технологій Національного аерокосмічного університету ім. М. С. Жуковського «Харківський авіаційний інститут», професор

**ЛАВРОВ Є. А.** доктор технічних наук, професор (Сумський державний університет)

**ТІМОФЄЄВА Л. В.** відповідальна за студентську науково-дослідну роботу ХНУ

**МАЗУРЕЦЬ О. В.** секретар конференції, к.т.н., доцент кафедри Комп'ютерних наук ХНУ

**МОЛЦАНОВА М. О.** секретар конференції, викладач кафедри Комп'ютерних наук ХНУ

### **КОНТАКТНА ІНФОРМАЦІЯ:**

e-mail для листування: [prkl.khnyu@gmail.com](mailto:prkl.khnyu@gmail.com)

УДК 004.37.001.62

Збірник наукових праць за матеріалами XIII Всеукраїнської науково-практичної конференції «Актуальні проблеми комп'ютерних наук АЛКН-2021». Хмельницький – 2021. – 281с.

У збірнику наукових праць подані перспективні практичні розробки аспірантів, студентів та здобувачів в області сучасних інформаційних технологій. Розглянуто актуальні проблеми комп'ютерних наук, комп'ютерної інженерії, прикладної математики й інженерії програмного забезпечення, приведено ряд робіт по впровадженню інформаційних технологій у виробництво та управління. Висвітлено перспективні розробки сучасних систем пошуку, обробки й захисту інформації, медійних та комунікаційних системи.

УДК 004.37.001.62

Матеріали конференції відтворені з авторських оригіналів. При макетуванні можливі незначні зміни композирки контенту авторських оригіналів.

Участь у конференції та складові всіх її етапів (розгляд праць, макетування, публікація збірника наукових праць та видача сертифікатів) є безкоштовними для всіх учасників. Оргкомітет конференції висловлює подяку учасникам конференції та сподівається на подальшу співпрацю.

З питань проведення конференції та подальшого обміну інформацією звертатись на e-mail конференції: [prkl.khnyu@gmail.com](mailto:prkl.khnyu@gmail.com)

УДК 623.519

Пекач О. Ю., Пивовар О. С., Таранчук А. А.

*Хмельницький національний університет*

### ОПТИМІЗАЦІЯ ТОПОЛОГІЇ ЕЛЕМЕНТІВ ДРУКОВАНИХ ПЛАТ ВИСОКОШВИДІСНИХ ІНТЕРФЕЙСІВ

*Розглянуто можливість застосування топологічних моделей планки старжачь мікроскопических ліній передачі друкованих плат для проведення імітаційного аналізу роботи мультимедійних інтерфейсів з метою покращення цілісності передачі цифрових сигналів.*

*Possibilities of application of topological models of smooth configurations of microstrip transmission lines on printed circuit boards for carrying out the simulation analysis of the work of multimedial interfaces for the purpose of improvement of signal integrity are considered.*

Найбільш відповідальним етапом під час конструювання сучасної високотехнологічної телекомунікаційної техніки є етап розробки та моделювання багатопарових друкованих плат завдяки тому, що в них відбувається складна обробка сигналів, діють найвищі частоти, розміщено найскладніші і найшвидші інтерфейси та застосовується різноманітна компонентна база найвищого ступеню інтеграції [1].

Одним із напрямків удосконалення топології провідників для забезпечення цілісності сигналів є плавні спряження елементів провідного рисунку, що забезпечує оптимальне узгодження хвильових опорів між елементами та забезпечує розподіл механічних навантажень по периметру спряження [1]. Імітаційне моделювання електродинаміки таких спряжень у тривимірних моделях пов'язано із невідправдано високими витратами часу обчислень, а моделювання у 2D САПР, таких як HurstLinx [2] потребує додаткової підготовки вихідних даних через неможливість створення точної моделі плавного переходу внутрішніми засобами побудови моделей.

Метою роботи є створення та дослідження моделі плавного переходу для забезпечення цілісності сигналів мультимедійних інтерфейсів гнучких друкованих плат.

Відомо [1], що найбільш ефективно виконує завдання плавного переходу експоненційне спряження, для його моделювання запропоновано використати апроксимацію прямокутними ділянками мікроскопическої ліній передачі рівновеликої площі (рисунк 1). За таких умов, концентрація електромагнітної

Кушнір Д. Е.	Інформаційні технології для підвищення безпеки автомобільного транспорту .....	146
Ланде Д. В., Нагорний Д. О., Рибак О. О.	Методи і засоби екстраування і візуалізації концептів із соціальних мереж .....	151
Литвінко І. В., Мартинюк В. В.	Інтелектуальний метод і програмно-технічний засіб керування сонячною панеллю .....	153
Михасько Я. Ю., Лисенко С. М.	Метод розробки емулятора виявлення кібер-загроз типу «фішинг» .....	156
Море В. С., Камішальня А. С.	Кластеризація отриманих від мережі приманок даних методом k-середніх .....	159
Немченко К. Ю.	Розробка інформаційної системи керування замовленнями фотоцентру .....	163
Носуля Є. О., Нечволода Л. В.	Розробка експертної системи для оцінювання фізичного стану хатніх тварин .....	168
Онїщенко Д. П., Подорожняк А. О.	Дослідження системи розпізнавання антономерів .....	172
Пазяч А. Ю., Морозов А. В.	Дослідження згорткової нейронної мережі для розпізнавання рукописних цифр ..	176
Палажченко Є. В.	Інформаційна технологія слайдингу для будівельного 3D принтеру .....	180
Пекач О. Ю., Пивовар О. С., Таранчук А. А.	Оптимізація топології елементів друкованих плат високошвидкісних інтерфейсів .....	183
Петрушак В. С.	Вимрювання частоти періодичного сигналу за допомогою методу коінциденції ..	186
Рей К. С., Костюнюк І. П., Грицик І. І.	Дослідження методів керування ресурсами кіберфізичної системи «Розумний будинок» .....	191
Русия В. В., Іванічак Б. О.	Програмний комплекс для маскування інформації хаотичного системою на основі LabView .....	194

близькими до типових показників мультигігабітного інтерфейсу PCI-Express, а критерії якості аналізувались на основі використання ОКО-діаграм (ширини та висоти ОКО-діаграм) [2] на базі тестових стимулів у вигляді М-последностей [3].

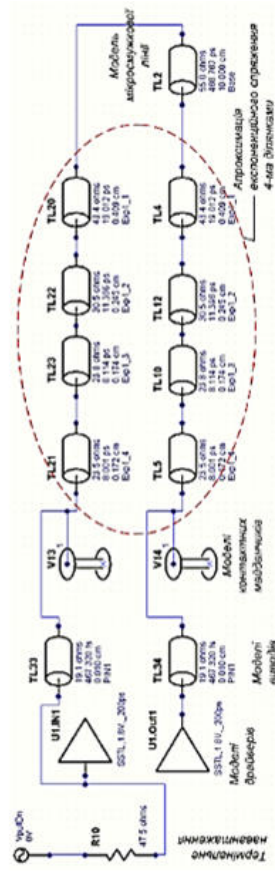


Рисунок 2 – Модель плавного спряження у SAIPR NurNetLinx

Результати моделювання підтвердили адекватність моделі експоненційного спряження і показали ефективність використання експоненційний спряжень для мультигігабітних ліній передачі в аспекті розриву око-діаграм за площею до 3..5 відсотків, при цьому наявність експоненційного спряження більше впливає на висоту око-діаграм (до 10%) ніж на ширину (1%), що відповідає поліпшенню частотних властивостей мікросмужкової лінії передачі особливо на частотах більше 1ГГц та фронтів цифрового сигналу менше за 100пс.

### Перелік посилань

1. Джонсон Горрад В., Высоко скоростная передача цифровых данных: высший курс черной магии. Пер. с англ. — М.: Издательский дом "Вильямс", 2005. — 1024 с.
2. Голевич О.Б. Моделювання випромювання плат із вбудованими компонентами для передачі широкосмугових хаотичних сигналів/ О.Б. Голевич, О.С. Пивовар // Вісник хмельницького національного університету. Технічні науки. - 2015. - №1 - С.213-216.
3. Кравець С.С. Аналіз впливу міжшарових перегинок друкованих плат на інтервальну цілісність сигналів високошвидкісних інтерфейсів/ С.С.Кравець, О.С. Пивовар // Виявлення та обчислювальна техніка в технологічних процесах. - 2009. - №2 - С.174-179.

енергії сигналу в суміжних ділянках однакова, що суттєво зменшить паразитні ефекти [3].

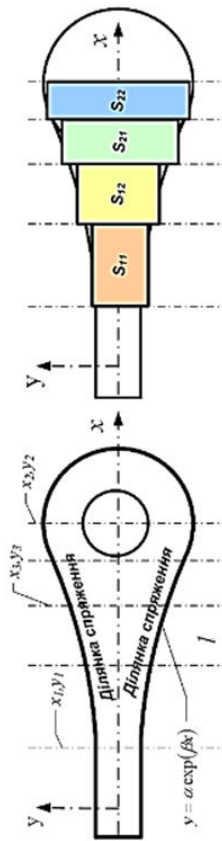


Рисунок 1 – Плавне спряження елементів топології плати

Для визначення кількості ділянок для моделювання експоненційного спряження запропоновано застосувати ітеративну дихотомічну процедуру. Зупинка ітерацій реалізується на базі критерію технологічних допусків виготовлення друкованих плат, а результатом є кількість та геометрія окремих ділянок. Модель спряження описується як:

$$\begin{cases} y_2 = \alpha \exp(\beta x_2) & ; \beta = \frac{\ln(y_2/y_1)}{l} & ; \alpha = \frac{y_1 - y_2}{\exp(\beta x_1) - \exp(\beta x_2)} \end{cases} \quad (1)$$

$$S_0 = \int_{x_1}^{x_2} \alpha \exp(\beta x) dx = \frac{\alpha}{\beta} [\exp(\beta x_2) - \exp(\beta x_1)]$$

На першому кроці ітерації (рисунок 1) знаходиться координата  $x_3$ , що формує рівновеликі площі із рівняння:

$$\frac{S_0}{2} = \int_{x_1}^{x_3} \alpha \exp(\beta x) dx, \quad x_3 = \frac{\ln[S_0/2 + \exp(\beta x_1)]}{\beta}, \quad y_3 = \alpha \exp(\beta x_3) \quad (2)$$

Із (1) та (2) отримуємо геометрію ділянок:

$$l_1 = x_3 - x_1; l_2 = x_2 - x_3 \quad \forall l_1 = S_0/l_1; \quad \forall l_2 = S_0/l_2 \quad (3)$$

Надалі ітерації продовжуються до порівняння отриманих ділянок із технологічними допусками. Процедура апроксимації (1)-(3) легко алгоритмується, а результат може бути переданий в програму 2D симуляції ліній зв'язку (рисунок 2).

Порівняння ефективності застосування запропонованої моделі плавного спряження проводилось на базі імітаційного аналізу одночасно двох схем передачі однакової довжини, де відмінності полягали тільки у додаткових ділянках лінії, що апроксимують плавне спряження. Умови передачі сигналів та драйвери обрались



## АКТУАЛЬНІ ПРОБЛЕМИ КОМП'ЮТЕРНИХ НАУК 2021

ЗБІРНИК НАУКОВИХ ПРАЦЬ

Комп'ютерна верстка: **Маурець О.В.**

Підписано до друку 14.10.2021.  
Версія друку «АРКН-2021 CorpusParser v 3mod5».

Е-мал: [arkn.khnu@gmail.com](mailto:arkn.khnu@gmail.com)  
ХНУ, м. Хмельницький, вул. Інститутська 11.

## Anti-Plagiarism v-15.257

Максимальное совпадение с одним документом 1.0%

Словари проверки: en\_US, ru\_RU, ua\_UA. Ошибок в документах: 9%

ID: 97592 Название: Топологічна оптимізація модулів 1-го структурного рівня високошвидкісних телекомунікаційних засобів Добавлено в БД: 2021-11-30 Авторы: Пекач Олександр Юрійович Руководители: Підченко Сергій Костянтинівич Консультанты: Опоненты:	Документ		Суммарное совпадение по Базе Данных	
	Символы	Лексемы	Символы	Лексемы
	108591	1656	1475 (1%)	20 (1%)

### Источник плагиата

ID	Описание	Паличие плагиата в документе	
		Символы	Лексемы



Ім'я користувача:  
Kafedra TMIT KhNU

ID перевірки:  
1009442481

Дата перевірки:  
30.11.2021 22:56:34 EET

Тип перевірки:  
Doc vs Internet

Дата звіту:  
30.11.2021 23:12:12 EET

ID користувача:  
100005657

Назва документа: Пекач\_Трм-20-1

Кількість сторінок: 91 Кількість слів: 16351 Кількість символів: 132019 Розмір файлу: 1.45 MB ID файлу: 1009438445

244 слова позначені як "вилучені" та не враховуються у підрахунку слів

## 0.37% Схожість

Найбільша схожість: 0.16% з Інтернет-джерелом (<http://elar.khnu.km.ua/jspui/bitstream/123456789/9738/1/%D0%A4%D>).

0.37% Джерела з Інтернету

81

Сторінка 93

Пошук збігів з Бібліотекою не проводився

## 0% Цитат

Не знайдено жодних цитат

Не знайдено жодних посилань

## 0% Вилучень

Немає вилучених джерел

## Модифікації

Виявлено модифікації тексту. Детальна інформація доступна в онлайн-звіті.

Замінені символи

6

## РЕЦЕНЗІЯ

на дипломну роботу студента групи ТРМ-20-1  
Пекача Олександра Юрійовича  
«Топологічна оптимізація модулів 1-го структурного рівня  
високошвидкісних телекомунікаційних засобів»

Дипломна робота присвячена дослідженню впливу топології плавних переходів металевих ділянок провідників друкованих плат на цілісність високошвидкісних сигналів. Актуальність тематики досліджень підтверджується постійною потребою поліпшення швидкості та якості передачі даних.

Робота складається із вступу, 4 розділів, основних висновків по роботі, переліку джерел посилання (54 бібліографічних посилання, 5 сторінок) та 5 додатків (18 сторінок). Загальний обсяг роботи в якому викладено основний зміст складає 81 сторінку і містить 39 рисунків на 38 сторінках по тексту, 4 таблиці та 15 формул. Повний обсяг роботи - 118 сторінок.

У вступі підтверджується актуальність роботи, висвітлюється мета, об'єкт, предмет, наукова новизна, практичне значення та апробація результатів.

Перший розділ роботи присвячено аналізу застосування та можливостям оптимізації мультигігабітних послідовних інтерфейсів передачі даних.

Другий розділ присвячено розгляду фізичної реалізації високошвидкісних інтерфейсів в межах модулів 1-го структурного рівня та багатопараметричним моделям мікросмужкових гігабітних ліній передачі.

В третьому розділі запропоновано моделі та методики для оптимізації топології мікросмужкових ліній.

Четвертий розділ охоплює практичні дослідження запропонованих моделей шляхом імітаційного моделювання в спеціалізованому середовищі.

Дипломна робота містить загалом більше 100 сторінок тексту з ілюстраціями, висновки із проведеної роботи сформовані чітко та грамотно. Процес висвітлення основних позицій є логічно пов'язаним, присутня значна кількість ілюстрацій та кольорових додатків. Наведені у роботі формули, припущення та висновки мають достатнє обґрунтування та детальне пояснення. Мова викладення роботи є технічно грамотною, зрозумілою та не перенасиченою спеціальними термінами. Оформлення пояснювальної записки знаходиться на рівні, що відповідає стандарту університету.

Серед позитивних сторін магістерської роботи слід відмітити наступне:

- запропоновано метод забезпечення цілісності сигналів та визначено зони його доцільного застосування, що дозволяє поліпшити передачу даних за запропонованим критерієм до 0,5% для тактових частот до 5ГГц;

- розроблена методика апроксимації експоненційного спряження рівновеликими ділянками ліній передачі, що дозволяє проводити адекватне імітаційне моделювання із високою швидкістю в двовимірних стимуляторах передачі мультигігабітних даних по мікросмушковим лініям передачі із урахуванням затухання.

Серед недоліків слід відмітити:

- відсутній розгляд поняття модульної структури конструкції телекомунікаційних засобів, є лише рисунок,

- відсутнє обґрунтування введення компенсуючих термінаторів в повній моделі лінії передачі середовища симулятора та відсутні посилання на декілька формул.

Загалом дипломна робота Пекача Олександра Юрійовича заслуговує на оцінку "ВІДМІННО".

Рецензент:

д.т.н., проф., зав.каф. АКІТ



Мартинюк В. В.

Завідувачу кафедри  
телекомунікацій, медійних та  
інтелектуальних технологій (ТМІТ)  
Підченко С.К.  
здобувача вищої студента  
2 курсу, гр. ТРМ-20-1  
Пекача Олександра Юрійовича

### ЗАЯВА

З правилами чинного Положення «Про дотримання академічної доброчесності в Хмельницькому національному університеті» від 26.09.2020 (зі змінами від 26.11.2020), згідно з яким виявлення плагіату є підставою для відмови в допуску кваліфікаційної роботи до захисту та застосування заходів дисциплінарної та академічної відповідальності, ознайомлений. Про використання програмно-технічних засобів для перевірки кваліфікаційних робіт здобувачів вищої освіти на плагіат оповіщена та надаю свою згоду на обробку та збереження університетом моєї роботи в інституційному репозитарії університету.

Також надаю університету право на передачу моєї роботи для обробки та збереження в базах даних програмно-технічних засобів (Unicheck та Anti-Plagiarism) та використання роботи для виявлення плагіату в інших роботах, які перевіряються програмно-технічними засобами та користувачами, що мають доступ до цих програмно-технічних засобів, виключно в обмежених цілях для виявлення плагіату в текстах робіт.

Робота для перевірки університетом надається в друкованому та електронному варіанті. Електронна версія моєї роботи збігається (ідентична) з друкованою.

2.12.21

дата



Пекач О.Ю.

підпис

РІШЕННЯ КАФЕДРИ  
ТЕЛЕКОМУНІКАЦІЙ, МЕДІЙНИХ ТА ІНТЕЛЕКТУАЛЬНИХ  
ТЕХНОЛОГІЙ

ПРО ДОПУСК КВАЛІФІКАЦІЙНОЇ РОБОТИ ДО ЗАХИСТУ

Підтверджуємо ознайомлення з результатом звіту подібності щодо роботи, генерованого системою виявлення текстових збігів/ідентичності/схожості:

Назва: Топологічна оптимізація модулів 1-го структурного рівня високошвидкісних телекомунікаційних засобів

Автор: Пекач Олександр Юрійович

Спеціальність: 172 Телекомунікації та радіотехніка

Освітня програма: Телекомунікації та радіотехніка

Науковий керівник: д.т.н., доц. Підченко Сергій Костянтинович

Після аналізу звіту подібності зроблено такий висновок:

№	Висновок	Позначка про відповідність
1	Запозичення, виявлені в роботі, є законними і не є плагіатом (далі – зазначаються підстави віднесення запозичень до правомірних). Робота приймається до захисту.	<b>Відповідає</b>
2	Виявлені запозичення не є плагіатом, розміщені в розділах, які не описують безпосередньо авторське дослідження, але кількість цитат перевищує обсяг, виправданий поставленою метою роботи (далі – зазначаються детальні та аргументовані підстави віднесення запозичень до правомірних). Робота приймається до захисту, але має бути відкоригована. Відкоригований варіант має бути поданий на кафедру за 2 дні до захисту, разом із заявою щодо самостійності виконання письмової роботи та ідентичності друкованої та електронної версії роботи	
3	Виявлені запозичення не є плагіатом, але частково розміщені в розділах, які описують безпосередньо авторське дослідження, а кількість цитат перевищує обсяг, виправданий поставленою метою роботи. В зв'язку з цим мета роботи та поставлені завдання не були досягнені. Робота може бути допущена до захисту (наступного року) після того як буде відкоригована та допрацьована і успішно пройде повторну перевірку на академічний плагіат.	
4	Робота містить навмисні текстові спотворення, передбачувані спроби укриття запозичень або інші прояви академічного плагіату. Робота містить фабрикацію або фальсифікацію даних. Робота не допускається до захисту.	
5	Інше:	

Підтвердження: Запозичення у розмірі 0,37% є випадковими збігами та не є плагіатом. Модифікації через вилучення є елементами типових бланків оформлення роботи.

3.12.2021р.

Відповідальний за контроль

плагіату за системою Unicheck:



Олег ПИВОВАР

Зав. каф. ТМІТ



Сергій ПІДЧЕНКО