

ДОСЛІДЖЕННЯ ФАЗОВИХ ДЕТЕКТОРІВ

В роботі вивчалися принципи побудови фазових детекторів різного діапазону частот і їх детекторні характеристики. Розглянуті фазові детектори на основі помножувача, фазові детектори на основі D-тригера, фазові детектори в інтегральному виконанні і фазові детектори на логічних елементах.

Ключові слова: фазовий детектор, детекторна характеристика.

I.S. PYATIN

Khmelnytsky National University

RESEARCH OF PHASE DETECTORS

This paper studied the principles of the phase detector all band and their detector characteristics. Phase detectors are used at phase devices, of the phase-locked-loop frequency control, for detecting phase modulation signals, for determine the phase characteristics of radio aids, and more. Most common phase detector based multiplier. In the phase-locked-loop using the phase detector based D-flip-flop. To investigate the phase characteristics of the phase detector is used for logical elements. Considered electronic components firms Analog Devices, Semiconductor and given basic circuits devices. These circuits allow the phase detector to determine the phase-frequency characteristics of the studied devices or materials in the frequency range from 100 kHz to 3 GHz.

Keywords: phase detector, the detector response.

Вступ

Фазові детектори призначені для отримання напруги, що пропорційна різниці фаз сигналу $u_c = U_{mc} \cos(\omega_c t + j_c)$ і опорного коливання $u_o = U_{mo} \cos(\omega_o t + j_o)$. Фазові детектори використовують у фазометричних пристроях, системах фазової автопідстройки частоти, для детектування сигналів фазової модуляції і фазової маніпуляції, в корелометрах, в радіолокації, радіонавігації, провідному і безпроводному зв'язку. Потреба у фазових вимірюваннях виникає при налагодженні і повірці різних пристроїв, наприклад, ліній затримки, антен, фільтрів тощо. Крім того фазові детектори використовують для визначення частотно-параметричних характеристик матеріалів, що дає можливість контролювати їх фізико-хімічну структуру і наявність різноманітних включень [1].

Фазовий детектор є шестиполосником, що має два входи і один вихід. Вихідна напруга фазового детектора визначається виразом:

$$u_{вих} = K_D U_{mc} U_{mo} \cos j, \quad (1)$$

де $j = (\omega_c - \omega_o)t + (j_c - j_o)$.

Залежно від співвідношення частот ω_c і ω_o розрізняють два режими роботи: $\omega_c = \omega_o$, $j = j_c - j_o$ використовуються у фазометричних пристроях і $\omega_c \neq \omega_o$, $j = (\omega_c - \omega_o)t$ використовуються у системах автопідстройки частоти.

Фазовий детектор на основі помножувача

Виходячи з виразу (1), фазовий детектор є помножувачем. Виділення вихідного сигналу відбувається фільтром низьких частот. В якості помножувачів сигналів можуть бути використані нелінійні або параметричні елементи: діоди, транзистори, інтегральні схеми (диференційні каскади, ключові схеми, аналогові помножувачі, операційні підсилювачі).

За типом помножувачів розрізняють векторомірні фазові детектори, ключові фазові детектори, фазові детектори на аналогових помножувачах. Перші з них поділяються на діодні (однотактні, балансні, кільцеві) і на диференційних транзисторних каскадах.

Як виходить з виразу (1), вихідна напруга фазового детектора залежить як від фазового зсуву j , так і від амплітуд вхідних сигналів U_{mc} і U_{mo} . Для позбавлення залежності від амплітуди сигналів, до входів фазового детектора підключають обмежувачі амплітуди.

Основною характеристикою фазового детектора є залежність $u_{вих}(j)$. Особливістю детекторної характеристики фазового детектора є її періодичність.

До основних параметрів фазового детектора відносять крутизну детекторної характеристики $S_{ФД} = \left| \frac{\partial U_{вих}}{\partial j} \right|_{\max}$ і коефіцієнт детектування $K_D = \frac{U_{вихm}}{U_{mc}}$ [2].

Помножувач сигналів можна виконати на транзисторах, або інтегральних мікросхемах – аналогових помножувачах сигналів, або змішувачах. Наведемо приклад змішувача – мікросхема фазового детектора 6405ПС2, що працює в діапазоні частот до 3 ГГц. Мікросхема побудована за принципом чотириквadrантного помножувача за технологією GaAs MESFET, виконана на основі активної диференційної схеми Гілберта. Схема має високі вхідний і вихідні опори і широку смугу пропускання.

Схема фазового детектора на основі мікросхеми 6405ПС2 наведена на рис. 1.

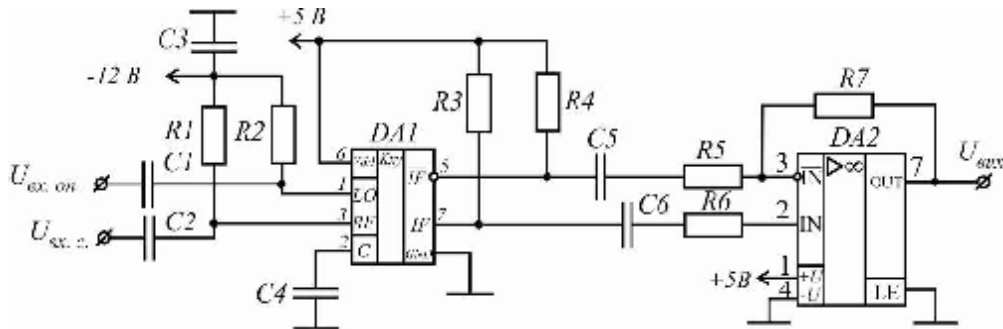


Рис. 1. Схема фазового детектора на основі мікросхеми 6405ПС2

Детекторна характеристика цього фазового детектора наведена на рис. 2. Вона була визначена при потужності сигналів на входах $P=3$ дБм на частоті $f=500$ МГц.

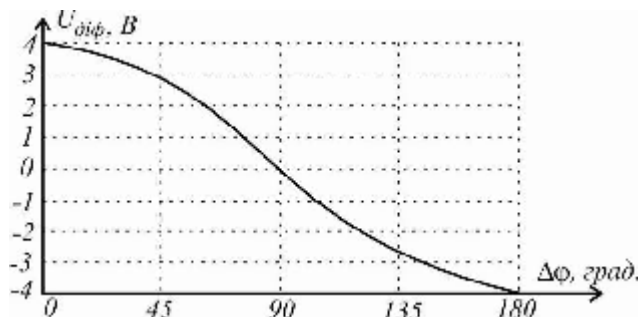


Рис. 2. Детекторна характеристика фазового детектора на основі мікросхеми 6405ПС2

Інший представник аналогового помножувача сигналів – AD532 фірми "Analog Devices". Це однокристальний, монолітний помножувач/подільник з попередньою підгонкою параметрів. Він забезпечує похибку множення не більше $\pm 1\%$ і вихідну напругу ± 10 В без застосування зовнішніх елементів. До його виходу може підключатися операційний підсилювач. Завдяки внутрішній підгонці AD532 простий у застосуванні. Його монолітна конструкція забезпечує значний вигравш в габаритах, надійності та вартості. Мікросхема має диференціальні входи і реалізує передавальну функцію $(X1 - X2) (Y1 - Y2) / 10$ В. Схема фазового детектора на мікросхемі AD532 показана на рис. 3.

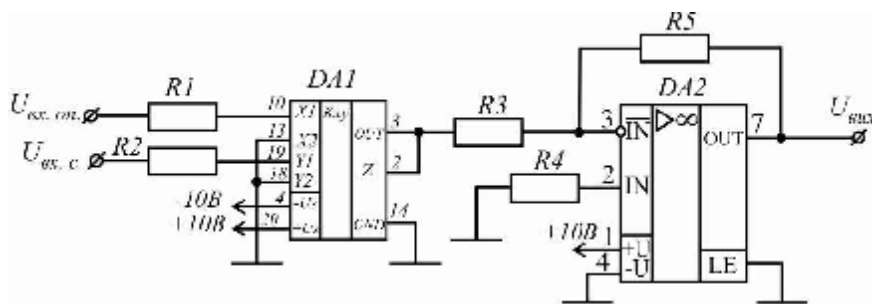


Рис. 3. Схема фазового детектора на основі мікросхеми AD532

Фазовий детектор на основі D-тригера

Широке розповсюдження отримали фазові детектори в системах фазового автопідстроювання частоти (ФАПЧ). Принципова схема фазового детектора, що використовується в цьому випадку, може представляти собою два D-тригера і підключений до їх виходів логічний елемент «І», що необхідний для скидання тригерів в початкове положення (рис. 4).

Фазовий детектор для такої системи має два цифрових виходи $U_{вих.вип.}$ і $U_{вих.відс.}$, сигнали на яких змінюються згідно з фазами вхідних сигналів. Якщо фаза опорного коливання випереджає фазу сигналу, то на виході $U_{вих.вип.}$ формується одиничний імпульс пропорційний їх різниці фаз, у випадку коли фаза сигналу випереджає фазу опорного коливання, то одиничний імпульс відповідної довжини формується на виході $U_{вих.відс.}$.

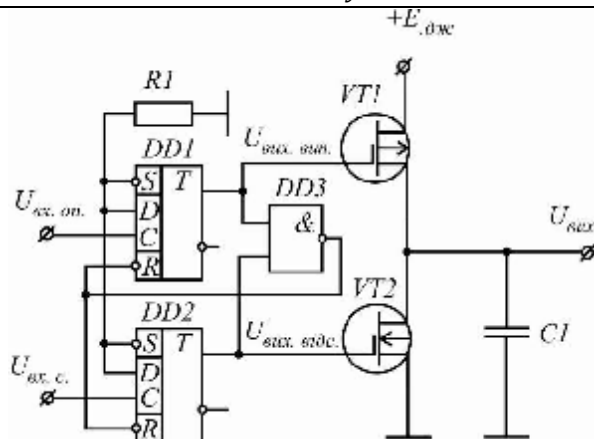


Рис. 4. Фазовий детектор на основі D-тригера

За фазовим детектором знаходиться система накачування заряду, призначена для управління зарядом (напругою) на конденсаторі фільтра. Умовно систему накачування заряду можна зобразити у вигляді двох джерел струму, що включаються в різний час по приходу відповідних керуючих імпульсів.

Один з найпростіших способів побудови такої системи показано на рис. 4. Основним завданням системи накачування заряду є генерування постійного вихідного струму не залежно від таких дестабілізуючих факторів як вихідна напруга, температура, тощо. Всі ці проблеми заважають стабілізації системи.

Фазовий детектор в інтегральному виконанні

Використання фазового детектора в інтегральному виконанні дозволяє будувати прості у відлагодженні і надійні схеми. Наприклад, розглянемо фазовий детектор на мікросхемі AD8302 фірми "Analog Devices". Основні параметри мікросхеми наступні:

- частотний діапазон до 2,7 ГГц;
- має в складі здвоєний логарифмічний підсилювач вимірювача амплітуди і фазовий детектор;
- діапазон зміни вхідного сигналу від мінус 60 дБ до 0 дБ на навантаженні 50 Ом;
- точність вимірювання підсилення при типових нелінійних спотвореннях – менше 0,5 дБ (крутизна характеристики 30 мВ / дБ);
- точність вимірювання фазового зсуву при типових нелінійних спотвореннях – менше 1 градус (крутизна характеристики 10 мВ / градус).

AD8302 перспективна, повністю інтегрована система для вимірювання підсилення і фазового зсуву в різних прийомних, передавальних і вимірювальних системах. Приладу потрібна невелика кількість навісних елементів і джерело однополярної напруги від 2,7 В до 5,5 В. Ширина смуги вихідного сигналу складає 30 МГц, яка може бути зменшена додатковим зовнішнім конденсатором фільтра.

Сигнальні входи є незалежними, номінальний вхідний опір на низьких частотах становить 3 кОм.

AD8302 має фазовий детектор, який представляє собою збалансований помножувач, вхідним сигналом якого є обмежений за амплітудою вихідний сигнал логарифмічних підсилювачів. Таким чином, точність вимірювання фази в широкому діапазоні не залежить від рівня вхідних сигналів.

Вихідні напруги фазового зсуву і коефіцієнта підсилення мають діапазон напруг від 0 В до 1,8 В. Вхідний / вихідний струм цих виводів може бути не більше 8 мА.

AD8302 виготовлений за власною швидкодіючою 25 ГГц SOI біполярною компліментарною технологією.

Схема фазового детектора на основі мікросхеми AD8302 наведена на рис. 5. Його детекторна характеристика наведена на рис. 6.

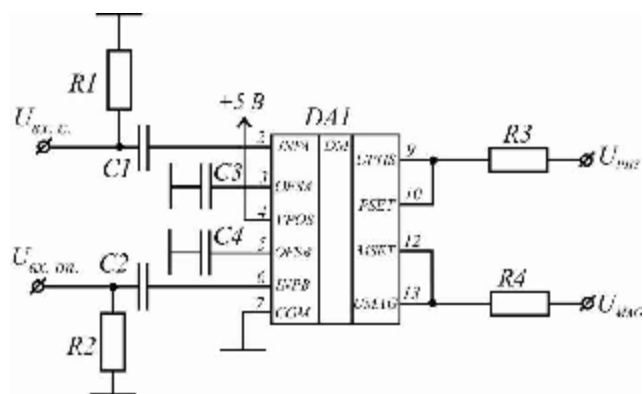


Рис. 5. Фазовий детектор на мікросхемі AD8302

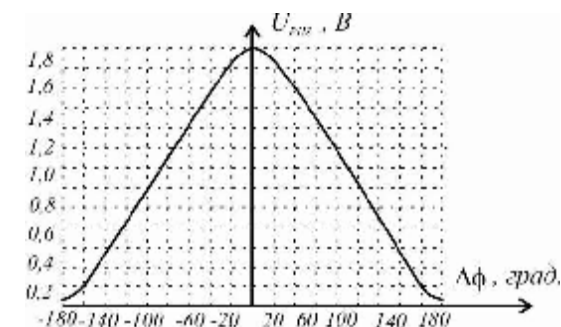


Рис. 6. Детекторна характеристика фазового детектора на мікросхемі AD8302

Фазовий дискримінатор (Phase Comparator) організовується на основі змішувачів з одноразовим, подвійним або потрійним балансуванням. На входи опорного і сигнального каналів надходять сигнали однакових частот з зсувом по фазі j , що підлягає вимірюванню. Детекторна характеристика такого фазового детектора близька до косинусоїдальної $U_{\phi d}(j) = U_{on} \cos j$, U_{on} – амплітуда напруги на вході опорного сигналу. Наприклад, фазовий дискримінатор МРД-21 може працювати з частотами від 50 МГц до 400 МГц, має високу лінійність детекторної характеристики. Крутизна детекторної характеристики становить 7 мВ/градус. Частотно-фазовий дискримінатор НМС403S8G чутливий не тільки до різниці фаз вхідних сигналів, але і до різниці частот, що збільшує його функціональне призначення. Він працює в діапазоні частот до 1,3 ГГц.

Найбільше використання такі фазові детектори отримали в системах фазової синхронізації, де необхідна висока швидкодія. Але при необхідності вони можуть використовуватись для детектування сигналів з фазовою модуляцією або в системах контролю технологічних параметрів.

Фазовий детектор на логічних елементах

Фазовий детектор на логічних елементах будується за принципом перетворення вимірюваного фазового зсуву в інтервал часу. Структурна схема фазового детектора на логічних дискретних елементах показана на рис. 7.

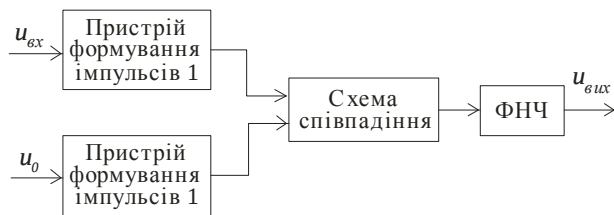


Рис. 7. Структурна схема фазового детектора на логічних елементах

Пристрої формування імпульсів перетворюють аналоговий гармонічний сигнал в імпульсну напругу з крутими фронтами, що формуються в моменти переходу вхідного сигналу через нуль. На виході пристроїв формування імпульсів ми маємо сигнали типу «меандр» з скважністю 2. Ці сигнали подаються на входи схеми співпадиння, яка формує на

виході імпульс рівня логічної «1» тільки при наявності на обох її входах сигналу рівня логічної «1». Фільтр низьких частот (ФНЧ) виділяє постійну складову сигналу на виході схеми співпадиння, що пропорційна вимірюваному фазовому зсуву. Схемна реалізація такого детектора приведена на рис. 8. Часові діаграми напруг в контрольних точках наведені на рис. 9. Детекторна характеристика фазового детектора на логічних елементах наведена на рис. 10.

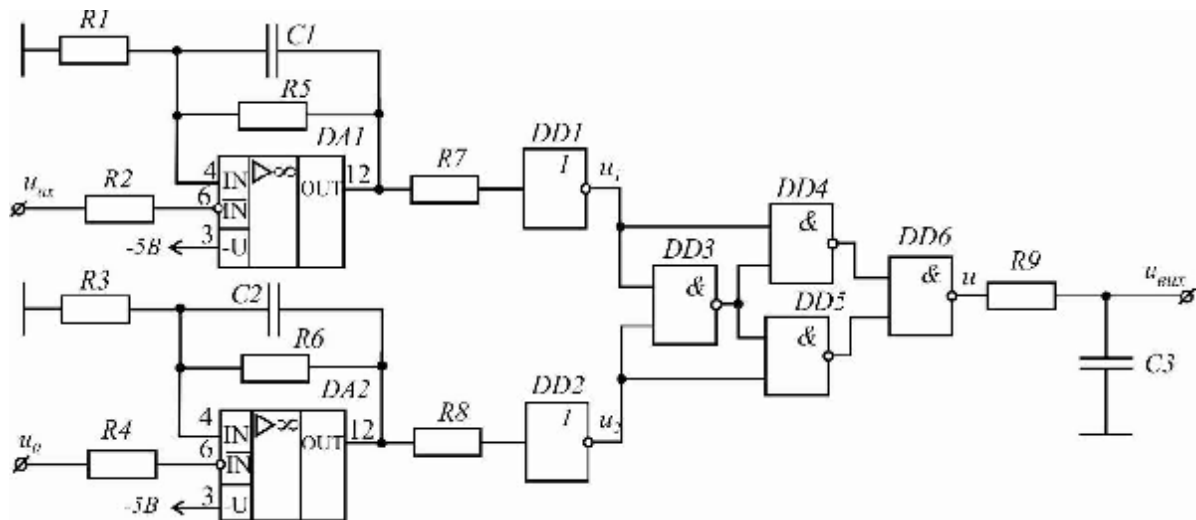


Рис. 8. Принципова схема фазового детектора на логічних елементах

Детектор має два входи: на перший подається досліджуваний сигнал (рис. 9, а), а на другий – опорне коливання (рис. 9, в). В якості пристроїв формування імпульсів використані високочастотні компаратори AD8465. Діаграми напруг u_1 і u_2 на виході пристроїв формування імпульсів наведені на рис. 9, б, г. Напруги u_1 і u_2 подаються на схему співпадиння, яка побудована на чотирьох логічних елементах «І-НІ». Напруга u на виході схеми «І-НІ» виникає тільки при одночасній дії напруг u_1 і u_2 . Часова діаграма напруг на виході схеми «І-НІ» показана на рис. 9, д. Фільтр низької частоти (ФНЧ) виділяє постійну складову напруги:

$$E_d = \frac{U_0 |p - j|}{2p} = \frac{U_0}{2} \left| 1 - \frac{j}{p} \right|.$$

Напруга E_d лінійно залежить від фази j . Характеристика детектування показана на рис. 10. При рівності фаз вхідної і опорної напруг, $E_d = 0$.

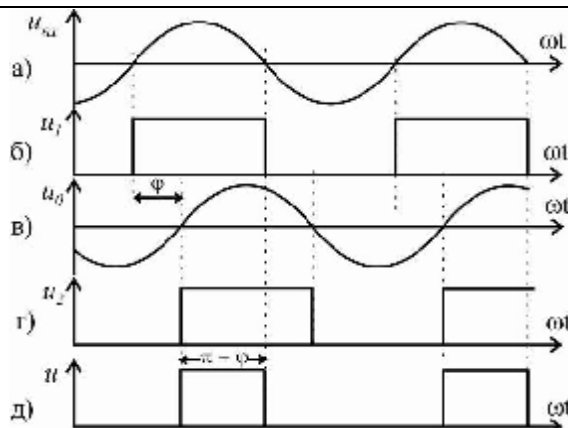


Рис. 9. Часові діаграми напруг в точках, показаних на рис. 8

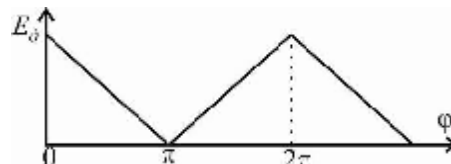


Рис. 10. Детекторна характеристика фазового детектора на логічних елементах

Швидкодію аналогового компаратора обмежують затримки переключення, що складають 1,6 нс. Тобто мікросхема AD8465 може працювати на частотах до 625 МГц. Але для визначення малих фазових зсувів необхідні круті фронти сформованого прямокутного коливання. Тому робочу частоту приймають у 10 разів меншою за гранично допустиму. Тобто робочий діапазон фазового детектора, зображеного на рис. 8 обмежений частотою 60 МГц.

В якості схеми «І-НІ» можна використати разом логічну мікросхему BU4081B і інвертор BU4SU69G2.

Вихідний сигнал фазового детектора на логічних дискретних елементах має вигляд імпульсної напруги, скважність якої залежить від фази вхідного сигналу.

Цифрові фазові детектори можуть бути побудовані на цифрових логічних схемах: елементи «виключаюче АБО», JK-тригери тощо. Таблиця істинності помножувача, сигнал на вході якого може приймати тільки два значення – одиницю і мінус одиницю, наведена на рис. 11. Використання таких рівнів дозволяє інтерпретувати сигнал на вході помножувача як знак сигналу.

$u_{вх1}$	$u_{вх2}$	$u_{вих}$
-1	-1	1
-1	1	-1
1	-1	-1
1	1	1

Рис. 11. Таблиця істинності помножувача знаків

$u_{вх1}$	$u_{вх2}$	$u_{вих}$
1	1	0
1	0	1
0	1	1
0	0	0

Рис. 12. Таблиця істинності елемента «виключаюче АБО»

Якщо тепер символ «-1» позначити як «0», то отримана таблиця істинності буде співпадати з інвертованою таблицею істинності логічного елемента «виключаюче АБО». На рис. 12 наведена таблиця істинності логічного елемента «виключає АБО».

Інверсія вихідного сигналу в нашому випадку не має принципового значення. Це означає, що елемент «виключаюче АБО» цілком може бути використаний в якості фазового детектора. Схема цифрового фазового детектора наведена на рис. 13.

Побудувати такий фазовий детектор можна на мікросхемі MC10H107 фірми Semiconductor. При цьому досить просто вдається отримати тривалість вихідних імпульсів, пропорційну фазовому зсуву між сигналами $u_{вх}$ і u_0 , після чого згладити ці імпульси за допомогою ФНЧ.

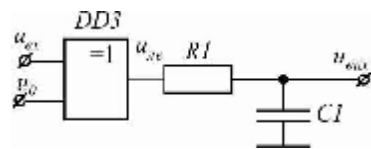


Рис. 13. Схема цифрового фазового детектора

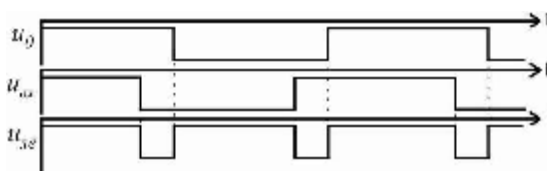


Рис. 14. Часові діаграми напруг цифрового фазового детектора

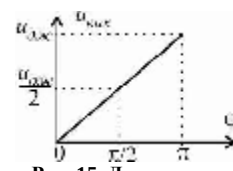


Рис. 15. Детекторна характеристика цифрового фазового детектора

Часові діаграми роботи схеми показані на рис. 14 у точках, позначених на рис. 13. У цьому детекторі з досліджуваних синусоїд $u_{вх}$ і u_0 формуються відповідні напруги типу «меандр». На виході логічного елемента виникають імпульси напруги $u_{ле}$, тривалість яких пропорційна фазовому зсуву між вхідними сигналами. Далі цей сигнал подається на ФНЧ. Напряга $u_{вих}$ на виході ФНЧ пропорційно зсуву сигналу $u_{вх}$ відносно опорного u_0 .

Мікросхема МС10Н107 має такі параметри:

- затримка розповсюдження 1 нс;
- напруга живлення – 5 В.

Якщо врахувати, що ми визначаємо фазовий зсув від 0 до 360 градусів, то мікросхема може бути використана в діапазоні частот до 2 МГц.

Висновки

Сучасна елементна база дозволяє будувати фазові детектори в широкому діапазоні частот. Наведені схеми фазових детекторів дозволяють визначати фазочастотні характеристики пристроїв або досліджуваних матеріалів в діапазоні частот від 100 кГц до 3 ГГц.

Література

1. Пятін І.С. Розширення частотного діапазону фазових детекторів радіоелектронних систем / І.С. Пятін // Вісник ХНУ. Технічні науки. – 2011. – № 1. – С. 148–153.
2. Пятін І.С. Математичне моделювання стробоскопічного перетворювача частоти / І.С. Пятін // Вісник ХНУ. Технічні науки. – 2012. – № 4. – С. 52–54.

References

1. Pyatin I.S. Pozshirennya chastotnogo diapazonu fazovih detektoriv radioelektronnih system // Herald of Khmelnytsky National University. Tehnichni nauki. №1, 2011. s. 148-153.
2. Pyatin I.S. Matematichne modelyuvannya stroboskopichnogo peretvoryuvacha chastoti // Herald of Khmelnytsky National University. Tehnichni nauki. №4, 2012. s. 52-54.

Рецензія/Peer review : 26.9.2013 р. Надрукована/Printed :29.9.2013 р.
Рецензент: завідувач кафедри радіотехніки та зв'язку д.т.н., професор Шинкарук О.М.

За зміст повідомлень редакція відповідальності не несе

Повні вимоги до оформлення рукопису **<http://visnikup.narod.ru/rules/>**

**Рекомендовано до друку рішенням вченої ради Хмельницького національного університету,
протокол № 1 від 25.9.2013 р.**

Підп. до друку 1.10.2013 р. Ум.друк.арк. 27,5 Обл.-вид.арк. 26,16
Формат 30х42/4, папір офсетний. Друк різнографією.
Наклад 100, зам. № _____

Тиражування здійснено з оригінал-макету, виготовленого
редакцією журналу “Вісник Хмельницького національного університету”
редакційно-видавничим центром Хмельницького національного університету
29016, м. Хмельницький, вул. Інститутська, 7/1. тел (0382) 72-83-63