

РОЗРОБКА ЦИФРОВОГО ГЕНЕРАТОРА ПЕРІОДИЧНИХ СИГНАЛІВ НА БАЗІ ПРЯМОГО МЕТОДУ СИНТЕЗУ ЧАСТОТИ І ДОСЛІДЖЕННЯ РОБОТИ ЙОГО ФУНКЦІОНАЛЬНИХ БЛОКІВ

Запропоновано структурну схему та наведено опис роботи цифрового генератора періодичних сигналів на базі прямого методу синтезу частоти. Досліджено роботу функціональних блоків, що увійшли до складу цифрового генератора: суматора, регістра, подільника частоти, реверсивного лічильника, таблиці перекодування, схеми керування, цифро-аналогового перетворювача. Представлені осцилограми, які підтверджують працездатність функціональних блоків.

Ключові слова: цифровий генератор, періодичний сигнал, прямий метод синтезу частоти, цифро-аналогове перетворення.

V.S. PETRUSHAK, S.V. SAMOLUK
Khmelnytskyi National University

DEVELOPMENT OF DIGITAL OSCILLATOR OF PERIODIC SIGNALS ON THE BASIS OF DIRECT DIGITAL SYNTHESIS AND INVESTIGATION OF THE WORK OF ITS FUNCTIONAL BLOCKS

The main purpose of the digital oscillator is the formation of periodic signals of various shapes. Modern digital oscillators based on the direct method of frequency synthesis operate in the range from a fraction of hertz to tens and hundreds of gigahertz. They are used in equipment of different function, replacing it with simple auto-oscillators. At the same time, such oscillators are characterized by all the disadvantages of digital signal processing devices: quantization noise, overlaying of spectra of a digital signal, limited upper working frequency.

Therefore, the development of digital oscillators of periodic signals based on the direct method of frequency synthesis using multipliers that would occupy an intermediate position among the known and characterized by a simple and non-expensive implementation scheme is today relevant. A structural scheme is proposed and a description of the operation of the digital oscillator of periodic signals based on the direct method of frequency synthesis is given. In the structural scheme: the clock oscillator, forms a sequence of rectangular pulses of a certain frequency; frequency divider, divides the clock frequency by 1024; multiplier multiplies the clock frequency by 4 times; reverse counter, forms a binary code; the register keeps a certain value of the binary code; Adder adds binary codes that come from the register and the reverse counters; control scheme, sets the form of the periodic signal; digital transcripts of a sinusoidal, rectangular or pollen signal are stored in the transcoding table; the digital-to-analogue converter converts the binary value of the periodic signal to a certain value of current. The work of functional blocks included in the digital generator: adder, register, frequency divider, reversing counter, transcoding tables, control circuits, digital-to-analogue converter were investigated. Presenting oscillograms, which confirm the functional capacity of the functional units. Digital part of the circuit of the digital generator is made on the programmable logic integrated circuit of the series Cyclone III EP3C5E144C8. The multiplier uses the ALTPLL megapixel, which is a block of phase-locked loops.

Keywords: digital oscillator, periodic signal, direct digital synthesis, digital-to-analogue conversion.

Вступ

Сучасні цифрові генератори на базі прямого методу синтезу частоти працюють у діапазоні від долей герц до десятків і сотень гігерц. Вони використовуються в апаратурі різного призначення, замінюючи в ній прості автогенератори. Така заміна дає наступні переваги:

- істотно підвищується точність налаштування і стабільність частоти;
- спрощується процес налаштування апаратури;
- з'являється можливість програмного переналаштування частоти й істотно збільшується швидкість зміни робочої частоти;
- відкриваються нові можливості цифрового формування модульованих радіосигналів;
- в деяких схемах синтезаторів вдається покращити спектральну чистоту сигналів у порівнянні зі звичайними автогенераторами;
- покращуються масогабаритні характеристики і надійність пристрою.

Разом з тим, таким генераторам властиві всі недоліки цифрових пристроїв обробки сигналів: шум квантування, накладення спектрів цифрового сигналу, обмежена верхня робоча частота [1].

Тому розробка цифрових генераторів періодичних сигналів на базі прямого методу синтезу частоти з використанням помножувачів, які б зайняли проміжне положення серед відомих та характеризувались нескладною та не високовартісною схемою реалізації, є на сьогодні актуальним.

Експериментальна частина

Основне призначення цифрового генератора (ЦГ) – формування періодичних сигналів різної форми. Структурна схема ЦГ періодичних сигналів на базі прямого методу синтезу частоти представлена на рис. 1. В цій схемі: тактовий генератор, формує послідовність прямокутних імпульсів певної частоти; подільник частоти, ділить тактову частоту на 1024; помножувач, перемножує тактову частоту в 4 рази; реверсивний лічильник, формує двійковий код; в регістрі зберігається певне значення двійкового коду; суматор додає двійкові коди, що надходять з регістра і реверсивного лічильника; схема керування, задає форму періодичного сигналу; в таблиці перекодування зберігаються цифрові відліки синусоїдального, прямокутного чи пилкоподібного сигналу; цифро-аналоговий перетворювач (ЦАП) перетворює двійкове

значення періодичного сигналу в певне значення струму.

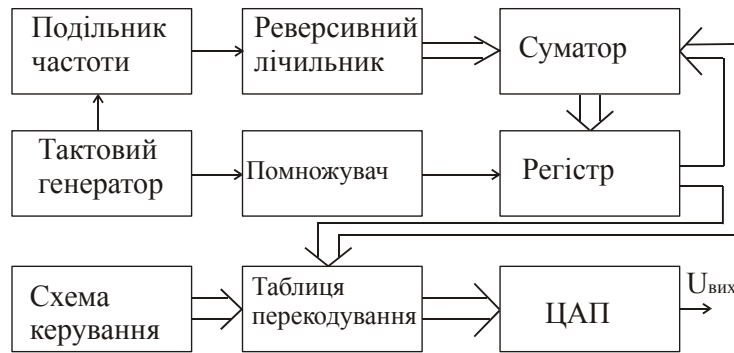


Рис. 1. Структурна схема ЦГ періодичних сигналів на базі прямого методу синтезу частоти

Працює ЦГ періодичних сигналів на базі прямого методу синтезу частоти наступним чином:

Тактова частота, розділена на 1024, надходить на реверсивний лічильник. Якщо на вхід plus реверсивного лічильника подано високий рівень, то відбувається збільшення двійкового коду на його виході. Якщо ж високий рівень подано на вхід minus – то зменшення. Ділення частоти відбувається за допомогою 10-розрядного лічильника.

Двійковий сигнал з реверсивного лічильника надходить на вхід суматора. В суматорі відбувається складання двійкового коду, який надійшов з реверсивного лічильника з двійковим кодом, який зберігається в регістрі. При цьому значення двійкового коду в регістрі поновлюється з тактовою частотою, помноженою в чотири рази.

Разом з тим двійковий код з семи старших розрядів регістра надходить на вхід таблиці перекодування, яка представляє собою дешифратор. Залежно від двійкового коду на входах дешифратора *sinsaw* і *square*, на виході дешифратора формуються цифрові відліки миттєвих значень сигналів: синусоїдальної, прямокутної і пілкоподібної форми. Формування двійкового коду на входах дешифратора *sinsaw* і *square* відбувається за допомогою схеми керування, яка представляє собою дворозрядний лічильник, що складається з двох D-тригерів.

З виходу таблиці перекодування двійковий код надходить на ЦАП, де перетворюється в аналогове значення періодичного сигналу. ЦАП виконано на резистивній матриці R-2R.

Серцем даної схеми є акумулятор фази, який складається з суматора і регістра, осцилограми роботи яких представлені на рис. 2 і рис. 3 відповідно.

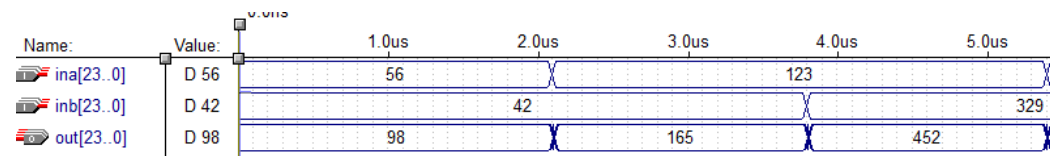


Рис. 2. Осцилограми роботи суматора

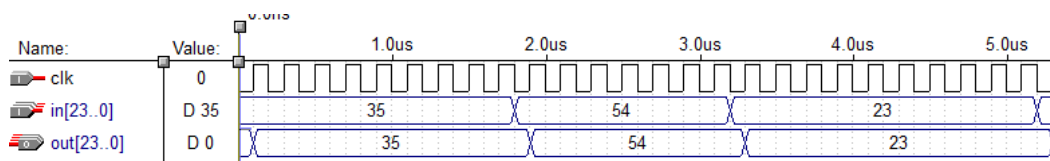


Рис. 3. Осцилограми роботи регістра

Формування кодів частоти періодичного сигналу відбувається за допомогою двійкового реверсивного лічильника, осцилограми роботи якого представлено на рис. 4.

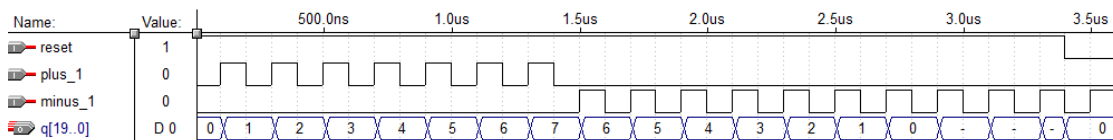


Рис. 4. Осцилограми роботи реверсивного лічильника

Для ділення тактової частоти використано три чотирирозрядні лічильники марки 74393M. Схема подільника частоти представлена на рис. 5, а осцилограми його роботи – на рис. 6.

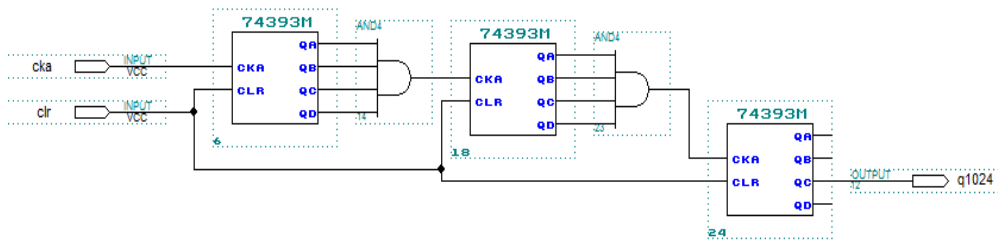


Рис. 5. Схема подільника частоти

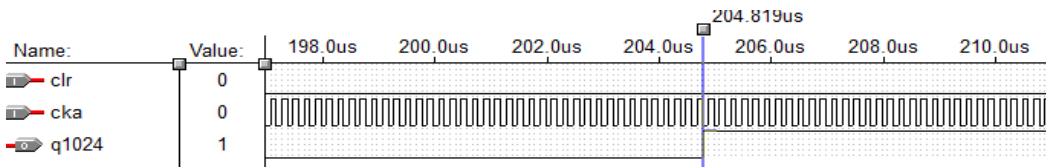


Рис. 6. Осцилограми роботи подільника частоти

Блок таблиці перекодування представляє собою дешифратор, який виконано на мові AHDL. Осцилограми роботи таблиці перекодування представлено на рис. 7.

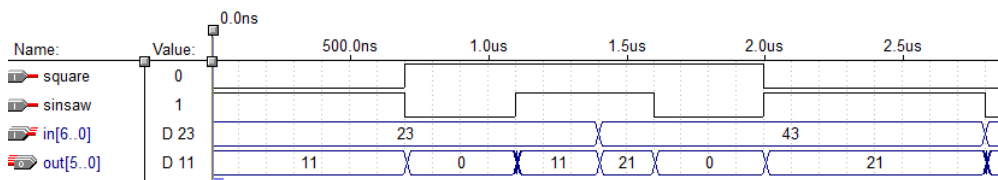


Рис. 7. Осцилограми роботи таблиці перекодування

Керування станом таблиці перекодування відбувається за допомогою схеми, яку представлено на рис. 8, а осцилограми її роботи – на рис. 9.

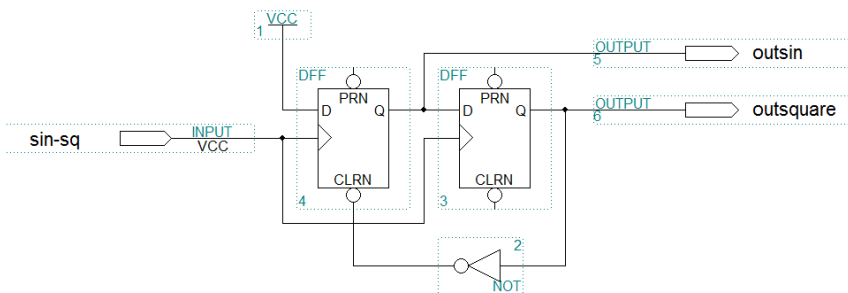


Рис. 8. Схема керування

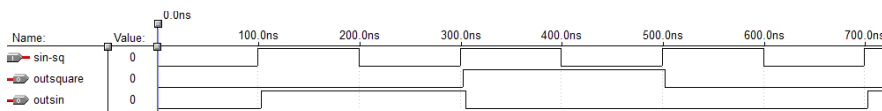


Рис. 9. Осцилограми роботи схеми керування

В даній схемі використано шестирозрядний ЦАП на основі резистивної матриці R-2R, схема якого представлено на рис. 10 [2].

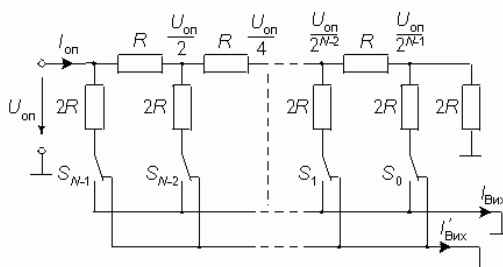


Рис. 10. Схема ЦАП з перемикачами та матрицею постійного імпедансу

З виходу ЦАП сигнал надходить у вигляді струму, тому його необхідно перетворити у напругу. Для

цих цілей краще використати перетворювач на ОП. В такому випадку сигнал не тільки перетвориться у напругу, але й підсилиться. Схема перетворювача на основі ОП AD8047AR представлена на рис. 11, а осцилограми на його виході – на рис. 12.

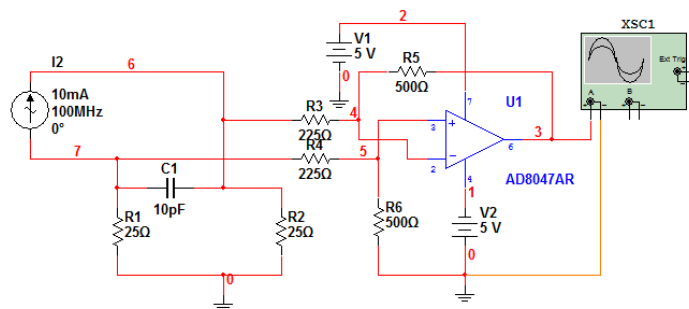


Рис. 11. Схема перетворювача струму в напругу

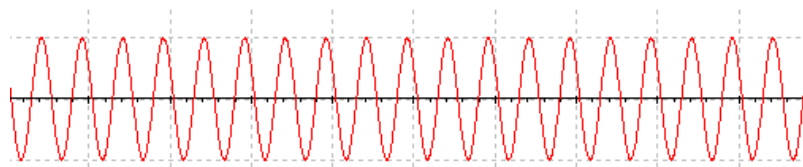


Рис. 12. Осцилограма на виході перетворювача струму в напругу

Цифрова частина схеми ЦГ виконана на програмованій логічній інтегральній схемі (ПЛІС) серії Cyclone III EP3C5E144C8 [3]. В якості помножувача використано мегафункцію ALTPLL, що представляє собою блок фазового автоналаштування частоти.

Висновки

1. Запропоновано структурну схему та наведений опис роботи цифрового генератора періодичних сигналів на базі прямого методу синтезу частоти.
2. Досліджено роботу функціональних блоків, що увійшли до складу цифрового генератора: суматора, регістра, подільника частоти, реверсивного лічильника, таблиці перекодування, схеми керування, цифро-аналогового перетворювача.
3. Представлені осцилограми, які підтверджують працездатність функціональних блоків.

Література

1. Манасевич В. Синтезаторы частот (Теория и проектирование) / В. Манасевич ; пер. с англ. ; под ред. А. С. Галина. – М. : Связь 1979. – 394 с.
2. Опадчий Ю. Ф. Аналоговая и цифровая электроника. (Полный курс) / Ю. Ф. Опадчий, О. П. Глудкин, А. И. Гуров. – М. : "Горячая Линия-Телеком", 1999. – 768 с.
3. Огляд ПЛІС серії Cyclone III [Електронний ресурс]. – Режим доступу : <https://www.altera.com/products/fpga/cyclone-series/cyclone-iii/overview.html>.

References

1. Manassevich V. Sintezatory chastot (Teoriya i proyektirovaniye) / V. Manasevich ; per. s angl. ; pod red. A. S. Galina. – M. : Svyaz 1979. – 394 s.
2. Opadchiy Yu. F. Analogovaya i tsifrovaya elektronika. (Polnyy kurs) / Yu. F. Opadchiy, O. P. Gludkin, A. I. Gurov. – M. : "Goryachaya Liniya-Telekom", 1999. – 768 s.
3. Ogljad PLIS serii Cyclone III [Elektronniy resurs]. – Rezhim dostupu : <https://www.altera.com/products/fpga/cyclone-series/cyclone-iii/overview.html>.

Рецензія/Peer review : 03.11.2017 р.

Надрукована/Printed :01.12.2017 р.

Рецензент: д.т.н., проф. Полікаровських О. І.