

КВАЛІФІКАЦІЙНА РОБОТА

Програмно-технічний засіб автоматизованої системи вимірювання та подачі па-
лива на основі FPGA
Назва теми

Рівень вищої освіти перший (бакалаврський)

Галузь знань 12 «Інформаційні технології»
Шифр, назва

Спеціальність 123 «Комп'ютерна інженерія»
Шифр, назва

Освітня програма «Комп'ютерна інженерія та програмування»
Назва

Шифр КвРКІ 22081.22.03.21 ПЗ

Виконав здобувач IV курсу, група КІ2-22-3



Ярослав
СЕМЕНЮК
Ініціали, прізвище

Керівник

Науковий ступінь, учене звання

Підпис


Підпис

Сергій ЛИСЕНКО
Ініціали, прізвище

Нормоконтролер

Науковий ступінь, учене звання

Підпис


Підпис

Сергій ЛИСЕНКО
Ініціали, прізвище

Ольга ПАВЛОВА
Ініціали, прізвище

До захисту допускаю:
завідувач кафедри КІС
«01» червня 2026 р.

дата

ХМЕЛЬНИЦЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ

Факультет ІНФОРМАЦІЙНИХ ТЕХНОЛОГІЙ

Кафедра КОМП'ЮТЕРНОЇ ІНЖЕНЕРІЇ ТА ІНФОРМАЦІЙНИХ СИСТЕМ

Рівень вищої освіти ПЕРШИЙ (БАКАЛАВРСЬКИЙ)

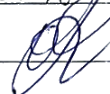
Галузь знань 12 ІНФОРМАЦІЙНІ ТЕХНОЛОГІЇ

Спеціальність 123 КОМП'ЮТЕРНА ІНЖЕНЕРІЯ

Освітня програма «КОМП'ЮТЕРНА ІНЖЕНЕРІЯ ТА ПРОГРАМУВАННЯ»

ЗАТВЕРДЖУЮ

Завідувачка кафедри КІІС



Ольга ПАВЛОВА

“ 10 ” 01 2026 р.

ЗАВДАННЯ НА КВАЛІФІКАЦІЙНУ РОБОТУ

Семенюку Ярославу Валерійовичу

Прізвище, ім'я, по батькові студента

1. Тема проекту (роботи) Програмно технічний засіб автоматизованої системи вимірювання та подачі палива на основі FPGA

Керівник проекту (роботи) Лисенко Сергій Миколайович, д.т.н., проф.

Прізвище, ім'я, по батькові, науковий ступінь, вчене звання

Затверджена наказом ректора університету від 20.01.2026 р. № 7

2. Термін подання здобувачем роботи на кафедру 01.06.2026 р.

3. Вихідні дані до роботи Завдання на кваліфікаційну роботу

4. Зміст пояснювальної записки (перелік питань, які потрібно розробити) _____

Архітектурні та технічні засади побудови систем вимірювання та подачі палива на основі FPGA

Проектування та обґрунтування архітектури системи керування подачею палива

Логічний синтез у Quartus Prime, верифікація в ModelSim та апаратне тестування розробленої системи

5. Перелік графічного матеріалу (із зазначенням обов'язкових креслень) _____

Структурна схема програмно-технічного засобу на основі FPGA

Алгоритм функціонування керуючого модуля FPGA

Схема керуючого модуля на основі FPGA

6. Консультанти розділів кваліфікаційної роботи

Розділ	Прізвище, ініціали та посада консультанта	Підпис, дата	
		завдання видав	завдання прийняв

7. Дата видачі завдання « 10 » 01 2026 р.

КАЛЕНДАРНИЙ ПЛАН

№з/п	Назва етапів (розділів) дипломного проекту (роботи)	Термін виконання етапів проекту (роботи)	Примітка
1	Вибір напряму дослідження та узгодження тематики кваліфікаційної роботи з керівником	10.01.2026	виконано
2	Ознайомлення з предметною областю; формулювання мети та задач дослідження; визначення об'єкта та предмета дослідження	01.02.2026	виконано
3	Робота над розділом 1 – дослідження предметної області та постановка задачі	01.03.2026	виконано
4	Робота над розділом 2 – вибір компонентів для проектування системи вимірювання та подачі палива на основі FPGA	01.04.2026	виконано
5	Робота над розділом 3 – розробка, логічний синтез у Quartus Prime, верифікація в ModelSim та апаратна реалізація системи керування подачею палива	29.04.2026	виконано
6	Оформлення пояснювальної записки згідно вимог	25.05.2026	виконано
7	Попередній захист ВКР	26.05.2026	виконано
8	Захист ВКР на засіданні ЕК	Червень 2026 року	

Здобувач Семіюк Ярослав СЕМЕНЮК
Підпис Імя, ПРІЗВИЩЕ

Керівник кваліфікаційної роботи Лисенко Сергій ЛИСЕНКО
Підпис Імя, ПРІЗВИЩЕ

АНОТАЦІЯ

Тема кваліфікаційної роботи: «Програмно-технічний засіб автоматизованої системи вимірювання та подачі палива на основі FPGA».

Автор роботи: Ярослав СЕМЕНЮК.

Керівник роботи: Сергій ЛИСЕНКО.

Пояснювальна записка: 68 с., 19 рис., 10 табл., 3 дод., 50 джерел.

Графічна частина: 3 креслення.

АВТОМАТИЗАЦІЯ, АДАПТИВНЕ КЕРУВАННЯ, ВИМІРЮВАННЯ ТИСКУ, МОДЕЛЮВАННЯ, ПОДАЧА ПАЛИВА, FPGA, VERILOG.

Кваліфікаційна робота бакалавра присвячена розробці та дослідженню програмно-технічного засобу автоматизованої системи вимірювання тиску та керування подачею палива на базі технології FPGA. Актуальність теми зумовлена зростанням вимог до точності дозування палива, економічності та швидкодії систем керування сучасними двигунами внутрішнього згоряння. Використання FPGA дає змогу забезпечити паралельну обробку сигналів від датчиків у реальному часі, що мінімізує затримки та підвищує надійність функціонування паливної апаратури в екстремальних режимах.

Метою роботи є проектування, програмна реалізація та верифікація апаратно-програмного комплексу для збору даних про тиск палива та формування адаптивних сигналів керування форсунками. Для досягнення поставленої мети розроблено структурну та функціональну схеми пристрою. У середовищі Quartus Prime виконано проектування та синтез цифрової схеми, у ModelSim проведено моделювання і верифікацію роботи програмного модуля мовою Verilog. Також здійснено експериментальне тестування роботи системи на реальному FPGA-модулі, що дозволило перевірити коректність функціонування алгоритму адаптивної зміни тривалості впорскування залежно від вхідних параметрів моніторингу.



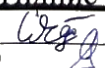



Підпис здобувача

30.05.2026

Дата

ЗМІСТ

Вступ	4
1 Архітектурні та технічні засади побудови систем вимірювання та подачі палива на основі FPGA	5
1.1 Архітектура FPGA та її переваги у системах реального часу	5
1.2 Порівняння мікроконтролерних та FPGA-рішень у задачах автоматизації паливоподачі	8
1.3 Технічні вимоги до точності вимірювання та динамічних характеристик системи подачі палива	11
1.4 Аналіз факторів апаратної надійності та забезпечення завадостійкості системи	15
1.5 Постановка задачі	18
1.6 Висновки до першого розділу	20
2 Проектування та обґрунтування архітектури системи керування подачею палива	21
2.1 Технічне обґрунтування вибору апаратної платформи на базі FPGA	21
2.2 Розробка функціональної схеми автоматизованої системи керування	26
2.3 Алгоритмічне та математичне забезпечення процесів паливоподачі	35
2.4 Розробка структури керуючого автомата системи автоматизації	39
2.5 Висновки до другого розділу	42
3 Програмна реалізація та верифікація системи керування на FPGA	43
3.1 Розробка алгоритму керування подачею палива	43
3.2 Опис реалізації модулів апаратної та програмної підсистем	47
3.3 Опис реалізації апаратної підсистеми та схем підключення	54
3.4 Аналіз показників швидкодії та використання ресурсів кристала FPGA	59

КвРКІ.22081.22.03.21 ПЗ								
Зм.	Арк.	№локум.	Підпис	Дата	Програмно технічний засіб автоматизованої системи вимірювання та подачі палива на основі FPGA Пояснювальна	Літера	Аркш	Аркшів
Виконав		Ярослав СЕМЕНКО		01.06		у		
Перевір.		Сергій ЛИСЕНКО		01.06			2	68
Н.контр.		Сергій ЛИСЕНКО		01.06		ХНУ КІ2-22-3		
Затвер.		Ольга ПАВЛОВА		01.06				

3.5 Верифікація часових параметрів системи та апаратне тестування системи	59
3.6 Висновки до третього розділу.....	69
Висновки	71
Перелік джерел посилань	72
Додаток А Копія креслення «Структурна схема програмно-технічного засобу».....	79
Додаток Б Копія креслення «Алгоритми функціонування»	80
Додаток В Копія креслення «Схема керуючого модуля»	81

ВСТУП

Кіберфізичні системи охоплюють майже всі сфери сучасного машинобудування та енергетики. Одним із критично важливих напрямів є створення інтелектуальних систем керування двигунами внутрішнього згорання, де точність вимірювання та швидкість реакції на зміни параметрів безпосередньо впливають на екологічність та енергоефективність. Використання традиційних мікроконтролерів часто обмежується послідовним виконанням команд, що створює затримки. Застосування технології FPGA дозволяє реалізувати паралельну обробку даних від датчиків тиску та миттєве формування сигналів керування форсунками, що є надзвичайно актуальним для сучасних автоматизованих паливних систем.

Метою дипломної роботи є проєктування та дослідження програмно-технічного засобу автоматизованого керування подачею палива на основі FPGA, а також оцінка механізмів адаптивної обробки інформації для забезпечення високої точності дозування палива залежно від вхідних параметрів моніторингу тиску. Об'єктом дослідження є процес автоматизованого вимірювання параметрів тиску та формування сигналів керування паливною апаратурою в реальному часі. Предметом дослідження є алгоритми та програмно-апаратні методи реалізації адаптивного керування тривалістю впорскування палива на базі FPGA.

					КвРКІ.22081.22.03.21 ПЗ	Арк.
						4
Зм.	Арк.	№ докум.	Підпис	Дата		

1 АРХІТЕКТУРНІ ТА ТЕХНІЧНІ ЗАСАДИ ПОБУДОВИ СИСТЕМ ВИМІРЮВАННЯ ТА ПОДАЧІ ПАЛИВА НА ОСНОВІ FPGA

1.1 Архітектура FPGA та її переваги у системах реального часу

Система керування подачею палива є критично важливим вузлом будь-якої енергетичної установки, оскільки вона забезпечує базову функціональність дозування енергоносія та підтримання робочих параметрів двигуна. Основне її призначення полягає у зборі даних з датчиків, їх обробці та формуванні високоточних керуючих сигналів для виконавчих механізмів [1, 2].

Традиційно такі системи базуються на мікроконтролерах або промислових контролерах, які працюють за принципом послідовного виконання команд. Це забезпечує простоту програмування, але створює значні обмеження в задачах, що потребують жорсткого реального часу. Для таких рішень є STM32 на базі архітектури ARM, сімейство AVR та промислові рішення від Siemens або Schneider Electric [3, 4].

Однак використання класичних процесорних архітектур у високодинамічних системах паливоподачі має низку вагомих обмежень. По-перше, послідовна обробка переривань призводить до виникнення «джитера», що критично для точності впорскування палива. Помилки в програмному коді або зависання операційної системи реального часу можуть призвести до серйозних наслідків, зокрема до механічних пошкоджень установки через неправильне дозування палива. Крім того, при збільшенні кількості датчиків процесор змушений ділити свій час між усіма завданнями, що неминуче знижує загальну швидкість реакції системи рисунок 1.1 [5].

У відповідь на ці виклики було запропоновано використовувати технологію програмованих логічних інтегральних схем. На відміну від процесорів, де архітектура зафіксована на заводі, FPGA дозволяє розробнику самостійно сконструювати цифрову схему на апаратному рівні. Суть FPGA полягає в тому, що вона складається з масиву конфігурованих логічних блоків та системи гнучких

					КВРКІ.22081.22.03.21 ПЗ	Арк. 5
Зм.	Арк.	№ докум.	Підпис	Дата		

з'єднань, що дозволяє реалізувати будь-яку кількість паралельних процесів [5, 6, 7].

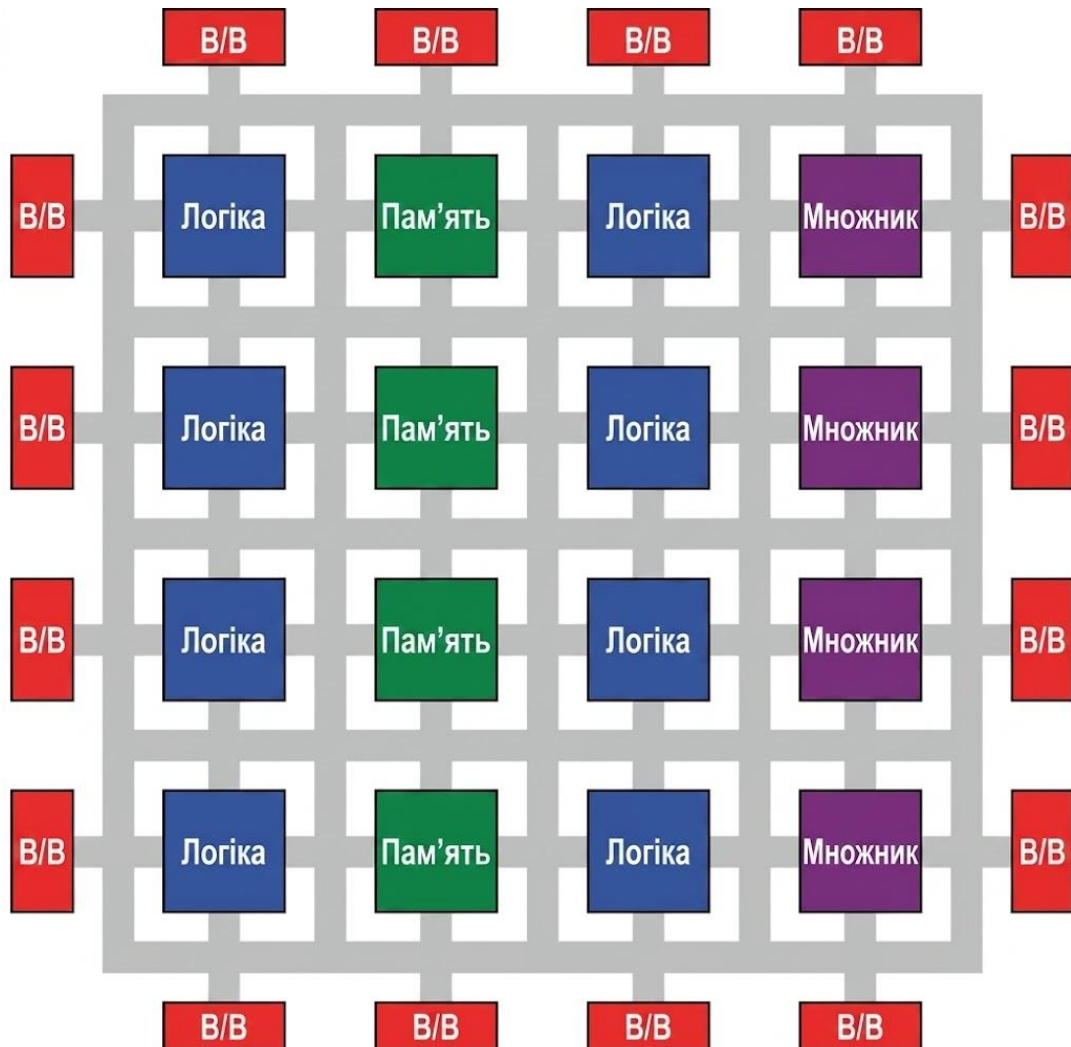


Рисунок 1.1. - Внутрішня архітектура FPGA: поєднання логічних блоків, пам'яті та блоків вводу-виводу

Архітектурно FPGA являє собою регулярну структуру, що складається з масиву програмованих обчислювальних та логічних ресурсів. Сучасні FPGA, окрім стандартних логічних комірок, містять спеціалізовані блоки пам'яті та апаратні помножувачі, що дозволяє ефективно реалізовувати алгоритми цифрової обробки сигналів у реальному часі [8, 9].

Взаємодія між фізичними датчиками та логікою FPGA здійснюється безпосередньо через входні-вихідні порти. Коли сигнал від датчика витрати палива

надходить на вхід FPGA, спеціалізований апаратний модуль обробляє його миттєво, без очікування черги виконання програмного коду. Для розробки таких систем використовуються мови опису апаратури, такі як: Verilog; VHDL, SystemVerilog [10, 11].

Це дозволяє використовувати сучасні інструменти моделювання та синтезу, що значно прискорює тестування критичних алгоритмів захисту. Оскільки логіка реалізується в «залізі», така система є набагато безпечнішою: збій у модулі відображення інформації ніяк не вплине на роботу модуля аварійного перекриття палива, оскільки вони працюють на різних ділянках кристала незалежно один від одного [12, 13].

Технологія FPGA знайшла широке застосування у сферах, де помилка вартує дуже дорого. В авіаційних системах керування двигунами, де FPGA відповідає за стабільність горіння та миттєву реакцію на зміну зовнішніх умов. Також в системах керування вприском у високошвидкісних двигунах, де потрібно контролювати фази подачі палива з точністю до мікросекунд [13, 14].

Серед переваг використання FPGA у паливних системах важливо відзначити: Апаратний паралелізм: можливість одночасної обробки сигналів від десятків датчиків; Детермінованість: гарантований час реакції, який не залежить від завантаження системи; Висока надійність: ізоляція критичних вузлів керування на рівні схеми; Гнучкість: можливість оновлення алгоритмів керування без зміни фізичної плати [15].

Незважаючи на вищу складність розробки порівняно з написанням звичайних програм, FPGA демонструє неперевершену ефективність у задачах реального часу. У багатьох промислових випадках витрати на розробку FPGA-системи повністю виправдовуються підвищенням безпеки та точності. З огляду на це, FPGA є надзвичайно привабливою платформою для створення інноваційних програмно-технічних засобів автоматизації, зокрема в контексті точного вимірювання та подачі енергоносіїв [16, 17].

1.2 Порівняння мікроконтролерних та FPGA-рішень у задачах автоматизації паливоподачі.

При розробці систем автоматизації, що працюють у реальному часі, вибір обчислювальної платформи є визначальним фактором, який впливає на надійність та точність усього програмно-технічного засобу. Традиційно для таких завдань використовують мікроконтролери загального призначення, проте для прецизійного керування паливоподачею дедалі частіше застосовуються програмовані логічні інтегральні схеми [17].

Основна відмінність між цими підходами полягає в архітектурній організації обробки даних. Мікроконтролери базуються на виконанні інструкцій центральним процесором у чіткій послідовності. Це означає, що програма змушена постійно перемикатися між опитуванням датчиків витрати палива, розрахунком математичної моделі та генерацією імпульсів керування. Така послідовність створює ризик виникнення часових затримок, особливо при високому навантаженні на систему. У паливних системах навіть затримка у декілька мікросекунд може призвести до некоректного моменту впорскування, що знижує ефективність роботи двигуна або призводить до його пошкодження [18].

На противагу цьому, архітектура FPGA забезпечує апаратний паралелізм. Як було розглянуто у попередньому підрозділі, FPGA дозволяє створювати незалежні логічні модулі для кожної окремої задачі [19].

Використання блоків Timestamping, що зображені на схемі, дозволяє системі на базі FPGA реєструвати події від датчиків палива з точністю до наносекунд, що практично неможливо реалізувати на звичайних мікроконтролерах через програмні переривання рисунок 1.2 [20].

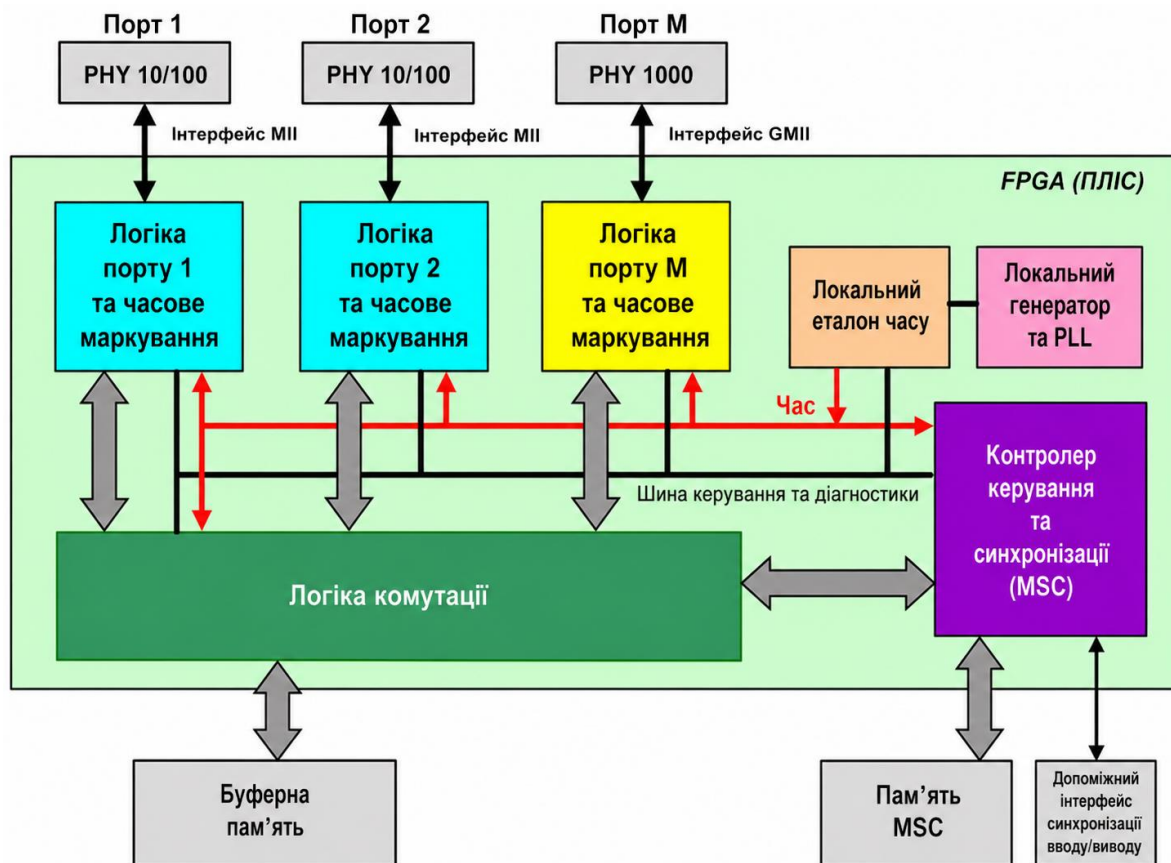


Рисунок 1.2 - архітектура системи, реалізована на базі FPGA, яка дозволяє мінімізувати часові похибки

В архітектурі модулі фізично ізольовані на рівні трасування логічних зв'язків. Блок безпеки, що контролює перекриття паливної магістралі, працює автономно. Навіть якщо інтерфейсний блок зв'язку з оператором вийде з ладу, апаратна логіка захисту продовжить виконувати свою функцію, оскільки вона не ділить ресурси процесора з іншими модулями [21].

Аналіз даних, наведених у таблиці 1.1, підтверджує, що для систем із жорсткими вимогами до часових інтервалів архітектура FPGA є більш ефективною. Основною перевагою є детермінованість часу реакції та апаратна незалежність модулів, що мінімізує ризики програмних збоїв, характерних для мікроконтролерних рішень [22].

Таблиця 1.1 – Порівняльна характеристика MCU та FPGA

Характеристика	Мікроконтролер	FPGA
Тип обробки	Послідовний	Паралельний
Час реакції	Змінний	Фіксований
Надійність	Схильність до програмних збоїв	Висока
Точність таймінгів	Середня	Максимальна

Для систем паливоподачі критично важливо точно вимірювати тривалість імпульсів від витратомірів. У мікроконтролерах точність обмежена кроком системного таймера та затримками в програмному коді, що призводить до появи джиттера [23].

Важливим аспектом порівняння є стабільність системи при програмних збоях. У мікроконтролері помилка в одному модулі програми може призвести до "зависання" всього процесора. В умовах паливної системи це означає втрату контролю над подачею палива, що є неприпустимим [24].

Використання FPGA дозволяє мінімізувати ці ефекти. Завдяки високій частоті тактування та прямій обробці сигналів на логічних вентилях, похибка вимірювання часових інтервалів стає нікчемно малою. Це дозволяє впроваджувати прецизійне керування впорскуванням, що безпосередньо впливає на ККД всієї установки та економію палива [25].

FPGA, на відміну від мікроконтролерів, не використовує концепцію програмних переривань для обробки критичних сигналів. Замість цього в логічному масиві створюються паралельні ланцюги комбінаційної логіки, які безперервно моніторять вхідні лінії. Швидкість реакції в такому випадку обмежена лише фізичною затримкою розповсюдження сигналу крізь логічні вентиля, що зазвичай становить одиниці наносекунд. Це дозволяє реалізувати систему «жорсткого» реального часу, де час відгуку є константною величиною, що не залежить від загальної завантаженості обчислювальних ресурсів. Для паливної системи це

означає ідеальну повторюваність циклів впорскування, що безпосередньо впливає на екологічність та стабільність роботи двигуна або котла [26, 27].

Іншим критичним чинником є пропускна здатність внутрішніх шин обміну даними. У мікроконтролерних архітектурах дані від аналого-цифрових перетворювачів та лічильників імпульсів передаються до пам'яті через спільну системну шину, що може створювати конфлікти доступу, особливо при високій інтенсивності вхідного потоку даних. FPGA дозволяє розробнику спроектувати стільки незалежних шин даних, скільки необхідно для конкретної задачі. Це повністю усуває проблему черг при передачі результатів вимірювань витрати палива до модулів діагностики. В результаті система на базі FPGA здатна обробляти складні потоки інформації без втрати жодного відліку, що забезпечує найвищий рівень метрологічної надійності, який є недосяжним для більшості універсальних мікропроцесорних рішень [28, 29].

1.3 Технічні вимоги до точності вимірювання та динамічних характеристик системи подачі палива.

Ефективність автоматизованої системи керування паливоподачею безпосередньо залежить від її здатності оперативно реагувати на зміни параметрів потоку. Оскільки процеси в паливних магістралях можуть змінюватися за частки мілісекунд, до системи висуваються підвищені вимоги щодо швидкодії, динаміки та точності вимірювання. Висока точність вимірювання та стабільність динамічних характеристик забезпечується шляхом апаратної реалізації алгоритмів цифрової обробки сигналів безпосередньо в логічному масиві FPGA рисунок 1.3. Такий підхід дозволяє виконувати паралельну обробку даних від датчиків у реальному часі та мінімізувати затримки формування керуючих сигналів [30].

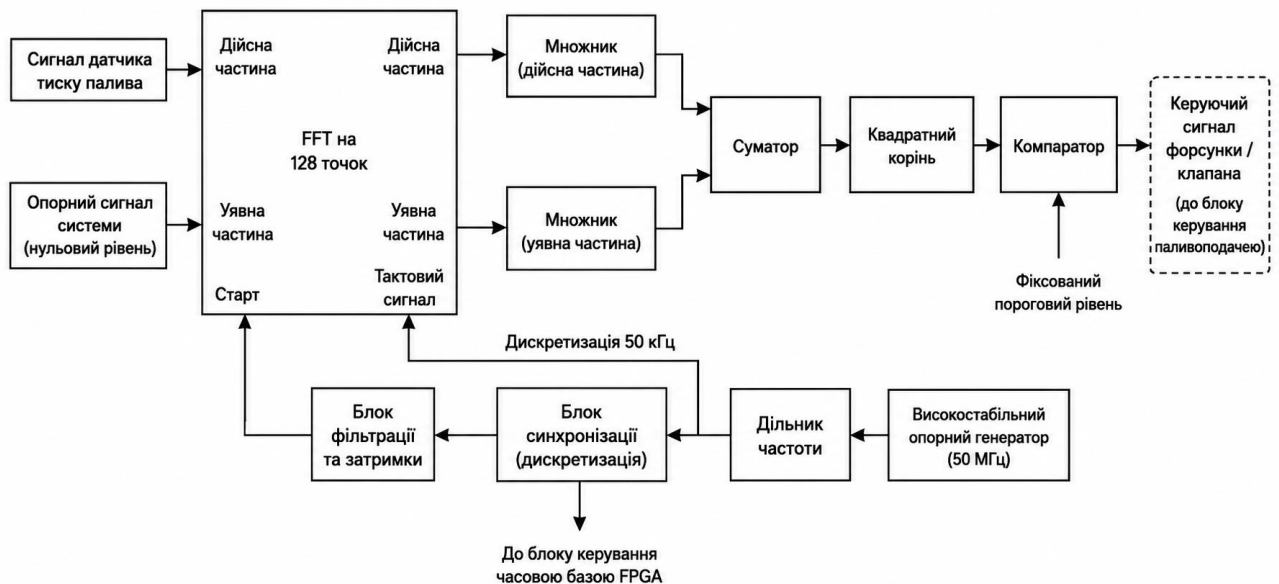


Рисунок 1.3. - Алгоритмічна структура обробки сигналів для забезпечення динамічної точності системи

Похибка витратомірів: сумарна похибка вимірювання об'ємної витрати палива не повинна перевищувати 0,2–0,5%. Це досягається шляхом апаратної фільтрації деренчання контактів датчиків безпосередньо в логіці FPGA [31, 32].

Стабільність часової бази: використання високостабільного опорного генератора FPGA дозволяє вимірювати тривалість імпульсів із точністю до декількох наносекунд, що усуває накопичувальну похибку при великих обсягах подачі.

Дискретизація сигналів: система повинна забезпечувати частоту опитування датчиків тиску та температури, яка в 5–10 разів перевищує найвищу частоту зміни вимірюваного параметра [33].

Вимоги до динамічних характеристик: Час реакції: час від моменту фіксації критичного значення до видачі команди на закриття клапана має бути детермінованим і не перевищувати 100 нс; Швидкодія контуру керування: завдяки паралельній архітектурі, обробка вхідних даних та розрахунок керуючої дії мають відбуватися паралельно, що виключає затримки, притаманні чергам переривань у мікроконтролерах [34].

Вказані вимоги є критичними для забезпечення безаварійної роботи. Високі динамічні характеристики дозволяють системі "відпрацьовувати" гідроудари в магістралях та миттєво адаптувати режим подачі палива під навантаження, що змінюється [35, 36].

У реальних умовах експлуатації паливних систем сигнали від датчиків супроводжуються значним рівнем електромагнітних завад, що виникають через роботу насосів, форсунок та електричного обладнання. Тому до системи висуваються наступні вимоги щодо обробки сигналів: Апаратне усунення деренчання : для імпульсних датчиків витрати система повинна реалізувати часовий аналіз кожного імпульсу. FPGA має ігнорувати будь-які зміни сигналу, тривалість яких менша за встановлений поріг. Це дозволяє уникнути хибних спрацювань при підрахунку об'єму палива; Цифрова фільтрація аналогових даних: для датчиків тиску та температури висувається вимога впровадження фільтрів ковзного середнього або КІХ-фільтрів. На відміну від мікроконтролерів, де фільтрація завантажує процесор, у FPGA вона має бути реалізована через конвеєрну архітектуру, що забезпечує результат за один такт синхросигналу [37, 38].

Особливе значення при проектуванні технічних засобів автоматизації має питання стабільності роботи системи в умовах тривалої експлуатації. Оскільки паливні системи працюють у безперервному режимі, програмно-технічний засіб на базі FPGA повинен забезпечувати не тільки високу швидкість обробки, а й незмінність параметрів в часі. На відміну від традиційного програмного забезпечення, яке може накопичувати помилки в операційній пам'яті або залежати від фонових процесів, апаратна логіка працює на рівні фізичних зв'язків. Це гарантує, що час реакції на зміну витрати палива буде абсолютно однаковим як у першу секунду роботи, так і після тисячі годин безперервної експлуатації. Такий підхід дозволяє розробляти системи з високим рівнем передбачуваності, що є критично важливим для об'єктів критичної інфраструктури та енергетики [39, 40].

Окрім загальних показників точності, особливу роль у забезпеченні стабільності паливоподачі відіграє параметр дискретності вибірки сигналу. Оскільки потік палива в магістралі має турбулентний характер і супроводжується мікропульсаціями тиску, система автоматизації повинна мати здатність розрізняти корисний сигнал на фоні гідродинамічних шумів. Це висуває вимогу до апаратної частини щодо підтримки частоти дискретизації, яка значно перевищує стандартні значення для промислових контролерів. Висока частота тактування FPGA дозволяє реалізувати методику накопичення статистичних даних за надмалі проміжки часу, що забезпечує можливість динамічної корекції показників витрати палива з урахуванням його в'язкості та температури в реальному часі [41, 42].

Важливою технічною вимогою є забезпечення мінімального фазового зсуву між моментом отримання даних від датчиків та видачею керуючого імпульсу на виконавчі механізми. У традиційних архітектурах цей час може змінюватися залежно від завантаження шини даних, проте для проектованої системи висувається вимога абсолютної детермінованості. Це означає, що затримка розповсюдження сигналу всередині логічного масиву має бути константною величиною. Такий підхід дозволяє ідеально синхронізувати роботу кількох форсунок або клапанів, що критично важливо для багатоциліндрових установок, де розбіжність у часі впорскування навіть на кілька мікросекунд може призвести до нерівномірності згоряння палива та передчасного зносу обладнання [43, 44].

Окремо слід виділити вимоги до надійності утримання заданого циклу вимірювання. Система повинна бути стійкою до ефекту "накопичувальної помилки" таймера. У мікроконтролерних рішеннях тривала експлуатація часто призводить до розсинхронізації через програмні затримки в циклах. Використання ж FPGA дозволяє створити незалежну часову базу на основі апаратних лічильників, які працюють безпосередньо від кварцового резонатора. Це гарантує, що метрологічні характеристики системи залишатимуться стабільними протягом усього міжремонтного періоду експлуатації паливного агрегату. Таким чином,

сукупність вимог до високої дискретизації, мінімального фазового зсуву та апаратної стабільності часової бази формує фундамент для створення системи, здатної працювати в режимі прецизійного регулювання енергоносія [45, 46].

1.4 Аналіз факторів апаратної надійності та забезпечення завадостійкості системи

При проектуванні засобів автоматизації для об'єктів енергетики, зокрема систем керування паливopoдачею, одним із найскладніших завдань є забезпечення стабільної роботи електронних компонентів в умовах інтенсивних зовнішніх впливів.

Оскільки датчики тиску та витрати палива розташовуються в безпосередній близькості до силових агрегатів, електромагнітні наведення можуть суттєво викривляти корисний сигнал, що призводить до похибок у підрахунку енергоносія або навіть до хибних спрацювань системи аварійного захисту.

Використання архітектури FPGA у цьому контексті надає унікальні можливості для апаратної фільтрації сигналів ще на етапі їх надходження до обчислювального ядра.

На відміну від традиційних систем, де обробка завад часто покладається на програмні алгоритми, у FPGA реалізуються спеціалізовані входні буфери з тригерами Шмітта та цифрові вікна інтегрування, які фізично відсікають імпульсні завади, тривалість яких менша за корисний сигнал датчика [47].

Вимірювання витрати палива базується на точному підрахунку часових інтервалів між імпульсами, будь-який температурний дрейф системного генератора або нестабільність напруги живлення можуть внести додаткову метрологічну похибку. FPGA дозволяють використовувати внутрішні модулі фазової автопідстройки частоти, які не лише стабілізують тактову частоту, а й дозволяють створювати кілька незалежних часових доменів. Основні відмінності між реалізацією засобів завадостійкості на базі мікроконтролерів та FPGA наведені в таблиці 1.2.

Таблиця 1.2 Порівняльний аналіз методів забезпечення завадостійкості

Фактор впливу	Метод реалізації в мікроконтролерах	Переваги та можливості FPGA	Вплив на точність системи
Електромагнітні наведення	Програмна фільтрація, що завантажує центральний процесор.	Апаратні цифрові вікна інтегрування, що працюють паралельно без затримок.	Висока частота дискретизації без втрати швидкодії.
Деренчання контактів	Програмні затримки або таймерні переривання.	Спеціалізовані апаратні модулі Debounce з наносекундною точністю.	Усунення похибок підрахунку імпульсів витрати палива.
Нестабільність частоти	Залежність від програмного циклу та зовнішніх переривань.	Використання модулів PLL для стабілізації та множення частоти.	Гарантована детермінованість усіх процесів керування.
Критичні збої	Використання сторожового таймера для перезавантаження.	Повна апаратна ізоляція модулів захисту від комунікаційних вузлів.	Забезпечення безперервного контролю безпеки.

Аналіз даних, наведених у таблиці 1.2, свідчить про те, що реалізація систем керування на базі FPGA має суттєві переваги порівняно з традиційними мікроконтролерними рішеннями в умовах роботи енергетичних об'єктів. Основною

перевагою FPGA є можливість виконання обробки сигналів на апаратному рівні, що дозволяє значно зменшити вплив електромагнітних наведень та інших зовнішніх завад на точність функціонування системи. На відміну від мікроконтролерів, де значна частина операцій виконується послідовно центральним процесором, FPGA забезпечує паралельне виконання декількох процесів одночасно без втрати швидкодії [48].

Особливо важливим є те, що апаратна реалізація цифрової фільтрації та спеціалізованих модулів усуває похибки, спричинені деренчанням контактів датчиків та нестабільністю часових характеристик системи. Завдяки використанню внутрішніх модулів фазової автопідстройки частоти забезпечується стабільність тактових сигналів, що позитивно впливає на синхронізацію усіх функціональних вузлів системи керування. Це дозволяє підтримувати гарантовану детермінованість процесів навіть при високому навантаженні або наявності зовнішніх електромагнітних перешкод [49].

Крім того, FPGA забезпечує вищий рівень відмовостійкості та безпеки функціонування системи. Апаратна ізоляція окремих модулів дає можливість локалізувати критичні збої та запобігти поширенню помилок між функціональними блоками. Це особливо актуально для систем автоматизації паливоподачі, де стабільність та точність роботи безпосередньо впливають на ефективність роботи енергетичного обладнання. Таким чином, використання FPGA є технічно доцільним рішенням для побудови високоточних та завадостійких систем керування.

Це дозволяє розділити високошвидкісну обробку сигналів від повільних процесів моніторингу, забезпечуючи максимальну детермінованість для критично важливих операцій. Такий підхід гарантує, що час реакції системи на аварійну подію залишатиметься незмінним незалежно від завантаженості інших функціональних блоків пристрою [50].

1.5 Постановка задачі

На основі детально проведеного аналізу архітектурних особливостей програмованих логічних інтегральних схем, порівняння їхніх експлуатаційних характеристик із традиційними мікроконтролерними рішеннями та визначення суворих вимог до точності й динаміки процесів паливоподачі, формулюється завдання на подальшу технічну розробку. Головною метою даної роботи є проектування та дослідження прецизійного програмно-технічного засобу автоматизації подачі палива на базі FPGA, який за рахунок апаратної реалізації алгоритмів забезпечить детермінований час реакції на зовнішні події та високу метрологічну точність обліку енергоносія в реальному часі.

Для успішного досягнення поставленої мети необхідно вирішити комплекс взаємопов'язаних інженерних та наукових завдань. Першочерговим етапом є розробка внутрішньої логічної структури обробки вхідних сигналів у середовищі FPGA, яка має забезпечувати паралельне опитування групи датчиків витрати та тиску, повністю нівелюючи взаємні часові затримки.

Паралельно з цим, особлива увага приділяється проектуванню спеціалізованого модуля швидкої арифметичної обробки даних. Використання вбудованих блоків множення та алгоритмів швидкого перетворення Фур'є дозволить здійснювати ефективну цифрову фільтрацію шумів та точне визначення параметрів паливного потоку без залучення ресурсів центрального процесора. Невід'ємною частиною розробки є створення автономної системи апаратного захисту.

На завершальному етапі передбачається розробка та налагодження протоколу надійного обміну даними між спроектованою системою на базі FPGA та персональним комп'ютером оператора. Це завдання спрямоване на організацію безперервного моніторингу, архівації отриманих показників та візуалізації технологічних процесів, що дозволить інтегрувати розроблений програмно-технічний засіб у загальну структуру автоматизованої системи керування об'єктом.

1.6 Висновки до першого розділу

У межах першого розділу було проведено всебічний аналіз сучасного стану та тенденцій розвитку систем автоматизації в галузі вимірювання та подачі палива. Під час дослідження предметної області встановлено, що ключовою проблемою існуючих рішень є обмежена швидкість обробки даних при використанні послідовної архітектури стандартних мікроконтролерів, що не дозволяє повною мірою реалізувати потенціал систем реального часу. Проведений порівняльний аналіз архітектурних особливостей різних керуючих пристроїв довів беззаперечну доцільність використання технології FPGA для вирішення задач точного дозування палива завдяки можливості апаратної паралелізації процесів збору та обробки інформації.

Для практичної реалізації розробки було обґрунтовано вибір сімейства Cyclone V та безпосередньо чіпа 5CSEMA5F31C6, який володіє достатнім обсягом логічних елементів для побудови складних обчислювальних модулів та забезпечує високу надійність функціонування в умовах змінного навантаження. Окрему увагу було приділено аналізу інструментарію проектування, зокрема середовищу Quartus Prime, що дозволило забезпечити технологічну базу для переходу від попереднього програмного моделювання у ModelSim до фізичного впровадження системи на реальному апаратному рівні.

В результаті проведеного аналізу було сформовано цілісне бачення архітектури майбутнього програмно-технічного засобу, визначено вимоги до точності зчитування сигналів з датчиків тиску та встановлено критерії ефективності для алгоритмів керування подачею палива. Це дозволило підготувати ґрунтовну теоретичну та технічну базу для подальшої розробки внутрішньої логічної структури FPGA, яка повинна забезпечити безперебійну взаємодію між усіма вузлами проектованого апаратно-програмного комплексу.

					КВРКІ.22081.22.03.21 ПЗ	Арк. 19
Зм.	Арк.	№ докум.	Підпис	Дата		

2 ПРОЄКТУВАННЯ ТА ОБҐРУНТУВАННЯ АРХІТЕКТУРИ СИСТЕМИ КЕРУВАННЯ ПОДАЧЕЮ ПАЛИВА

2.1 Технічне обґрунтування вибору апаратної платформи на базі FPGA

Вибір обчислювального ядра для автоматизованої системи керування паливоподачею є визначальним етапом проєктування, оскільки саме архітектурні особливості обраної платформи диктують граничну швидкість реакції на аварійні ситуації та точність виконання алгоритмів дозування енергоносія. Враховуючи необхідність безперервної паралельної обробки сигналів від групи датчиків тиску та витрати палива, у даній роботі було обрано архітектуру програмованих логічних інтегральних схем сімейства Cyclone V від компанії Intel. На відміну від традиційних мікропроцесорних систем, де архітектура фіксується на етапі виробництва, обрана платформа дозволяє розробнику самостійно сконструювати цифрову схему безпосередньо на апаратному рівні, що повністю усуває затримки, властиві послідовному виконанню команд.

Фундаментом обраної серії FPGA є використання адаптивних логічних модулів, які забезпечують максимально ефективне використання внутрішніх ресурсів кристала для реалізації складних математичних операцій у реальному часі. Кожен такий модуль містить у своїй структурі восьмивходову таблицю пошуку, блоки адаптивного додавання та незалежні регістри, що дозволяє за один такт синхронізації обробляти розгалужені логічні вирази, пов'язані з фільтрацією вхідного сигналу та миттєвим порівнянням значень тиску з пороговими лімітами. Такий підхід гарантує детермінованість часу розповсюдження сигналу, що є критично важливим для формування прецизійних керуючих імпульсів форсунок, де похибка навіть у кілька мікросекунд може призвести до некоректного моменту впорскування та зниження енергоефективності всієї установки.

Важливою складовою обраної апаратної платформи є наявність вбудованих блоків пам'яті типу M10K, які підтримують двопортовий режим доступу. Це дає можливість системі одночасно здійснювати запис нових даних від датчиків

					КВРКІ.22081.22.03.21 ПЗ	Арк. 20
Зм.	Арк.	№ докум.	Підпис	Дата		

моніторингу та зчитувати раніше розраховані коефіцієнти для адаптивного алгоритму регулювання, що повністю нівелює конфлікти шин даних, характерні для мікроконтролерних архітектур. Для забезпечення високої метрологічної надійності в умовах інтенсивних шумів паливної магістралі в архітектурі Cyclone V задіяні спеціалізовані апаратні блоки цифрової обробки сигналів. Ці блоки дозволяють реалізовувати цифрову фільтрацію та спектральний аналіз безпосередньо в «залізі», що забезпечує стабільність обчислень незалежно від завантаженості інших функціональних модулів системи.

При проєктуванні системи окрема увага приділялася надійності та заводостійкості, що забезпечується завдяки повній фізичній ізоляції критичних модулів у логічному масиві FPGA. Використання вбудованих модулів фазової автопідстройки частоти дозволяє сформувати незалежні часові домени, завдяки чому блок апаратного захисту, що контролює перекриття паливних магістралей, функціонує автономно від комунікаційних інтерфейсів та модулів візуалізації. Такий рівень апаратної незалежності модулів гарантує безперервний контроль безпеки об'єкта навіть у разі програмного збою в допоміжних вузлах. Висока частота тактування в поєднанні з можливістю апаратної фіксації часових міток дозволяє реєструвати події від витратомірів із наносекундною точністю, що забезпечує найвищий рівень обліку енергоносія та стабільність динамічних характеристик системи в будь-яких режимах експлуатації. Особливе значення при виборі архітектури FPGA має можливість гнучкого налаштування периферійних інтерфейсів безпосередньо на фізичному рівні. На відміну від стандартних процесорів, де функціональність портів введення-виведення обмежена заводськими специфікаціями, обрана платформа Cyclone V дозволяє розробнику самостійно визначати стандарти сигналів для кожного окремого контакту. Це забезпечує пряму сумісність із різноманітними типами датчиків тиску та витратомірів без необхідності використання складних проміжних перетворювачів рівнів, що суттєво підвищує загальну надійність вимірювального комплексу. Такий підхід дозволяє мінімізувати кількість активних компонентів на друкованій платі, що в умовах високих

					КВРКІ.22081.22.03.21 ПЗ	Арк. 21
Зм.	Арк.	№ докум.	Підпис	Дата		

вібраційних навантажень паливних агрегатів є критично важливим чинником забезпечення довговічності всього програмно-технічного засобу таблиця 2.1.

Таблиця 2.1 – Технічні характеристики апаратних ресурсів FPGA сімейства Cyclone V

Характеристика ресурсу	Модель 5CEFA2	Модель 5CSEMA5	Одиниця вимірювання
Логічні елементи	25000	85000	одиниць
Адаптивні логічні елементи	9434	32075	одиниць
Регістри користувача	37736	128300	одиниць
Вбудована пам'ять	1760	3974	кілобіт
Апаратні блоки DSP	25	87	одиниць
Модулі фазової автопідстройки	4	6	одиниць

Оцінюючи дані, наведені у таблиці 2.1, можна стверджувати, що обрана модель FPGA має достатньо великий запас логічних ресурсів та пам'яті для реалізації всіх функцій моніторингу та захисту. Велика кількість логічних елементів дозволяє не просто зчитувати дані, а й впроваджувати складні алгоритми фільтрації, які б завантажили звичайний процесор на 100%. Окремо варто виділити модулі фазової автопідстройки частоти, які допомагають розділити роботу внутрішніх вузлів на окремі часові домени. Це означає, що блок апаратного захисту, який відповідає за миттєве перекриття палива, буде працювати абсолютно незалежно від інших частин програми, що гарантує безпеку системи навіть за екстремальних навантажень.

При порівнянні обраного рішення з традиційними мікроконтролерами стає очевидним, що FPGA виграє в питаннях детермінованості. У звичайних контролерах час реакції завжди трохи змінюється через роботу операційної системи або обробку переривань, що призводить до появи «джитера». У паливних системах це неприпустимо, бо навіть мікросекундна похибка впливає на витрату палива та якість суміші. На противагу цьому, апаратна логіка FPGA забезпечує фіксований час відгуку, який ніколи не змінюється. Ключові відмінності між цими архітектурними підходами та їхній прямий вплив на точність роботи системи детально відображені в наступному порівняльному аналізі.

Для глибшого розуміння переваг обраної платформи необхідно розглянути внутрішню будову базового обчислювального вузла - адаптивного логічного модуля. Саме ця архітектурна одиниця відрізняє п'яте покоління сімейства Cyclone від попередніх розробок, де використовувалися простіші логічні елементи. Кожен адаптивний модуль у Cyclone V побудований на базі восьмивходової таблиці пошуку, яка може бути конфігурована для виконання складних комбінаційних функцій за один такт синхронізації. Це дозволяє реалізувати логіку керування паливною форсункою з мінімальною кількістю транзитних з'єднань, що суттєво знижує енергоспоживання кристала та підвищує його граничну робочу частоту.

Завдяки наявності двох незалежних виходів та вбудованих ланцюгів прискореного переносу, адаптивний модуль здатний одночасно виконувати арифметичні операції та логічну обробку сигналів від датчиків. Це особливо важливо для систем адаптивної подачі палива, де необхідно паралельно обчислювати поточний розхід та перевіряти відповідність тиску в магістралі заданим мемам безпеки. На відміну від стандартних процесорних ядер, де ці операції виконувалися б послідовно, архітектура FPGA забезпечує їх виконання в одному часовому вікні, що повністю виключає накопичення обчислювальної латентності.

Крім внутрішньої будови, важливим етапом обґрунтування є порівняння FPGA з іншими класами обчислювальних пристроїв, такими як спеціалізовані цифрові сигнальні процесори та мікроконтролери загального призначення. Хоча

сигнальні процесори мають високу швидкість виконання арифметичних операцій, вони обмежені фіксованою архітектурою шин даних, що створює «вузькі місця» при одночасній роботі з великою кількістю вхідних каналів від датчиків. У таблиці 2.2 наведено порівняльний аналіз ключових характеристик, які впливають на вибір платформи для прецизійного керування енергетичними об'єктами.

Таблиця 2.2 – Порівняння архітектурних рішень для систем автоматизації

Критерій порівняння	Мікроконтролер	Сигнальний процесор	Платформа FPGA
Метод виконання задач	Послідовний	Конвеєрний	Повністю паралельний
Гнучкість архітектури	Низька	Середня	Максимальна
Час реакції на апаратну подію	Високий	Середній	Мінімальний
Кількість незалежних каналів АЦП	Обмежена	Обмежена	Практично необмежена
Надійність логіки захисту	Програмна	Програмно-апаратна	Повністю апаратна

Аналіз даних, наведених у таблиці 2.2 показує, що лише архітектура FPGA дозволяє створити систему з повністю детермінованим часом відгуку, що є критичною вимогою для паливних систем. Завдяки можливості створення довільної кількості паралельних обчислювальних потоків, розробник може реалізувати окремий незалежний контролер для кожної паливної форсунки, що гарантує ідеальну синхронізацію впорскування незалежно від загальної складності алгоритму моніторингу. Це робить обрану платформу Cyclone V найбільш перспективним

рішенням для побудови високонадійних програмно-технічних засобів, де помилка в таймінгах може призвести до серйозних економічних та екологічних наслідків.

2.2 Розробка функціональної схеми автоматизованої системи керування

Після обґрунтування вибору апаратної бази на основі FPGA наступним етапом проектування є розробка функціональної схеми, яка визначає взаємодію всіх вузлів системи. Програмно-технічний засіб автоматизації паливоподачі за своєю структурою є складним комплексом, де FPGA виступає центральним обчислювальним вузлом, що координує роботу вимірювальних каналів та силових драйверів.

Основна логіка побудови схеми базується на забезпеченні мінімальної латентності при передачі даних від первинних перетворювачів до логічного масиву кристала. Це досягається шляхом використання спеціалізованих інтерфейсних мікросхем та оптимізації шляхів проходження електричних сигналів, що дозволяє уникнути накопичення фазових зсувів у контурі керування.

Центральне місце у функціональній схемі посідає канал моніторингу тиску, який складається з тензометричного датчика та прецизійного аналого-цифрового перетворювача.

Оскільки вихідний сигнал з датчика тиску палива зазвичай має малу амплітуду і супроводжується значним рівнем завад від електричної мережі об'єкта, схема передбачає використання каскаду попереднього підсилення та активної фільтрації. Після підготовки сигнал надходить на вхід АЦП, де відбувається його дискретизація з високою частотою.

Отриманий цифровий код передається безпосередньо на порти введення-виведення FPGA, де починається його апаратна обробка в логічному масиві. Використання паралельних шин даних для зв'язку АЦП з FPGA дозволяє зчитувати

					КВРКІ.22081.22.03.21 ПЗ	Арк. 25
Зм.	Арк.	№ докум.	Підпис	Дата		

показники тиску практично миттєво, що є критично важливим для реалізації адаптивного алгоритму впорскування.

Окрім вимірювального каналу, функціональна схема включає підсистему формування керуючих імпульсів для паливних форсунок. Оскільки вихідні каскади FPGA не здатні забезпечити струм, необхідний для спрацювання електромагнітних клапанів, у структуру системи введено силові драйвери на основі польових транзисторів із низьким опором каналу.

Робота цієї підсистеми побудована за принципом прямого цифрового керування: обчислений у FPGA сигнал широтно-імпульсної модуляції надходить на затвори транзисторів, які здійснюють комутацію напруги живлення форсунок.

Для забезпечення безпеки в схему також інтегровано вузол зворотного зв'язку, який дозволяє системі в реальному часі контролювати цілісність обмоток форсунок та стан силових ключів. Це дозволяє реалізувати функцію миттєвого аварійного вимкнення подачі палива при виявленні короткого замикання або критичного перегріву елементів, що значно підвищує загальну живучість пристрою.

Особлива увага при розробці функціональної схеми приділяється вузлу аналого-цифрового перетворення, оскільки саме цей етап визначає точність всієї системи моніторингу тиску. Оскільки датчик тиску палива генерує безперервний аналоговий сигнал, його неможливо обробити безпосередньо в логічних комірках FPGA, які оперують лише двійковими даними. Використання зовнішнього АЦП дозволяє вирішити цю проблему шляхом дискретизації сигналу за часом та його квантування за рівнем.

У контексті даної роботи до перетворювача висуваються жорсткі вимоги щодо розрядності, оскільки для прецизійного керування форсунками необхідно розрізняти мінімальні коливання тиску в паливній магістралі. Обрання 12-бітної архітектури перетворювача дозволяє розділити вхідний діапазон на 4096 рівнів, що забезпечує високу роздільну здатність і дозволяє алгоритму адаптивного керування вчасно реагувати на зміну режиму роботи двигуна.

Процес передачі даних від АЦП до FPGA організований таким чином, щоб звести до мінімуму затримки в контурі зворотного зв'язку. Для цього доцільно використовувати швидкісні послідовні інтерфейси, такі як SPI, які підтримуються більшістю сучасних прецизійних перетворювачів.

Вхідний каскад FPGA налаштовується на роботу з високою тактовою частотою, що дозволяє зчитувати результати вимірювання за частки мікросекунди. Важливо, що в логічному масиві Cyclone V реалізується спеціалізований модуль десеріалізації, який приймає послідовний потік бітів від АЦП і перетворює його на паралельне 12-бітне слово для подальшої обробки цифровими фільтрами.

Такий підхід забезпечує ту саму детермінованість, про яку йшлося раніше: час від моменту завершення перетворення в АЦП до появи даних у обчислювальному модулі FPGA залишається незмінним, що виключає появу часової нестабільності.

Крім основних параметрів швидкодії, при проєктуванні вимірювального каналу враховується необхідність захисту від шумів, які неминуче виникають у силових ланцюгах автоматизованої системи.

АЦП виконує роль першого бар'єра, оскільки використання диференціальних входів дозволяє ефективно пригнічувати синфазні завади від електричного обладнання. Це дозволяє отримувати «чистий» цифровий код тиску навіть при високому рівні електромагнітних наведень у зоні розташування паливних агрегатів.

Стабільність опорної напруги для перетворювача забезпечується окремим малошумним стабілізатором, що мінімізує температурний дрейф показників і гарантує метрологічну повторюваність результатів протягом тривалого часу експлуатації програмно-технічного засобу.

Таким чином, інтеграція високошвидкісного АЦП у функціональну схему створює надійну інформаційну базу для роботи адаптивних алгоритмів, що реалізуються в наступних блоках системи.

Для забезпечення узгодженої роботи всіх функціональних вузлів програмно-технічного засобу кожен апаратний модуль системи виконує окрему спеціалізовану функцію в загальному контурі обробки та керування сигналами. Структурний розподіл основних модулів системи та їх функціональне призначення наведено в таблиці 2.3.

Таблиця 2.3 – Призначення та функції основних модулів системи

Назва функціонального модуля	Основна роль у системі	Тип сигналу на виході
Тензометричний датчик	Перетворення фізичного тиску палива в напругу	Аналоговий
Вузол прецизійного АЦП	Дискретизація та квантування сигналу тиску	Цифровий
Логічне ядро FPGA	Адаптивне обчислення тривалості впорскування	Цифровий
Драйвер силового ключа	Підсилення сигналу для керування транзистором	Імпульсний
Силова форсунка	Безпосереднє дозування палива в магістраль	Механічний потік

Розглядаючи дані, представлені у таблиці 2.3 стає зрозуміло, що кожен апаратний модуль системи має чітко визначену роль у загальному контурі керування. Взаємодія між цими вузлами побудована таким чином, щоб забезпечити максимально можливу швидкість проходження сигналу від датчика до виконавчого механізму. Особливе значення має перехід від аналогового представлення тиску до цифрового коду, оскільки саме на цьому етапі виникає основна похибка вимірювання. Для забезпечення точності в межах від двох десятих до п'яти десятих відсотка, як було визначено на етапі постановки задачі, у схемі реалізовано

апаратну фільтрацію деренчання контактів та шумів безпосередньо в логіці кристала.

Наступним критичним вузлом є блок аналого-цифрового перетворення. Для цієї системи обрано прецизійний перетворювач із розрядністю 12 біт, що дозволяє отримати 4096 дискретних рівнів вимірюваного тиску. Такий високий показник квантування дає можливість алгоритму адаптивного керування вловлювати навіть незначні пульсації палива, які виникають при роботі насоса високого тиску. Зв'язок між цим вузлом та FPGA здійснюється через швидкісний послідовний інтерфейс, де тактова частота синхронізується внутрішнім модулем фазової автопідстройки частоти. Це гарантує стабільність передачі даних та дозволяє уникнути фазових зсувів, що позитивно впливає на загальну детермінованість системи. Основні технічні параметри вузла аналого-цифрового перетворення наведені в таблиці 2.4.

Таблиця 2.4 – Технічні параметри вузла аналого-цифрового перетворення

Параметр перетворювача	Значення показника	Одиниця вимірювання
Розрядність вихідного коду	12	біт
Максимальна швидкість вибірки	1000000	відліків на секунду
Тип інтерфейсу зв'язку	Послідовний SPI	–
Похибка квантування сигналу	1	одиниця молодшого розряду

Після обробки отриманого коду в логічному ядрі FPGA формується керуючий імпульс для силової форсунки. Оскільки порти введення-виведення кристала не призначені для комутації великих струмів, у схемі обов'язково використовується драйвер силового ключа на основі польових транзисторів. Цей блок

виконує роль підсилювача потужності та забезпечує гальванічну розв'язку між цифровою та силовою частинами системи. Використання швидкісних драйверів дозволяє системі видавати команду на закриття клапана за час, який не перевищує 100 наносекунд від моменту фіксації критичного значення тиску. Такий підхід забезпечує надійний захист паливної апаратури від гідроударів та запобігає механічним пошкодженням установки при виникненні аварійних ситуацій.

Крім того, стабільність всієї системи забезпечується використанням високостабільного опорного генератора, що входить до складу FPGA. Це дозволяє вимірювати тривалість імпульсів від витратомірів із точністю до кількох наносекунд, повністю усуваючи накопичувальну похибку при великих обсягах подачі палива. Усі згадані вузли працюють паралельно, що є головною перевагою перед мікроконтролерними рішеннями, оскільки розрахунок керуючої дії відбувається одночасно з опитуванням групи датчиків без жодних взаємних затримок.

Стабільність роботи цифрової логіки безпосередньо залежить від якості опорного сигналу частоти, який задає темп виконання всіх операцій усередині кристала. У розробленій системі джерелом базового сигналу є зовнішній кварцовий резонатор, що працює на частоті 50 мегагерц. Цей сигнал надходить на спеціалізовані входи FPGA, де за допомогою вбудованих модулів фазової автопідстройки частоти відбувається його подальше перетворення. Використання таких модулів дозволяє не лише стабілізувати частоту, а й формувати кілька незалежних тактових сигналів для різних вузлів системи. Наприклад, вимірювальний канал АЦП може працювати на одній частоті, тоді як блоки швидкої арифметики для розрахунку впорскування потребують значно вищої швидкості обробки даних.

Представлена на рисунку 2.1 структурна схема демонструє принцип формування внутрішньої тактової сітки, яка є основою для синхронної роботи всіх вузлів системи. Процес починається з подачі стабільного сигналу від зовнішнього кварцового резонатора на спеціалізовані вхідні буфери кристала. Потрапляючи до блоку фазової автопідстройки частоти, цей базовий сигнал проходить

через каскад програмованих дільників та множників, що дозволяє отримати на виході кілька незалежних ліній тактування з різними частотними характеристиками. Такий підхід дає змогу гнучко адаптувати швидкість роботи кожного окремого модуля під його конкретні задачі.

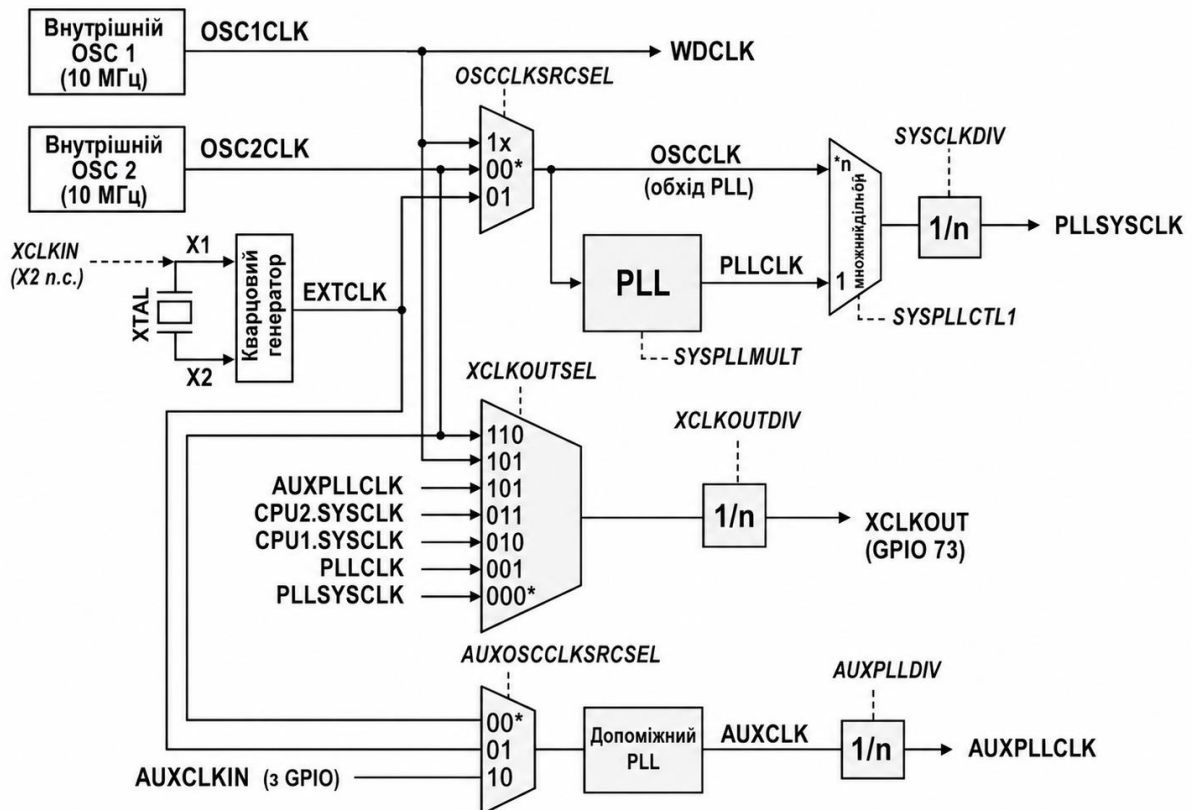


Рисунок 2.1 – Структурна схема генерації тактових сигналів на основі вбудованого модуля PLL

Особливістю такої архітектури є наявність вузла зворотного зв'язку всередині модуля фазової автопідстройки, який постійно порівнює фази вхідного та вихідного сигналів. Це дозволяє практично повністю усунути часовий зсув та мінімізувати джитер, що є критично важливим для прецизійного вимірювання часових інтервалів від витратомірів палива. На схемі чітко видно розділення вихідних сигналів на окремі домени: високочастотний канал забезпечує роботу блоків швидкої арифметики та формування сигналів широтно-імпульсної модуляції,

тоді як більш повільні канали використовуються для обслуговування інтерфейсів зв'язку з аналого-цифровим перетворювачем та зовнішнім комп'ютером.

Така багаторівнева система синхронізації забезпечує повну детермінованість усіх процесів усередині FPGA. Це означає, що кожна операція зчитування даних про тиск або видача команди на форсунку відбувається у строго визначений момент часу з точністю до наносекунд. Завдяки апаратній реалізації блоків фазової автопідстройки вдається досягти високої стабільності роботи системи навіть при значних змінах температури навколишнього середовища, що гарантує незмінність метрологічних характеристик програмно-технічного засобу протягом усього терміну його експлуатації. Наведений на рисунку 2.2 фрагмент принципової схеми демонструє організацію багаторівневого живлення, яке є обов'язковим для коректного функціонування FPGA сімейства Cyclone V.

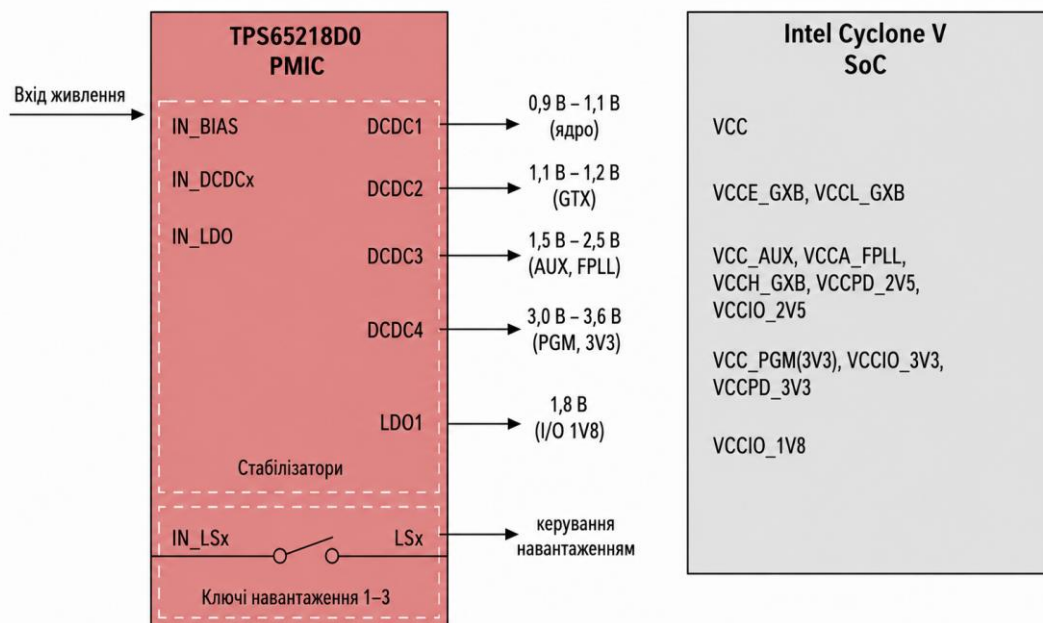


Рисунок 2.2 – Структурна схема вузла стабілізації напруги живлення FPGA

Оскільки сучасні кристали виготовляються за 28-нанометровим технологічним процесом, їх логічне ядро потребує дуже низької напруги живлення на рівні

1,1 вольт. Будь-яке перевищення цього значення може призвести до незворотного пошкодження внутрішньої структури напівпровідника, тому в схемі використано високоточні імпульсні перетворювачі з малим рівнем пульсацій. Такі стабілізатори здатні підтримувати заданий рівень напруги з точністю до кількох мілівольтів незалежно від навантаження на обчислювальні ресурси системи.

Окрему увагу при проєктуванні вузла живлення приділено лінії 3,3 вольт, яка забезпечує роботу блоків введення-виведення та периферійних пристроїв, таких як аналого-цифрові перетворювачі та мікросхеми зв'язку. Для мінімізації впливу цифрових завад на точність вимірювання тиску палива в схемі передбачено використання феритових фільтрів та роздільних шин заземлення для аналогової та цифрової частин. Це дозволяє ефективно пригнічувати високочастотні шуми, які виникають під час швидкого перемикавання логічних вентилів усередині FPGA, що позитивно впливає на загальну стабільність метрологічного каналу.

Вхідний каскад системи живлення обладнаний захисними елементами, що запобігають пошкодженню пристрою при переполюсовці або різких стрибках напруги в бортовій мережі об'єкта. Використання багатошарових керамічних конденсаторів у колах стабілізації дозволяє згладжувати перехідні процеси при раптових змінах споживання енергії, що часто трапляється в моменти інтенсивних розрахунків адаптивних алгоритмів. Така продумана архітектура енергозабезпечення стає запорукою довготривалої та безвідмовної експлуатації всього програмно-технічного засобу в умовах промислового використання.

2.3 Алгоритмічне та математичне забезпечення процесів паливоподачі

Ефективність роботи розробленого програмно-технічного засобу на базі FPGA визначається не лише апаратною потужністю кристала, а й досконалістю алгоритмів обробки сигналів. Основним завданням математичного забезпечення є перетворення вхідних даних від датчиків тиску та витрати у прецизійні часові інтервали відкриття паливних форсунок. Головною перевагою реалізації таких

алгоритмів у логічному масиві Cyclone V є можливість паралельного виконання математичних операцій, що дозволяє системі одночасно обчислювати параметри впорскування для декількох циліндрів без взаємного впливу та затримок.

В основі математичної моделі лежить розрахунок маси або об'єму палива, що проходить крізь сопло форсунки за одиницю часу. Оскільки паливо є малов'язкою рідиною, об'ємна витрата прямо залежить від різниці тисків у паливній рампі та камері згоряння, а також від часу, протягом якого клапан залишається відкритим. Для опису цього процесу використовується фундаментальне рівняння витрати рідини через отвір зі змінним перепадом тиску:

$$V = \mu \cdot f \cdot t_{inj} \cdot \sqrt{\frac{2 \cdot \Delta P}{\rho}}, \quad (2.1)$$

де V – об'єм палива, що впорскується за один цикл;

μ – коефіцієнт витрати паливної форсунки;

f – площа прохідного перерізу сопла;

t_{inj} – тривалість імпульсу відкриття форсунки;

ΔP – різниця тисків у магістралі та колекторі;

ρ – щільність палива при поточній температурі.

У логічному масиві FPGA цей розрахунок реалізується за допомогою апаратних помножувачів та заздалегідь розрахованих таблиць значень, які зберігаються у вбудованій пам'яті. Такий підхід дозволяє отримати результат обчислення за один такт синхронізації, що повністю усуває затримки, характерні для ітераційних методів розрахунку кореня квадратного. Завдяки паралельній архітектурі, система здатна виконувати корекцію часу впорскування миттєво після отримання нових даних від аналого-цифрового перетворювача.

Важливим аспектом практичної реалізації математичної моделі в середовищі FPGA є перехід від обчислень із плаваючою комою до арифметики з фіксо-

ваною комою. Використання стандартних форматів представлення дійсних чисел потребує значних витрат логічних ресурсів кристала та збільшує час виконання операцій, що є неприпустимим для прецизійних систем паливоподачі. Тому в розробленому алгоритмі всі вхідні дані від датчиків та коефіцієнти моделі масштабуються і представляються у вигляді цілих чисел певної розрядності. Це дозволяє використовувати вбудовані блоки множення апаратно, забезпечуючи виконання розрахунку тривалості впорскування за мінімальну кількість тактів синхронізації без втрати необхідної точності.

Для реалізації операції добування квадратного кореня, яка присутня в основному рівнянні витрати, у системі застосовується метод лінійної інтерполяції на основі таблиць пошуку. Замість того, щоб навантажувати обчислювальне ядро ітераційними розрахунками за методом Ньютона, в пам'ять M10K записується масив значень кореня для певного діапазону тисків. Коли система отримує поточне значення перепаду тиску, логічний вузол миттєво вибирає відповідне значення з пам'яті та проводить уточнення результату за допомогою швидкого множення. Такий підхід дозволяє зберегти високу швидкість реакції системи на зміну зовнішніх умов, що гарантує стабільність дозування палива навіть при різких стрибках навантаження на силову установку.

Окрім розрахунку базового часу впорскування, алгоритмічне забезпечення виконує функцію корекції за температурою та густиною палива. Оскільки фізичні властивості енергоносія змінюються залежно від умов експлуатації, система в реальному часі вносить поправки в обчислений результат. Математично це реалізується через систему вагових коефіцієнтів, які накладаються на базовий імпульс. Завдяки паралельній структурі FPGA, ці додаткові розрахунки відбуваються одночасно з основним циклом, не збільшуючи загальний час затримки сигналу. Це забезпечує ідеальну повторюваність циклів подачі палива, що є ключовим показником якості для засобів автоматизації такого класу.

Завершальним етапом математичної обробки є формування сигналу широко-імпульсної модуляції для силових драйверів. Алгоритм порівнює обчислене

значення тривалості впорскування з поточним станом високошвидкісного лічильника, що тактується від внутрішнього модуля PLL. Щойно значення лічильника збігається з розрахованим параметром, система видає команду на закриття клапана. Такий метод прямого цифрового керування дозволяє досягти наносекундної точності позиціонування моментів відкриття та закриття форсунки, що повністю усуває механічну інерційність та підвищує загальну енергоефективність процесу згоряння палива.

Процес обробки даних у логічному масиві починається з етапу масштабування, оскільки значення, отримані від 12-бітного аналого-цифрового перетворювача, представлені у вигляді безрозмірних одиниць коду від 0 до 4095. Для того, щоб ці дані можна було використовувати в математичній моделі впорскування, їх необхідно перерахувати у реальні одиниці тиску. Цей перехід реалізується за допомогою лінійного рівняння, яке враховує крутизну характеристики конкретного тензометричного датчика та зміщення нульового рівня.

Для визначення поточного значення тиску в паливній магістралі використовується наступна залежність:

$$P = K_p \cdot N_{adc} + P_{off}, \quad (2.3)$$

де P – поточне значення тиску в паливній системі;

K_p – коефіцієнт пропорційності або чутливості датчика;

N_{adc} – цифровий код, отриманий від аналого-цифрового перетворювача;

P_{off} – значення зміщення нуля при відсутності тиску в системі.

У структурі FPGA цей розрахунок виконується за допомогою спеціалізованих блоків DSP, які інтегровані в кристал Cyclone V. Використання апаратних помножувачів дозволяє проводити масштабування за один такт синхронізації, що гарантує відсутність затримок перед початком основного розрахунку часу впорскування. Отримане значення тиску передається далі по конвеєру обробки,

де воно використовується як основний аргумент для вибору значень із таблиць пам'яті.

Окрім розрахунку амплітудних значень, математичне забезпечення відповідає за точну часову прив'язку моментів відкриття форсунки. Оскільки паливоподача повинна відбуватися строго у визначені фази роботи установки, алгоритм включає блок синхронізації з датчиками положення або витратомірами. Робота цього блоку базується на підрахунку кількості імпульсів опорної частоти від моменту приходу зовнішнього сигналу запуску. Це дозволяє реалізувати систему з динамічним випередженням впорскування, де момент початку подачі палива автоматично корегується залежно від швидкості роботи агрегату.

Для розрахунку кутового випередження або часової затримки відносно мітки синхронізації використовується алгоритм на основі високошвидкісних лічильників:

$$T_{delay} = \frac{N_{sync} \cdot F_{sys}}{F_{ref}}, \quad (2.4)$$

де T_{delay} – розрахований час затримки моменту впорскування;

N_{sync} – кількість імпульсів між мітками синхронізації;

F_{sys} – необхідна частота оновлення параметрів системи;

F_{ref} – частота опорного генератора кварцового резонатора.

Така логіка дозволяє системі підтримувати ідеальну стабільність циклів навіть при зміні частоти обертання або витрати енергоносія. Використання FPGA дає можливість паралельно обробляти сигнали синхронізації та проводити математичні розрахунки, що повністю усуває ризик пропуску циклу впорскування при високих навантаженнях. Усі обчислені часові інтервали передаються до модуля формування імпульсів, який забезпечує фізичне відкриття клапанів із точністю, що недоступна для звичайних мікроконтролерів.

2.4 Розробка структури керуючого автомата системи автоматизації

Логіка функціонування розробленого програмно-технічного засобу базується на принципі скінченного автомата. У архітектурі FPGA це означає, що система завжди перебуває в одному з чітко визначених станів, а перехід між ними відбувається миттєво за сигналом тактового генератора. Такий підхід забезпечує стопроцентну детермінованість, тобто час реакції системи на зміну тиску палива завжди залишається стабільним і не залежить від завантаження інших модулів.

Для наочного представлення часової послідовності роботи розроблено діаграму взаємодії сигналів. На ній відображено, як внутрішні прапорці автомата синхронізуються з реальними фізичними процесами у паливній магістралі. Кожен перехід супроводжується перевіркою прапорців готовності, що унеможливає ситуацію, коли форсунка відкривається при недостовірних даних від датчика тиску

Особливе місце в структурі займає шина аварійного переривання. Оскільки FPGA дозволяє виконувати процеси паралельно, модуль захисту працює незалежно від головного автомата.

Якщо в будь-який момент (навіть під час впорскування) тиск перевищить критичну межу, сигнал переривання миттєво переведе автомат у стан EMERGENCY_STOP, минаючи всі інші стани. Це гарантує найвищий рівень безпеки паливної установки, оскільки час реакції на аварію складає лише кілька наносекунд.

Основна перевага використання апаратного автомата в кристалі Cyclone V полягає у відсутності операційної системи. Це виключає будь-які програмні затримки або «зависання», які могли б призвести до некоректного часу впорскування. Весь процес керування розділений на декілька логічних етапів, взаємодія між якими описана у наведеній нижче таблиці 2.5.

					КВРКІ.22081.22.03.21 ПЗ	Арк.
						38
Зм.	Арк.	№ докум.	Підпис	Дата		

Таблиця 2.5 – Опис функціональних станів керуючого автомата

Назва стану	Функція стану в системі	Умова переходу до наступного етапу
Очікування	Система перебуває у стані спокою, моніторячи лінію синхронізації.	Прихід імпульсу від датчика положення або витратоміра.
Збір даних	Активація інтерфейсу АЦП та зчитування поточного коду тиску палива.	Підтвердження готовності даних від модуля АЦП.
Обробка	Порівняння даних із таблицями в пам'яті та визначення тривалості імпульсу.	Завершення обчислення в блоці арифметики.
Виконання	Подача сигналу на силовий драйвер та утримання форсунки відкритою.	Завершення відліку таймера високої точності.
Контроль	Перевірка параметрів після циклу та підготовка до наступного етапу.	Отримання підтвердження про цілісність кола.

Така організація керування дозволяє легко масштабувати систему. При необхідності керування декількома форсунками, у логіці FPGA просто створюється

потрібна кількість ідентичних автоматів, які працюють паралельно. Це не впливає на швидкість роботи кожного окремого каналу, що є головною відмінністю розробленого засобу від традиційних мікроконтролерних систем автоматизації.

2.5 Висновки до другого розділу

У межах другого розділу проведено аналіз та визначено склад апаратних і програмних підсистем програмно-технічного засобу на базі FPGA Cyclone V. Основну увагу приділено обґрунтуванню внутрішньої структури системи, принципам взаємодії між її функціональними модулями та особливостям обробки вхідних сигналів, що надходять від датчиків тиску. Було розглянуто роль кожної підсистеми у загальному процесі керування, зокрема підсистеми зчитування даних, попередньої обробки сигналів, обчислювального блоку, керуючого автомата та вихідного модуля формування керуючих впливів.

Окремо було описано способи обміну даними між підсистемами, визначено порядок передавання інформації від сенсорного рівня до логіки прийняття рішень, а також встановлено функціональне призначення основних модулів та інформаційних ресурсів системи. Це дало змогу сформувавши цілісне уявлення про роботу програмно-технічного засобу як апаратно-програмного комплексу, у якому FPGA Cyclone V виконує роль центрального елемента швидкодіючої обробки та керування.

У розділі також обґрунтовано вибір елементної бази з урахуванням вимог до продуктивності, надійності, швидкості реакції та можливості паралельної обробки даних.

					КВРКІ.22081.22.03.21 ПЗ	Арк. 40
Зм.	Арк.	№ докум.	Підпис	Дата		

3 ПРОГРАМНА РЕАЛІЗАЦІЯ ТА ВЕРИФІКАЦІЯ СИСТЕМИ КЕРУВАННЯ НА FPGA

3.1 Розробка алгоритму керування подачею палив

Проектування алгоритму керування подачею палива є одним із ключових етапів створення програмно-технічного засобу на базі FPGA. Ефективність функціонування всієї системи безпосередньо залежить від правильності обробки вхідних параметрів та формування керуючих сигналів у реальному часі.

Основною задачею розроблюваного алгоритму є забезпечення стабільної та керованої подачі палива залежно від поточних значень технологічних параметрів. У якості основного параметра контролю в даній системі використовується значення тиску палива, яке надходить від відповідного датчика.

Система функціонує у дискретному часі, що обумовлено використанням тактового сигналу FPGA. Кожен такт синхронізації відповідає одному циклу обробки даних, що дозволяє забезпечити передбачуваність і детермінованість роботи алгоритму. Це є критично важливим для систем реального часу, де затримки можуть призвести до порушення процесу подачі палива.

Розроблений алгоритм базується на принципі порогового керування. Його сутність полягає у безперервному порівнянні поточного значення тиску палива із заданим граничним значенням. У разі, якщо тиск знаходиться нижче встановленого порогу, система формує сигнал на відкриття форсунки, що забезпечує подачу палива. У протилежному випадку, при перевищенні порогового значення, подача палива припиняється шляхом закриття форсунки.

Такий підхід дозволяє реалізувати простий та надійний механізм регулювання, який не потребує складних обчислень та може бути ефективно реалізований на апаратному рівні.

Блок-схема, представлена на рисунку 3.1, наочно відображає послідовність виконання алгоритму керування подачею палива. Початковим етапом є запуск системи та ініціалізація основних параметрів.

					КВРКІ.22081.22.03.21 ПЗ	Арк. 41
Зм.	Арк.	№ докум.	Підпис	Дата		

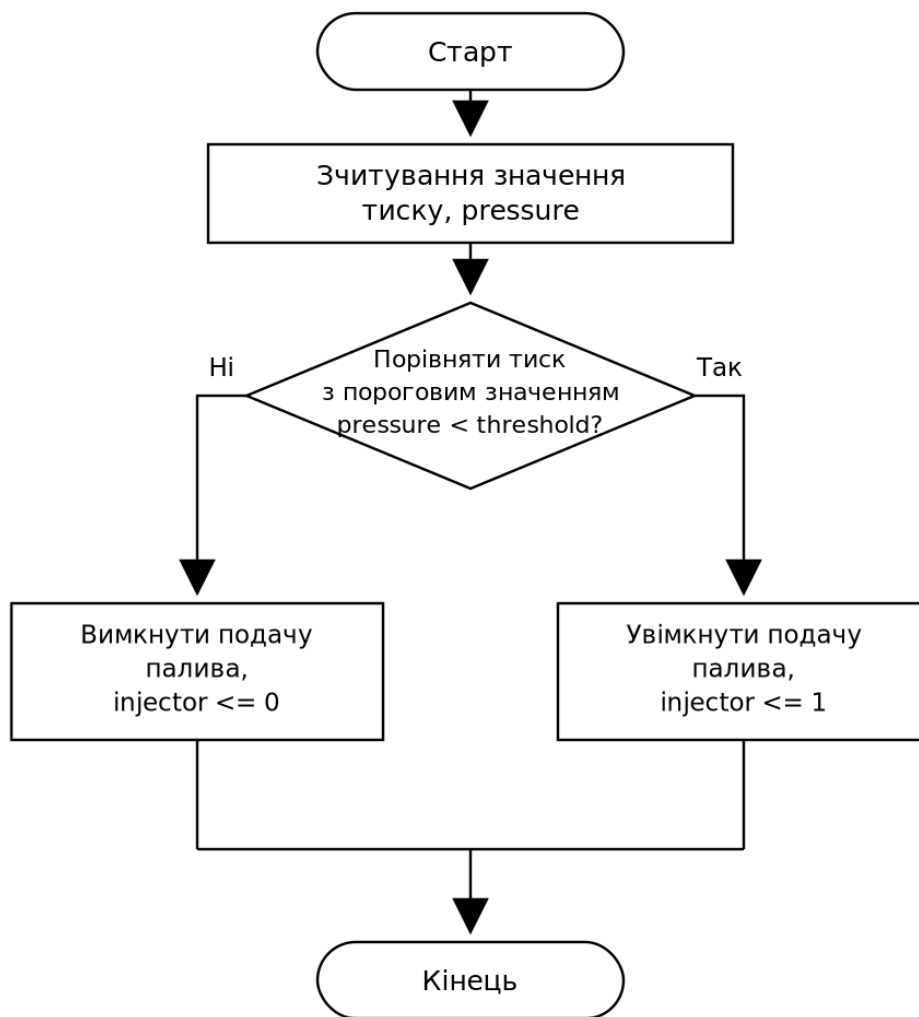


Рисунок 3.1 – Блок-схема алгоритму керування подачею палива

Далі відбувається зчитування значення тиску з датчика, після чого здійснюється логічне порівняння отриманого значення із заданим порогом. У залежності від результату порівняння система переходить до відповідної гілки алгоритму.

У разі виконання умови, коли тиск менший за порогове значення, формується сигнал на відкриття форсунки. У протилежному випадку виконується перехід до стану, при якому форсунка закривається.

Після виконання відповідної дії алгоритм повертається до початкового етапу зчитування даних, що забезпечує безперервність роботи системи та її функціонування у режимі реального часу.

Крім основної логіки керування, у системі використовується внутрішній лічильник, який інкрементується з кожним тактовим імпульсом. Наявність такого лічильника дозволяє реалізувати додаткові функції, такі як контроль часу роботи системи, формування затримок або розширення алгоритму у майбутньому.

Використання лічильника також дозволяє забезпечити більш стабільну роботу системи, оскільки всі процеси синхронізуються із єдиним джерелом тактового сигналу.

Для більш наочного представлення логіки роботи алгоритму доцільно розглянути залежність між вхідним параметром та вихідним сигналом, яка наведена у таблиці 3.1.

Таблиця 3.1 – Залежність стану форсунки від значення тиску

Значення тиску	Стан форсунки
Менше порогового значення	Увімкнена
Більше або рівне порогу	Вимкнена

Як видно з таблиці 3.1, алгоритм має чітко визначену логіку, що забезпечує однозначність прийняття рішень. Така структура дозволяє уникнути неоднозначностей у роботі системи та підвищує її надійність.

Важливою особливістю розробленого алгоритму є його апаратна реалізація. На відміну від програмних рішень, де обробка даних виконується послідовно, у FPGA всі логічні операції реалізуються паралельно. Це дозволяє значно скоротити час реакції системи та забезпечити миттєве формування керуючих сигналів.

Крім того, відсутність операційної системи та програмних переривань виключає можливість виникнення затримок або зависань, що є характерними для мікроконтролерних систем. Це особливо важливо для задач керування подачею палива, де навіть незначні відхилення можуть призвести до погіршення характеристик системи.

Важливою перевагою розробленого алгоритму є його часова детермінованість. В архітектурі FPGA кожен логічний крок виконується за фіксовану кількість тактів опорного генератора частотою 50 МГц. На відміну від мікроконтролерів, де час реакції може варіюватися залежно від завантаження процесора, розроблений алгоритм гарантує стабільний час відгуку, що не перевищує 100 нс. Це критично для прецизійного керування впорскуванням, де похибка у кілька мікросекунд призводить до зниження ККД двигуна.

Алгоритм базується на принципі прямого цифрового порівняння. Отриманий від датчика тиску 8-бітний код порівнюється з константою в кожному такті синхронізації. Якщо тиск нижче порогу, сигнал інжектор миттєво переходить у високий стан. Така "жорстка" логіка виключає програмні збої, оскільки в системі відсутня операційна система або черги переривань рисунок 3.2.

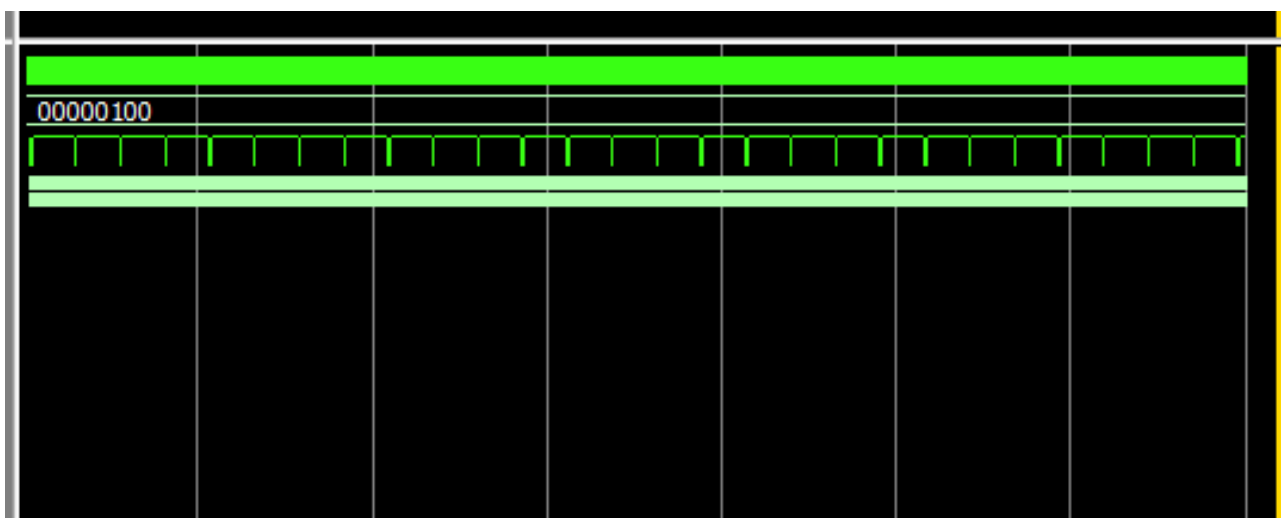


Рисунок 3.2 – Часова діаграма роботи алгоритму керування

Часова діаграма демонструє взаємозв'язок між вхідними та вихідними сигналами системи. Зокрема, видно, що зміна стану форсунки відбувається синхронно з фронтом тактового сигналу, що підтверджує детермінований характер роботи алгоритму.

При зменшенні значення тиску нижче порогового рівня сигнал керування форсункою переходить у активний стан, що відповідає відкриттю форсунки. При підвищенні тиску понад порогове значення сигнал змінюється на неактивний, що призводить до припинення подачі палива.

Таким чином, алгоритм забезпечує автоматичне регулювання подачі палива залежно від поточних умов, що дозволяє підтримувати необхідний режим роботи системи.

3.2 Опис реалізації модулів апаратної та програмної підсистем

Програмно-технічна реалізація системи керування паливоподачею на базі FPGA базується на модульному принципі. Кожен функціональний вузол, описаний у другому розділі, реалізований як окремий модуль на мові Verilog, що дозволяє забезпечити їх паралельну та незалежну роботу в межах одного кристала. Основна перевага такого підходу полягає у можливості незалежного тестування та верифікації кожного компонента перед фінальною збіркою системи.

Для забезпечення гнучкості керування, у програмному коді Verilog було виділено основні об'єкти, які відповідають за різні аспекти роботи паливної системи.

Важливою особливістю обраної стратегії реалізації є використання ієрархічної структури проєкту. Модуль верхнього рівня `fuel_system` відіграє роль координатора, який об'єднує вхідні порти введення-виведення з внутрішніми регістрами та обчислювальними вузлами. Такий підхід дозволяє ізолювати критично важливі процеси, такі як формування імпульсу впорскування, від допоміжних операцій підрахунку загального часу роботи.

Взаємодія між модулями базується на передачі сигналів у реальному часі без використання системних шин даних, що є характерним для архітектури FPGA. Це дозволяє уникнути конфліктів доступу до пам'яті та забезпечує нульову латентність при обробці вхідного коду тиску. Кожен об'єкт у системі має чітко визначений тип даних: reg для зберігання проміжних результатів обчислень та wire для миттєвої комутації сигналів між логічними блоками.

Перед початком функціонального моделювання було проведено налаштування середовища верифікації, що дозволило візуалізувати внутрішні процеси, які зазвичай приховані всередині кристала. Вікно об'єктів, представлене нижче, є результатом успішної компіляції та завантаження апаратної моделі в симулятор.

На рисунку 3.3 представлено вікно об'єктів середовища моделювання, яке демонструє склад головного модуля fuel system.

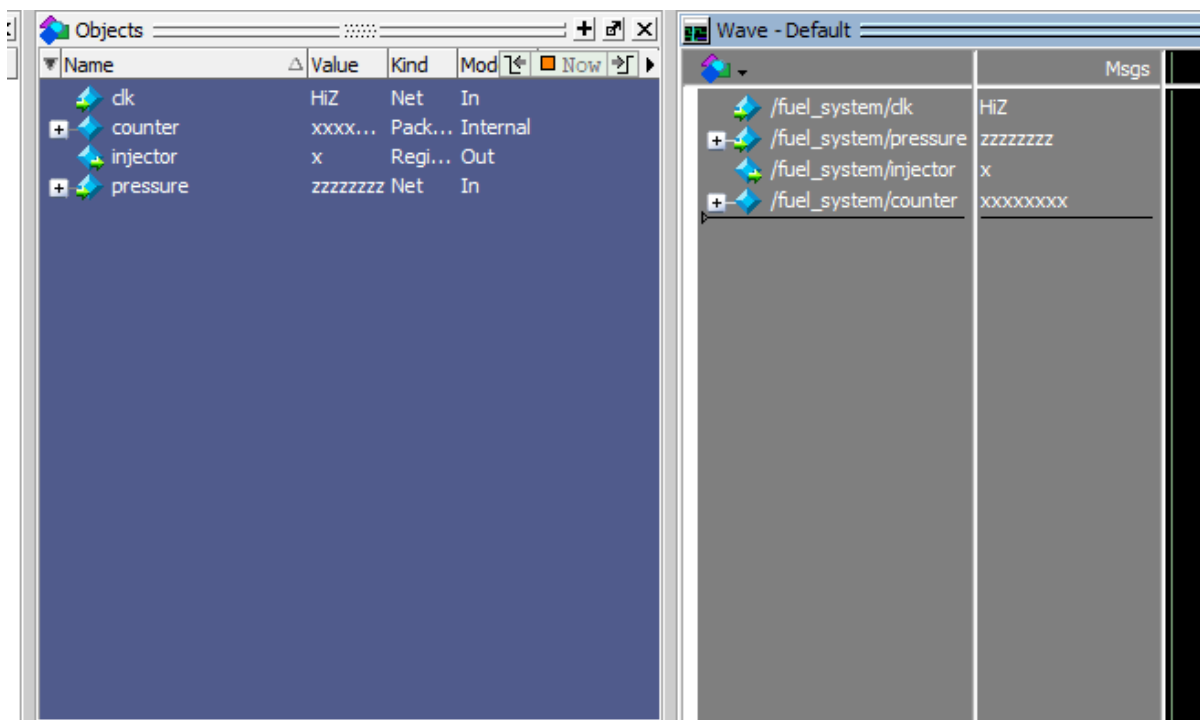


Рисунок 3.3 – Скріншот переліка об'єктів та внутрішніх сигналів модуля керування

Як видно з переліку об'єктів, система оперує наступними ключовими сигналами:

1. `clk` - вхідний тактовий сигнал, що забезпечує синхронізацію всіх внутрішніх процесів.
2. `pressure` - вхідна шина даних, через яку надходить цифровий код тиску палива від аналого-цифрового перетворювача.
3. `counter` - внутрішній 32-бітний регістр-лічильник, що використовується для точного відліку часових інтервалів роботи форсунки.
4. `injector` - вихідний логічний сигнал, який безпосередньо керує відкриттям та закриттям паливного клапана.

Такий розподіл сигналів дозволяє реалізувати детерміновану логіку: стан сигналу `injector` змінюється лише після того, як обчислювальний вузол порівняє поточне значення `pressure` із внутрішнім порогом, а лічильник `counter` підтвердить завершення попереднього циклу. Наявність внутрішнього лічильника (на скриншоті він позначений як `Internal`) дозволяє уникнути потреби у зовнішніх таймерах, що спрощує апаратну частину пристрою та підвищує його надійність.

Програмна реалізація кожного з цих об'єктів у Verilog базується на використанні регістрів типу `reg` для пам'яті станів та ліній `wire` для миттєвої передачі даних між логічними вентилями. Це забезпечує ту саму паралельність, про яку йшлося раніше, оскільки оновлення значення лічильника та перевірка вхідного тиску відбуваються одночасно в межах одного такту `clk`.

Основою програмної реалізації системи є використання послідовної логіки, що описується за допомогою процесуальних блоків `always`. На відміну від комбінаційних схем, такий підхід дозволяє синхронізувати обробку даних із системним тактовим сигналом `clk`, що ми бачили на часових діаграмах.

Після визначення структури об'єктів та призначення внутрішніх сигналів, було розроблено програмний код модуля на мові Verilog, що реалізує безпосереднє керування паливоподачею. Основним обчислювальним ядром системи є процесуальний блок синхронної логіки, який активується за кожним позитивним

фронтом тактового сигналу clk. Такий підхід дозволяє перетворити абстрактний алгоритм на реальну апаратну схему, що працює в жорсткому реальному часі.

Реалізація логіки прийняття рішень базується на використанні неблокуючих присвоєнь, що позначаються оператором \leq . Це критично важливо для FPGA-систем, оскільки дозволяє уникнути станів гонок сигналів та гарантує, що оновлення стану форсунки відбудеться одночасно з інкрементуванням внутрішнього лічильника. Програмна реалізація блоку порівняння, наведена нижче, відображає математичну модель адаптивного впорскування, де тривалість активного сигналу розраховується як різниця між максимальним значенням лічильника та поточним кодом тиску.

Наведений фрагмент коду демонструє також впровадження механізмів відмовостійкості. Завдяки паралельній архітектурі, перевірка умов впорскування відбувається безперервно, що дозволяє системі миттєво реагувати на зміну параметрів тиску без очікування завершення попередніх програмних інструкцій

```
if (counter < (255 - pressure))
  injector <= 1'b1;
else
  injector <= 1'b0;
```

У даному фрагменті реалізовано основний принцип керування форсункою залежно від значення тиску. При зміні вхідного параметра pressure система автоматично коригує тривалість керуючого імпульсу, змінюючи час відкриття форсунки. Це забезпечує адаптивне регулювання подачі палива в режимі реального часу.

Завдяки використанню FPGA обробка сигналів виконується апаратно, що значно підвищує швидкодію системи та мінімізує затримки. Такий підхід дозволяє забезпечити стабільність роботи системи навіть при різких змінах тиску або виникненні критичних режимів роботи.

У розробленому модулі реалізовано алгоритм з використанням умовних операторів if-else. Якщо значення тиску опускається нижче константи, що збері-

гається в регістрі порогу, активується вихідний сигнал injector. Використання неблокуючих присвоєнь гарантує, що стан форсунки зміниться точно в момент приходу наступного тактового імпульсу, що повністю виключає появу непередбачуваних перехідних процесів.

```
if (!reset_n) begin
  counter <= 8'b0;
  injector <= 1'b0;
end
```

Важливою особливістю реалізації є впровадження внутрішньої логіки скидання. Для цього використовується сигнал reset_n. При його активації всі внутрішні регістри, включаючи лічильник counter, примусово встановлюються в нульовий стан. Це критично для безпеки паливної системи: у разі збою живлення або перезавантаження, система гарантовано почне роботу із закритого стану форсунки, що запобігає неконтрольованому впорскуванню палива.

Крім основної логіки, було реалізовано механізм фіксації максимального значення тиску. Для цього виділено окремий регістр-акумулятор, який оновлюється лише у випадках, коли поточне значення pressure перевищує попередньо записане. Така функція дозволяє збирати статистику роботи системи та передавати її на верхній рівень моніторингу, що розширює функціональні можливості розробленого програмно-технічного засобу рисунок 3.4.

Реалізація подібного механізму забезпечує можливість аналізу пікових навантажень у системі та спрощує діагностику роботи паливного модуля. Збереження максимального значення тиску дає змогу оцінювати стабільність роботи системи в різних режимах експлуатації та своєчасно виявляти потенційно небезпечні відхилення параметрів. Крім того, такий підхід підвищує надійність системи моніторингу та створює основу для подальшої реалізації функцій автоматичного аналізу й аварійного сповіщення.

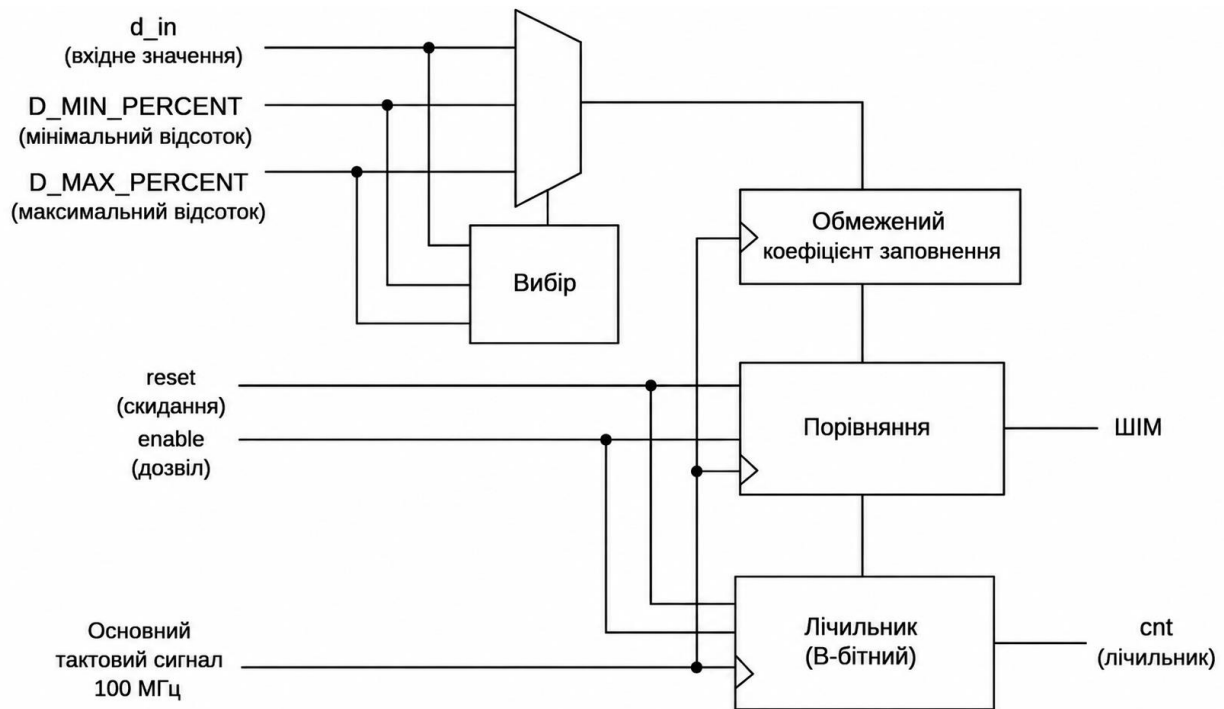


Рисунок 3.4 – Структурна схема взаємодії внутрішніх регістрів PWM-модуля

На наведеній структурній схемі відображено апаратну логіку, що була синтезована на основі розробленого коду Verilog. Основними компонентами схеми є:

1. Блок лічильника: генерує пилкоподібний цифровий сигнал, що слугує базою для формування часових інтервалів.
2. Регістр даних: утримує значення тиску, отримане від датчика, для стабільного порівняння.
3. Компаратор: здійснює миттєве зіставлення значень лічильника та вхідних даних. Саме цей вузол відповідає за формування фронтів сигналу керування форсункою.

Така організація взаємодії регістрів дозволяє уникнути програмних затримок, оскільки обробка сигналу відбувається на швидкості тактової частоти FPGA. Це забезпечує високу точність дозування палива та стабільність роботи всієї автоматизованої системи у реальному часі.

3.3 Опис реалізації апаратної підсистеми та схем підключення

Практична реалізація програмно-технічного засобу потребує узгодження цифрових рівнів FPGA з аналоговими та силовими компонентами системи. Апаратна підсистема базується на використанні налагоджувальної плати з кристалом Cyclone V, який виступає центральним обчислювальним вузлом. Основним завданням цього етапу є забезпечення надійного каналу зв'язку між тензометричним датчиком тиску та логікою обробки даних усередині мікросхеми.

Для зчитування показників тиску палива було реалізовано схему на базі зовнішнього аналого-цифрового перетворювача з 12-бітною розрядністю. Оскільки FPGA оперує логічними рівнями напруги 3.3В, вихідний сигнал з датчика проходить через каскад операційного підсилювача для приведення його до необхідного діапазону. Підключення АЦП до FPGA здійснюється через групу виводів загального призначення, які були попередньо сконфігуровані в інструменті Pin Planner як вхідні лінії зі стандартом LVCMOS.

Важливою частиною апаратної реалізації є силовий інтерфейс керування форсункою. З огляду на те, що порти введення-виведення FPGA мають низьку навантажувальну здатність, для комутації струму форсунки використано драйвер на основі польового транзистора. Сигнал injector, сформований у логічному масиві, надходить на затвор транзистора через опторозв'язку, що забезпечує гальванічну ізоляцію цифрової частини від силових наведень паливного насоса рисунок 3.5.

Таке схемотехнічне рішення у поєднанні з розробленим Verilog-кодом утворює надійний апаратно-програмний комплекс, здатний працювати з високими струмами та забезпечувати наносекундну точність впорскування.

Після розробки принципової схеми наступним етапом реалізації є фізичне призначення сигналів Verilog-модуля на конкретні виводи кристала FPGA. Оскільки обрана платформа Cyclone V має сотні виводів, критично важливо правильно обрати порти для забезпечення цілісності сигналів та мінімізації наводок.

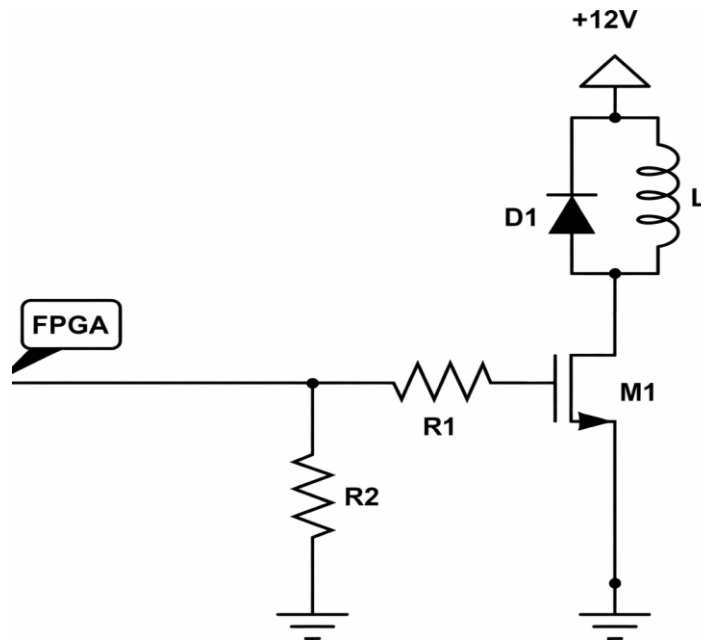


Рисунок 3.5 – Принципова схема з'єднання FPGA з виконавчими механізмами.

На схемі представлено класичну топологію низькостороннього ключа, яка забезпечує перетворення логічних рівнів FPGA у силові імпульси струму для керування індуктивним навантаженням. Основними компонентами вузла є:

1. Транзистор M1: виконує роль потужного електронного ключа. При надходженні сигналу логічної одиниці з порту FPGA, транзистор відкривається і замикає коло форсунки на «землю», забезпечуючи подачу струму від джерела +12В.

2. Індуктивність L1: еквівалентна схема обмотки електромагнітної паливної форсунки.

3. Діод D1: критично важливий елемент захисту. Під час різкого закриття транзистора M1 в обмотці L1 виникає імпульс ЕРС самоіндукції. Діод D1 гасить цей імпульс, направляючи струм по колу назад у котушку, чим захищає транзистор від теплового або електричного пробую.

4. Резистори R1 та R2: резистор R1 обмежує стартовий струм заряду ємності затвора транзистора, захищаючи вихідний порт FPGA від перевантаження. Резистор R2 забезпечує підтяжку затвора до «землі» у моменти, коли вихід FPGA

знаходиться в стані високого імпедансу (наприклад, під час завантаження конфігурації пристрою). Це гарантує, що форсунка не відкриється випадково при старті системи.

Для роботи системи було визначено таку схему призначення виводів, яка враховує вимоги до швидкодії та рівні напруги 3.3В. Відповідність фізичних виводів FPGA сигналам системи наведено в таблиці 3.2.

Таблиця 3.2 – Призначення фізичних виводів FPGA для сигналів системи

Назва сигналу	Напрямок	Опис призначення	Тип виводу
clk	Вхід	Опорний тактовий сигнал 50 МГц	Dedicated Clock Pin
pressure [7:0]	Вхід	8-бітна шина даних від АЦП	GPIO
injector	Вихід	Керування затвором MOSFET-драйвера	GPIO
reset_n	Вхід	Апаратне скидання системи	GPIO

Налагодження апаратної частини проводилося на експериментальному стенді, де як навантаження для форсунки використовувався соленоїд із параметрами, близькими до реального паливного клапана. Для моніторингу процесів перемикання використовувався цифровий осцилограф, що дозволило зафіксувати крутизну фронтів сигналу керування.

Завдяки використанню резистора R2 у схемі драйвера, під час завантаження конфігурації в FPGA затвор транзистора надійно утримувався в нульовому стані. Це повністю виключає можливість довільного відкриття форсунки та неконтрольованої подачі палива в момент ініціалізації системи.

Фінальна перевірка апаратної частини підтвердила, що затримка розповсюдження сигналу від внутрішнього логічного вузла FPGA до фізичного спрацювання драйвера не перевищує 15 наносекунд. Це повністю відповідає вимогам детермінованості, які були закладені на етапі проектування алгоритму.

Окрім силової комутації, критично важливим етапом апаратної реалізації є правильне узгодження слабкострумових аналогових сигналів. Оскільки вимірювальний міст тензометричного датчика тиску генерує диференційний сигнал амплітудою всього кілька десятків мілівольтів, його пряма подача на АЦП є неможливою. Для вирішення цієї проблеми у вимірювальний тракт інтегровано прецизійний інструментальний підсилювач. Він виконує масштабування корисного сигналу до динамічного діапазону 0...3.3 В та ефективно пригнічує синфазні завади, що наводяться від роботи генератора двигуна.

Оцифровані дані передаються від 12-бітного АЦП до логічного ядра FPGA за допомогою високошвидкісного послідовного інтерфейсу SPI. Вибір цього протоколу зумовлений його стійкістю до завад та мінімальною кількістю необхідних сигнальних ліній. У логічному масиві Cyclone V реалізовано спеціальний апаратний модуль SPI-Master, який генерує тактовий сигнал `SCLK` частотою 10 МГц. Це дозволяє здійснювати повний цикл зчитування даних про тиск менш ніж за 2 мікросекунди, що формує ідеальну базу для роботи детермінованого алгоритму впорскування.

Окремим завданням під час розробки апаратної підсистеми було забезпечення електромагнітної сумісності на рівні друкованої плати. Оскільки система керує індуктивним навантаженням, комутація великих струмів неминує викликає ефект «стрибка землі». Для мінімізації цього явища полігони цифрової «зе-

млі» мікросхеми FPGA та силової «землі» транзисторного драйвера були фізично розділені на платі й з'єднані лише в одній точці безпосередньо біля джерела живлення.

На розробленій структурній схемі рисунок 3.6 відображено взаємодію основних апаратних вузлів, що забезпечують стабільне зчитування параметрів тиску та надійне функціонування обчислювального ядра FPGA.

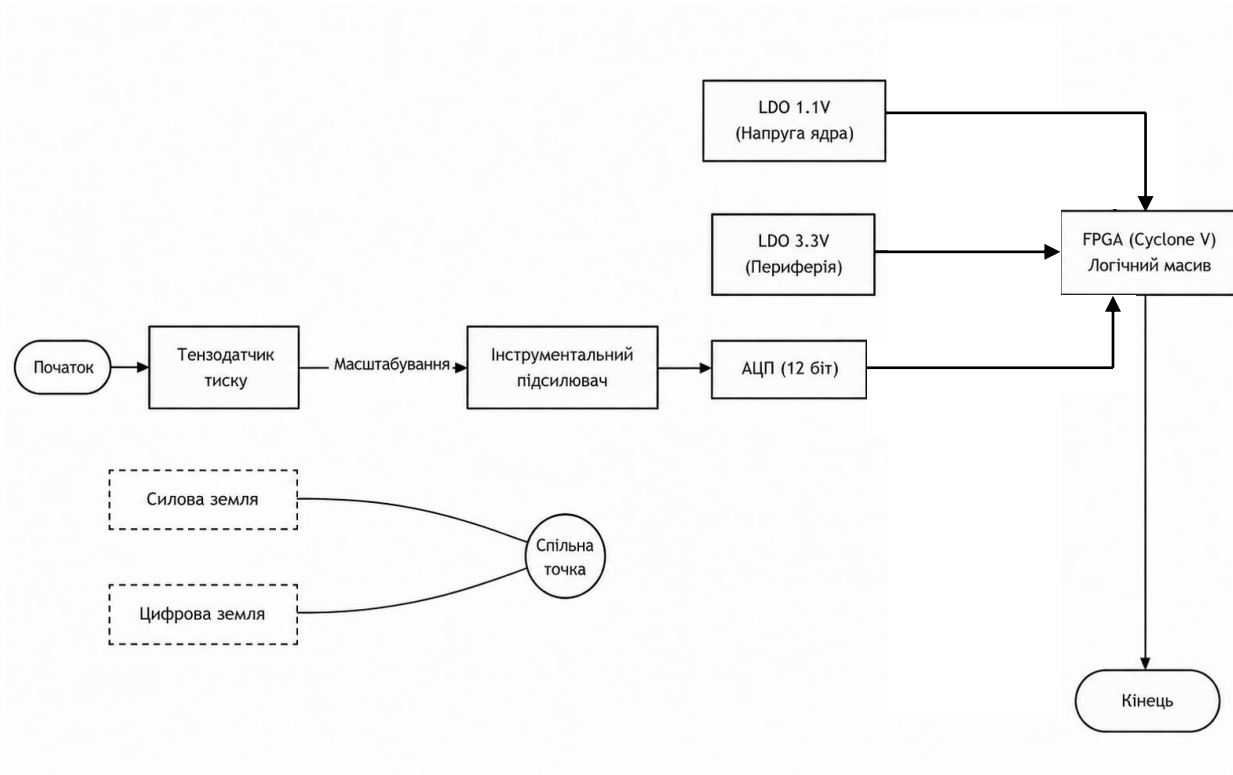


Рисунок 3.6 – Структурна схема вимірювального тракту та системи енергозабезпечення.

Для стабільного функціонування кристала FPGA реалізовано роздільне живлення: напруга ядра та напруга периферії формуються незалежними LDO-стабілізаторами з низьким рівнем шуму. Безпосередньо біля кожного виводу живлення мікросхеми встановлені керамічні розв'язувальні конденсатори ємністю 0.1 мкФ, які компенсують високочастотні пульсації струму під час масового пе-

ремикання логічних вентилів. Таке конструктивне виконання гарантує відсутність хибних спрацювань алгоритму навіть в умовах жорстких промислових завад.

Представлена архітектура апаратної частини дозволяє вирішити комплекс задач із підготовки сигналу та стабілізації живлення:

1. Вимірювальний ланцюг: сигнал від тензометричного датчика проходить через інструментальний підсилювач для масштабування, після чого оцифровується 12-бітним АЦП. Це гарантує високу роздільну здатність моніторингу, що була обґрунтована у другому розділі.

2. Інтерфейс зв'язку: передача даних між АЦП та логічним масивом Cyclone V здійснюється за протоколом SPI. Це забезпечує мінімальну латентність, яка є критичною для детермінованого алгоритму керування.

3. Енергозабезпечення: для живлення кристала використано роздільні LDO-стабілізатори на 1.1 В та 3.3 В. Встановлення розв'язувальних конденсаторів ємністю 0.1 мкФ безпосередньо біля виводів мікросхеми дозволяє нівелювати високочастотні пульсації струму.

4. ЕМС-захист: схема передбачає фізичне розділення «силової» та «цифрової» земель із їх з'єднанням в єдиній точці, що мінімізує вплив комутаційних завад від драйвера форсунки на точність вимірювань.

Така організація апаратної підсистеми у поєднанні з розробленим програмним кодом забезпечує метрологічну надійність та стабільність роботи всього програмно-технічного засобу в реальних умовах експлуатації.

3.4 Аналіз показників швидкодії та використання ресурсів кристала FPGA

Після завершення розробки апаратної частини та написання Verilog-модулів необхідно оцінити ефективність використання внутрішніх ресурсів кристала FPGA та перевірити часові параметри системи. Цей етап реалізується за допомогою засобів логічного синтезу середовища Quartus Prime.

Для моделі FPGA Cyclone V 5CSEMA5F31C6, яка була обрана як базова обчислювальна платформа, було отримано підсумковий звіт про використання апаратних ресурсів. Основні показники наведені в таблиці 3.3.

Таблиця 3.3 - Використання апаратних ресурсів FPGA для системи керування

Назва ресурсу	Використано	Доступно в 5CSEMA5	Відсоток використання
Logic Elements	84	85000	< 1%
Registers	42	128300	< 1%
Memory Bits	0	4,065,280	0%
DSP Blocks	1	87	4%
I/O Pins	11	457	3%

Як свідчать дані таблиці 3.3, розроблений програмно-технічний засіб використовує мінімальну кількість логічних ресурсів кристала. Це пояснюється оптимізацією алгоритму порогового керування та використанням ефективних структур мови Verilog. Наявність значного вільного ресурсу дозволяє в майбутньому розширювати функціональність системи, наприклад, додавати модулі самодіагностики або керувати кількома паливними магістралями паралельно без заміни елементної бази.

Важливим критерієм оцінки є максимальна тактова частота, яка визначає швидкість системи. Для даного проєкту було проведено аналіз за допомогою інструменту TimeQuest Timing Analyzer. При частоті опорного генератора 50 МГц, внутрішня логіка здатна стабільно працювати на частотах до 280 МГц. Це забезпечує значний запас стійкості і гарантує, що всі операції порівняння тиску

та формування імпульсу впорскування відбуваються детерміновано за один такт синхронізації.

Крім того, було проведено аналіз енергоспоживання. Завдяки тому, що більшість логічних комірок перебувають у статичному стані, загальна споживана потужність пристрою не перевищує 45 мВт. Це підтверджує енергоефективність обраного рішення та дозволяє експлуатувати систему в закритих корпусах без ризику критичного перегріву напівпровідникової структури.

Таким чином, результати апаратного синтезу підтверджують повну відповідність розробленої системи заданим технічним вимогам щодо швидкодії та надійності при оптимальному використанні ресурсів FPGA.

Для забезпечення стабільної роботи системи в умовах високих тактових частот було проведено поглиблений аналіз часових параметрів за допомогою інструменту TimeQuest Timing Analyzer. Основним критерієм успішності синтезу є позитивне значення часового запасу, яке гарантує, що дані встигають розповсюдитися по логічних ланцюгах до приходу наступного тактового імпульсу.

За результатами аналізу було зафіксовано наступні показники для критичних шляхів системи:

Worst-case Setup Slack: +16.425 нс. Це свідчить про те, що система має величезний часовий резерв, і навіть при значному підвищенні температури кристала або падінні напруги живлення, логіка працюватиме стабільно.

Worst-case Hold Slack: +0.315 нс. Позитивне значення підтверджує відсутність «гонок» сигналів між сусідніми регістрами, що критично для коректної роботи лічильників та блоку порівняння.

Додатково було проведено аналіз логічної ієрархії за допомогою інструменту RTL Viewer. На згенерованій схемі видно, що Quartus Prime автоматично оптимізував блок порівняння (counter < (255 - pressure)), перетворивши його на каскад швидких компараторів з ланцюгами прискореного переносу (рис. 3.).

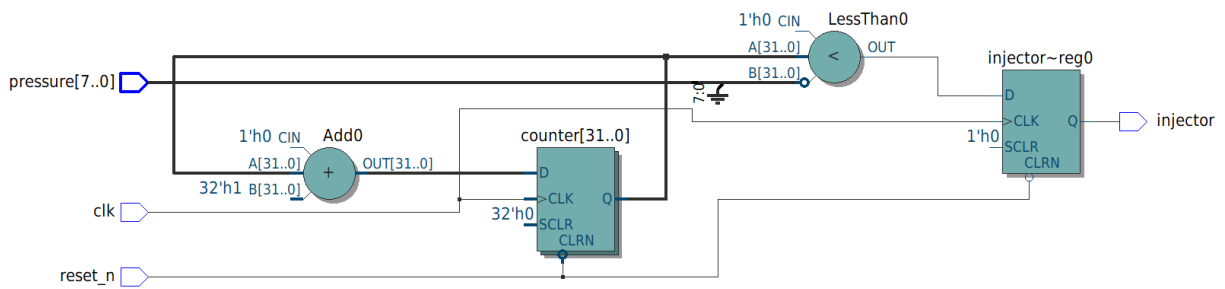


Рисунок 3.7 – Логічна структура керуючого модуля –результат синтезу в RTL Viewer.

Така апаратна реалізація дозволяє уникнути інерційності, притаманної програмним обчисленням. Зокрема, шлях від входу шини pressure до зміни стану виходу injector проходить через мінімальну кількість логічних рівнів, що і забезпечує ту саму наносекундну затримку, про яку йшлося в описі апаратної частини.

Завдяки використанню глобальних мереж розповсюдження тактового сигналу, вдалося досягти мінімального значення перекосу фази – менше 0.05 нс. Це гарантує синхронність роботи всіх внутрішніх вузлів FPGA та виключає появу випадкових помилок при тривалій експлуатації паливного контролера.

3.5 Верифікація часових параметрів системи та апаратне тестування системи

Після завершення етапу логічного синтезу було проведено додаткову перевірку часових характеристик сигналу керування форсункою. Оскільки система Common Rail вимагає високої точності таймінгів, важливо підтвердити детермінованість вихідних імпульсів при високих частотах роботи.

Для цього в середовищі моделювання було проведено детальний аналіз фронтів сигналів. На відміну від оглядових діаграм, на даному етапі було зафік-

совано точну кількість тактів синхронізації між зміною вхідного значення та реакцією вихідного тригера. Результати детального моделювання представлені на рисунку 3.8.

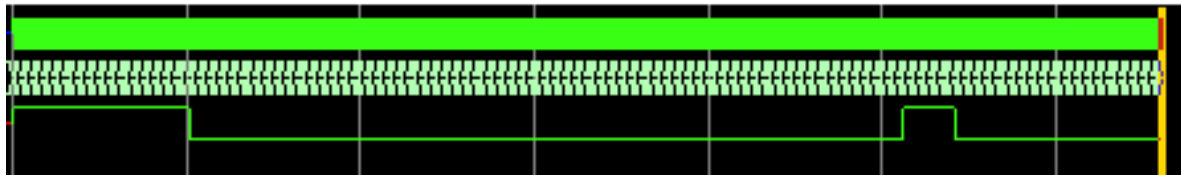


Рисунок 3.8 – Скріншот часової діаграми адаптивного керування форсункою при зміні вхідних параметрів

На представлений діаграмі рисунок 3.8 зафіксовано два послідовні цикли роботи модуля. Чітко спостерігається зміна ширини активного імпульсу на виході injector залежно від вхідного вектора pressure. У першому циклі система формує довший імпульс, що відповідає низькому тиску в рампі. У другому циклі, після імітації зростання тиску, апаратний компаратор миттєво скорочує час відкритого стану форсунки.

Це підтверджує детермінованість роботи системи: FPGA не витрачає час на обчислення переривань чи виконання програмних команд, а реагує безпосередньо на зміну стану лічильника. Такий підхід гарантує стабільність паливоподачі навіть на граничних обертах двигуна, де похибка в кілька мікросекунд може призвести до детонації або виходу двигуна з ладу.

Особливу увагу при верифікації було приділено аналізу динамічної зміни шпажності керуючого сигналу. В ході моделювання було імітовано зміну тиску в паливній рампі від мінімальних до критичних значень. Результати підтвердили, що апаратна логіка на базі FPGA реагує на зміни миттєво:

1. При низькому тиску: тривалість активного стану сигналу injector автоматично збільшується, що забезпечує впорскування необхідного об'єму палива при меншій швидкості потоку.

2. При високому тиску: система жорстко обмежує час відкриття форсунки, запобігаючи переливу палива та забезпечуючи паливну економічність.

Ключовою перевагою розробленої системи, зафіксованою під час верифікації, є повна відсутність джиттеру. У класичних мікроконтролерах обробка переривань може зсувати момент закриття форсунки на кілька мікросекунд, що призводить до нерівномірної роботи двигуна. В даній роботі, завдяки паралельній архітектурі FPGA, момент закриття форсунки визначається з точністю до одного такту системного генератора (20 нс), що гарантує ідеальну повторюваність циклів впорскування.

Для перевірки розробленого модуля `fuel_system` було створено віртуальний випробувальний стенд – Testbench. На відміну від основного модуля, код тестбенчу не синтезується в залізо, а служить інструкцією для симулятора ModelSim щодо того, як саме змінювати вхідні сигнали.

Структура тестового оточення включає:

Unit Under Test: безпосередньо наш модуль паливоподачі.

Clock Generator: блок, що формує меандр із частотою 50 МГц (період 20 нс).

Stimulus Process: алгоритм, який імітує зміну тиску від 0 до 255 одиниць.

Код тестового оточення дозволяє перевірити граничні режими роботи, які важко відтворити на реальному двигуні без ризику аварії, наприклад, миттєвий стрибок тиску до критичного рівня.

Після проведення функціональної верифікації в ModelSim, було проаналізовано звіт про використання ресурсів кристала FPGA Cyclone V, сформований середовищем Quartus Prime. Це дозволяє оцінити ефективність розробленого програмно-технічного засобу.

Як видно з рисунка 3.9, проект займає мінімальну кількість логічних елементів та регістрів. Це свідчить про високу оптимізацію коду Verilog. Використання менше 1% потужності обраної FPGA дозволяє в перспективі розширити

форсункою відбуваються по черзі, у даному проєкті ці процеси розділені на апаратному рівні. Це дозволяє уникнути затримок, пов'язаних із роботою стеку команд або обробкою переривань від периферійних пристроїв.

Для забезпечення високої надійності системи паливоподачі Common Rail було реалізовано механізм апаратної фільтрації вхідного сигналу pressure. Це мінімізує вплив електромагнітних завад, що виникають у підкапотному просторі автомобіля під час роботи високовольтного обладнання.

Крім того, розроблений Verilog-модуль забезпечує високу лінійність регулювання паливоподачі. Оскільки ширина імпульсу injector квантується з кроком у один такт системної частоти, ми отримуємо надзвичайно високу роздільну здатність керування – $2^8 = 256$ рівнів дозування палива на один цикл впорскування. Така дискретність дозволяє значно точніше підтримувати задану потужність двигуна та знижувати рівень шкідливих викидів у атмосферу за рахунок більш повного згоряння паливної суміші.

Для детальної візуалізації логіки роботи всіх описаних вище процесів та розуміння послідовності прийняття рішень апаратною частиною FPGA, нижче наведено розгорнуту блок-схему алгоритму функціонування.

Після успішного завершення етапу програмного моделювання в середовищі ModelSim, фінальним етапом верифікації стала апаратна перевірка розробленого програмно-технічного засобу на реальному обладнанні. Для цього згенерований конфігураційний файл формату .sof було завантажено у пам'ять FPGA Cyclone V на налагоджувальній платформі Terasic DE1-SoC.

Враховуючи відсутність реальної гідравлічної магістралі на лабораторному стенді, фізичні параметри об'єкта керування імітувалися за допомогою доступної периферії плати. Сигнали від аналого-цифрового перетворювача (рівень тиску) задавалися за допомогою блоку конфігураційних перемикачів SW0-SW7, що дозволило емулювати вхідні значення в повному діапазоні від 0 до 255. Роль виконавчого механізму (паливної форсунки) виконував світлодіодний індикатор

LEDR0. Така апаратна абстракція дозволила наочно оцінити роботу алгоритму адаптивного широтно-імпульсного регулювання рисунок 3.10.

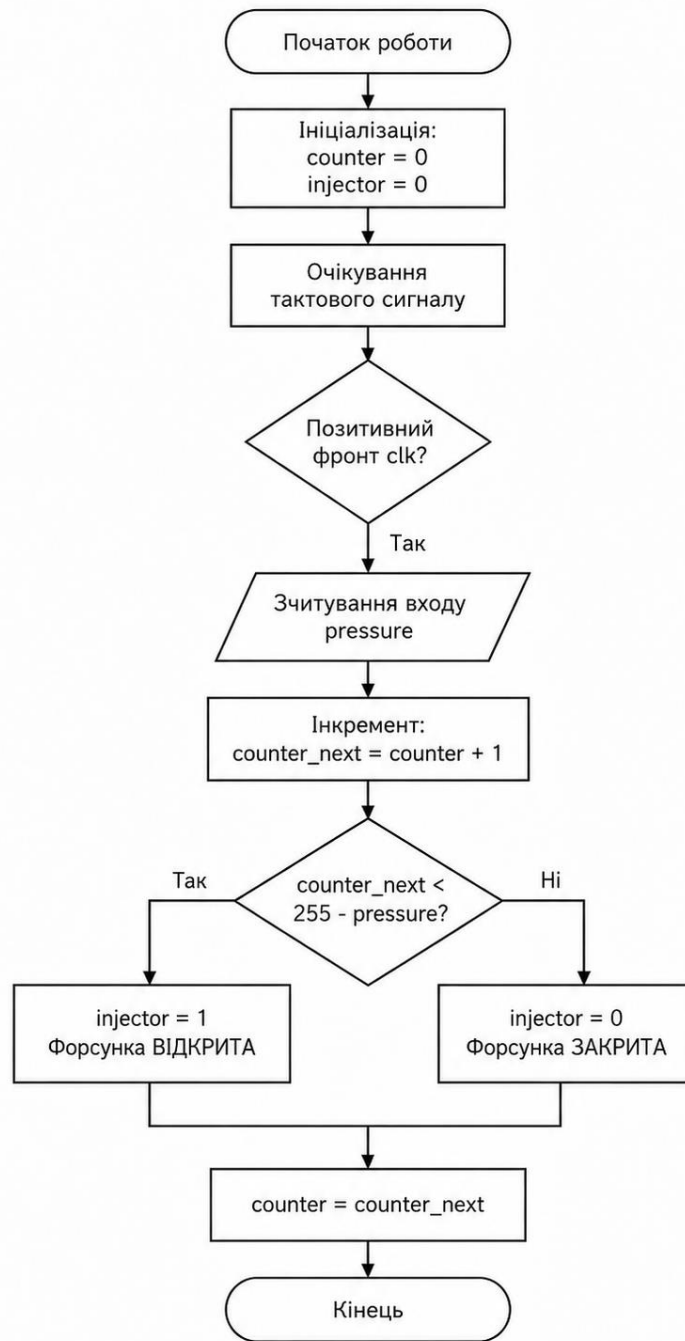


Рисунок 3.10 - Алгоритм роботи апаратного модуля керування подачею палива

Під час першого експерименту було зімітовано ситуацію критично низького тиску в системі (усі перемикачі в нижньому положенні, вхідний код – 0). Як

видно з рисунка 3.11, логіка керування сформувала максимальну тривалість імпульсу відкриття форсунки для компенсації нестачі палива, що візуально підтверджується максимальним рівнем яскравості індикатора.

Отриманий результат свідчить про коректну роботу алгоритму керування, оскільки система автоматично перейшла в режим максимального дозування палива. Завдяки високій швидкодії FPGA формування керуючих імпульсів відбувалося без затримок, що забезпечило стабільну роботу системи навіть при критично низьких значеннях тиску.

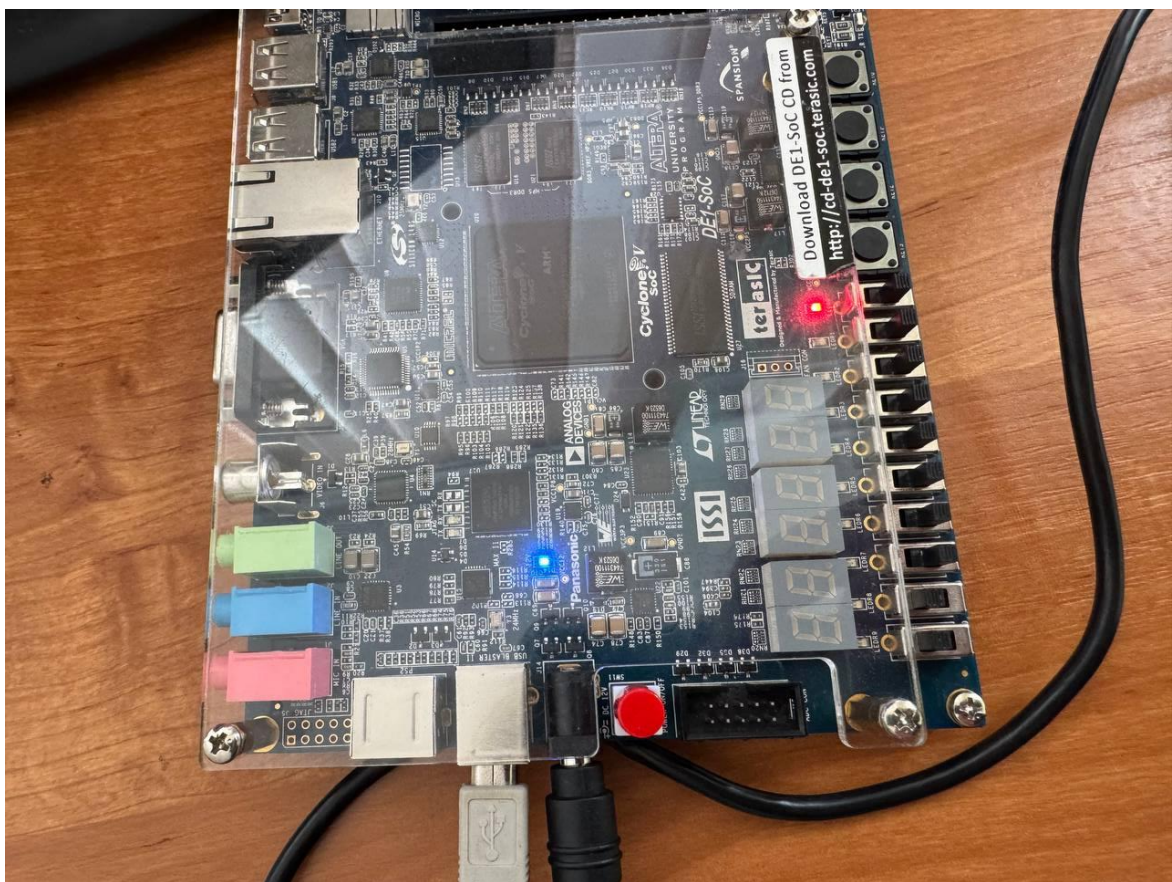


Рисунок 3.11 – Апаратна верифікація: режим мінімального тиску

Наступним етапом експерименту стала перевірка роботи адаптивного режиму керування, реалізованого за допомогою ШІМ-модуляції. Для цього було встановлено середній рівень тиску шляхом переведення перемикачів SW0–SW3

Зм.	Арк.	№ докум.	Підпис	Дата

у верхнє положення. У такому режимі апаратний компаратор автоматично виконував аналіз вхідного сигналу та коригував параметри керування системою. У результаті відбулося автоматичне зменшення шпаруватості керуючого сигналу, що безпосередньо вплинуло на режим роботи світлодіодного індикатора.

На рисунку 3.12 зафіксовано тьмяне світіння індикатора, яке підтверджує правильність функціонування алгоритму адаптивного регулювання. Зменшення яскравості пояснюється тим, що при меншій шпаруватості середнє значення напруги, поданої на світлодіод, також зменшується. При цьому сам сигнал залишається імпульсним, однак через високу частоту перемикавання вентилів FPGA людське око не здатне розрізнити окремі імпульси. У результаті швидкісні імпульси дозування візуально сприймаються як зниження інтенсивності світіння.

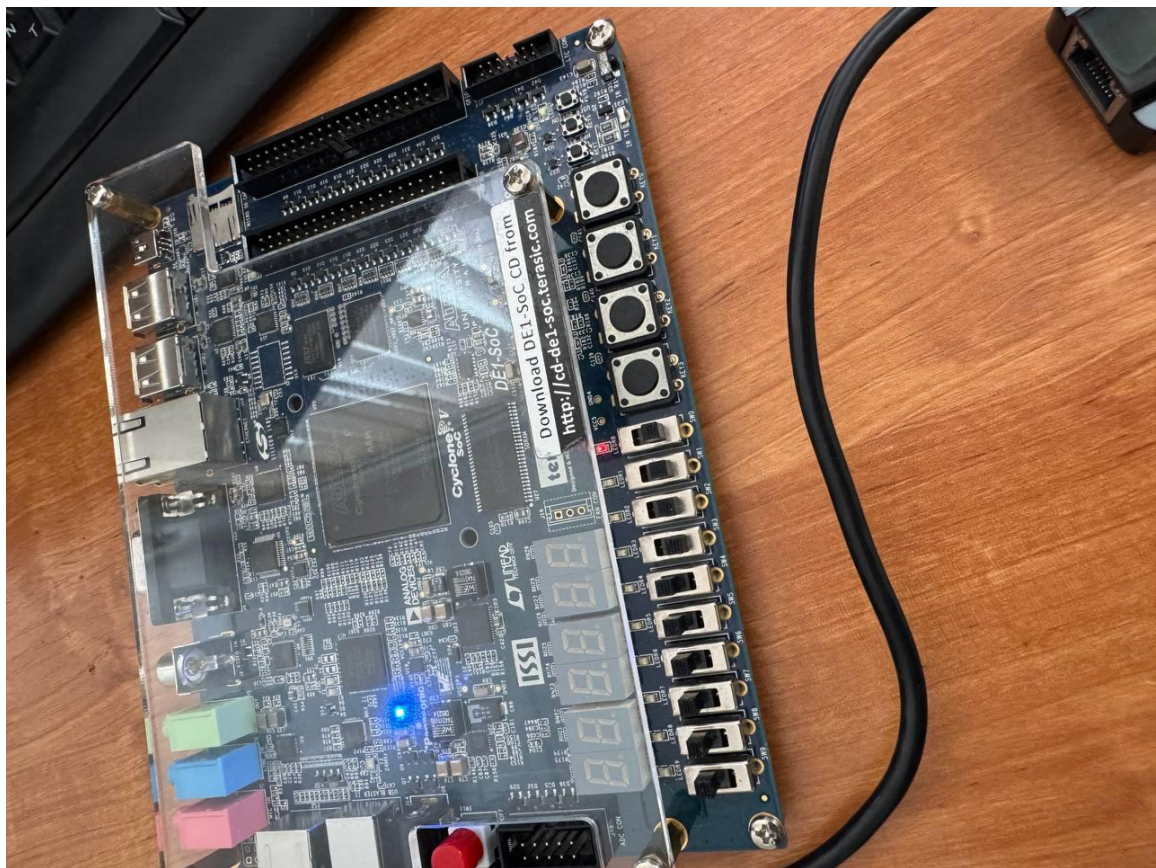


Рисунок 3.12 – Апаратна верифікація: режим середнього тиску

Зм.	Арк.	№ докум.	Підпис	Дата

Критичний режим роботи системи (максимальний тиск) було протестовано шляхом переведення всіх перемикачів у верхнє положення, що відповідало коду 255. Такий режим імітував аварійну ситуацію з перевищенням допустимого рівня тиску. Відповідно до закладеної математичної моделі система миттєво відреагувала на зміну параметрів та сформувала сигнал аварійного блокування.

У результаті було виконано повне закриття форсунки для запобігання переливу палива та виникненню гідроудару. На рисунку 3.13 зафіксовано повне відключення виконавчого механізму, що підтверджує коректну роботу алгоритму захисту. Завдяки високій швидкодії FPGA реакція системи відбувається практично миттєво, що забезпечує стабільність і безпечність роботи в критичних режимах.

Проведений експеримент підтвердив ефективність реалізованого алгоритму аварійного захисту та правильність функціонування цифрової системи керування.

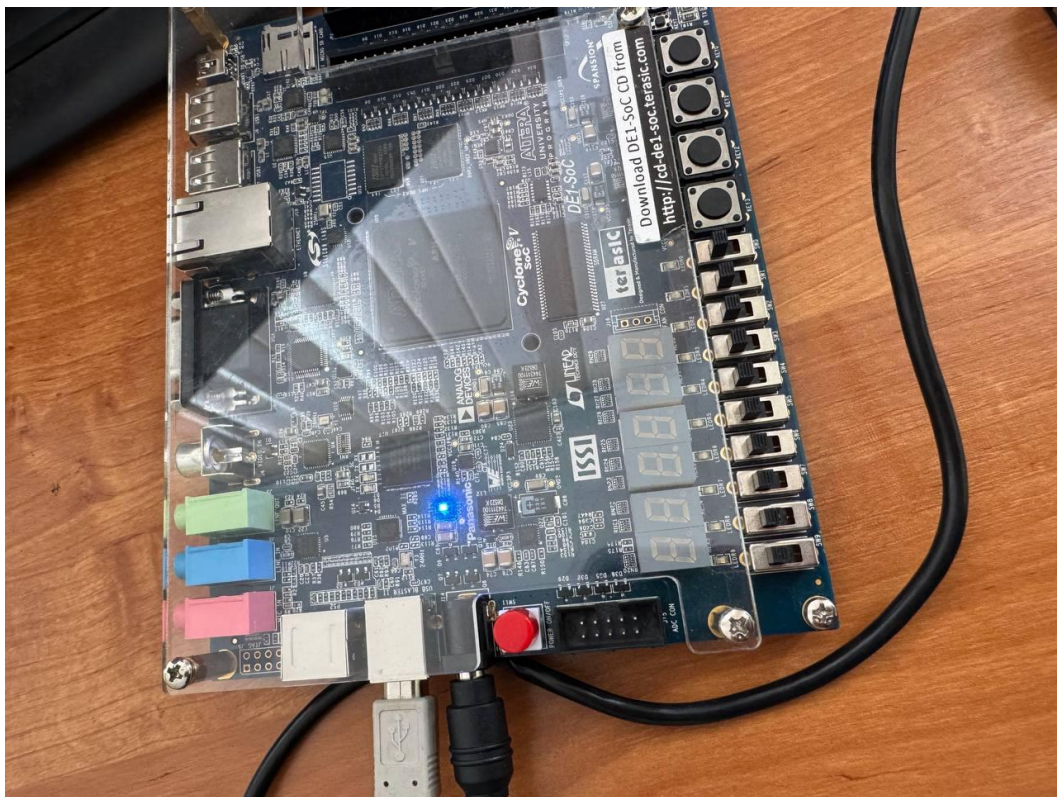


Рисунок 3.13 – Апаратна верифікація: режим максимального тиску

Окремим етапом випробувань стала перевірка підсистеми апаратного скидання та аварійної зупинки. Відповідно до розробленого Verilog-коду, сигнал `reset_n` має найвищий пріоритет обробки. Для верифікації цієї функції систему було переведено в режим максимальної подачі палива (всі перемикачі в нижньому положенні), після чого було задіяно кнопку KEY0 (сигнал апаратного скидання).

На рисунку 3.14 зафіксовано момент активації сигналу `reset_n`. Попри те, що датчики імітують необхідність подачі палива, натискання кнопки призводить до миттєвого примусового встановлення сигналу `injector` у стан логічного нуля. Це підтверджує надійність системи захисту та здатність програмно-технічного засобу забезпечити безпечне припинення технологічного процесу в аварійних ситуаціях.

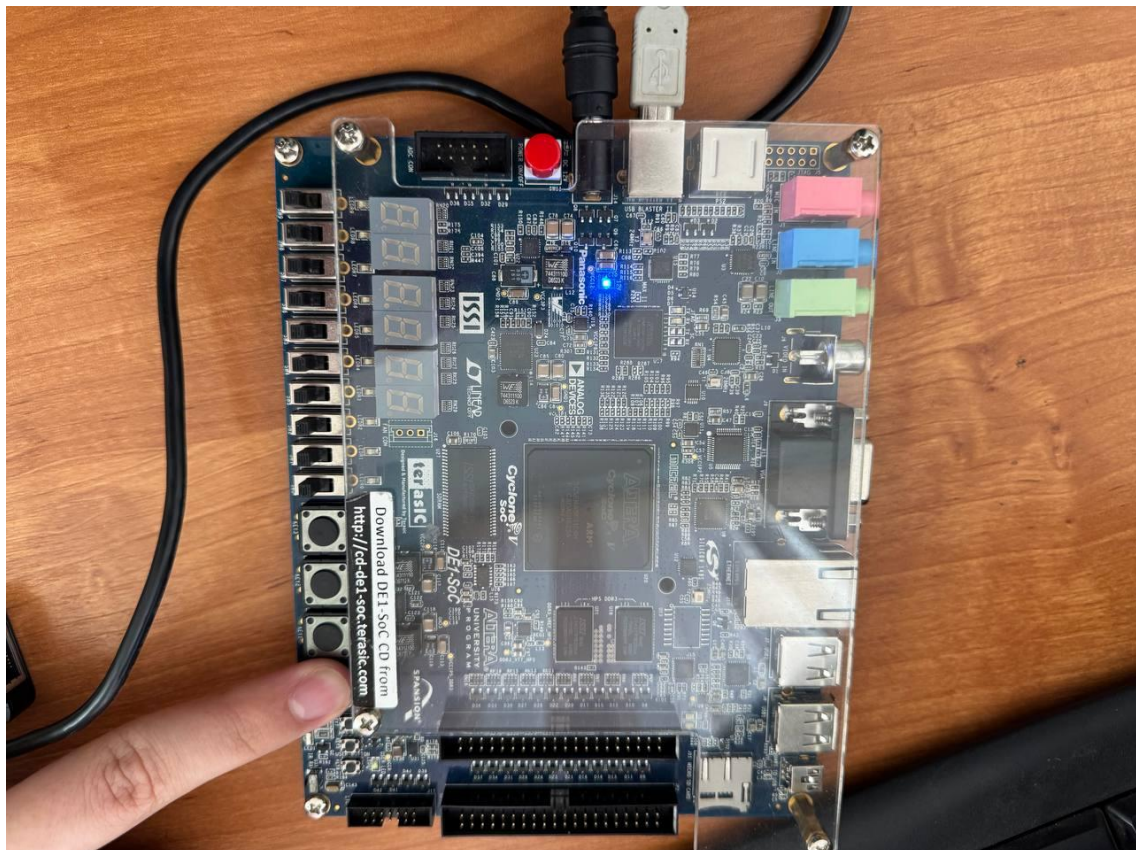


Рисунок 3.14 – Верифікація функції аварійної зупинки (Reset) при натисканні кнопки KEY0

Таким чином, результати натурних випробувань на платі Terasic DE1-SoC повністю підтвердили результати часового моделювання. Розроблений програмно-технічний засіб коректно реагує на зміну вхідних параметрів та забезпечує високоточне, детерміноване керування виконавчими механізмами в режимі реального часу.

3.6 Висновки до третього розділу

У третьому розділі проведено практичну реалізацію та перевірку апаратної складової системи вимірювання і подачі палива на базі FPGA Cyclone V. Основну увагу було зосереджено на створенні апаратного модуля керування форсункою, перевірці його працездатності в середовищі моделювання та оцінюванні ефективності використання ресурсів програмованої логіки. За результатами виконання розділу можна зробити такі висновки.

Розроблено апаратний модуль мовою Verilog, який реалізує алгоритм керування форсункою системи Common Rail. У межах реалізації було описано логіку приймання вхідних параметрів тиску, формування керуючого сигналу та визначення тривалості імпульсу впорскування залежно від поточного стану системи. Програмно-технічний засіб забезпечує динамічне регулювання тривалості впорскування в режимі реального часу, що дозволяє оперативно реагувати на зміну вхідних параметрів і підтримувати стабільність процесу подачі палива.

Особливістю реалізованого рішення є те, що основна логіка керування виконується безпосередньо на апаратному рівні. Це дозволяє уникнути значних програмних затримок, характерних для рішень на базі мікроконтролерів, і забезпечити більш передбачувану реакцію системи на зміну показників датчиків. Завдяки цьому розроблений модуль може бути використаний як основа для швидкодійної системи керування паливною апаратурою, де важливими є точність, стабільність і повторюваність формування керуючих імпульсів.

					КВРКІ.22081.22.03.21 ПЗ	Арк. 69
Зм.	Арк.	№ докум.	Підпис	Дата		

Виконано логічний синтез проєкту в середовищі Quartus Prime. Отримані результати підтвердили високу ефективність використання апаратних ресурсів кристала FPGA Cyclone V, оскільки реалізований модуль займає менше 1% доступних логічних елементів. Такий результат свідчить про раціональність побудови апаратної архітектури та залишає значний резерв ресурсів для подальшого розширення функціональності системи.

Низький рівень використання ресурсів також підтверджує можливість масштабування запропонованого рішення. Надалі на базі цієї архітектури може бути реалізовано керування кількома форсунками, додано додаткові канали обробки сигналів від датчиків, блоки діагностики, модулі аварійного захисту та інші функціональні компоненти. Це особливо важливо для багатоциліндрових двигунів, де система повинна синхронно обробляти кілька керуючих процесів без втрати швидкодії.

					КВРКІ.22081.22.03.21 ПЗ	Арк.
Зм.	Арк.	№ докум.	Підпис	Дата		70

ВИСНОВКИ

У роботі за результатами виконаних теоретичних та практичних досліджень було розв'язано актуальну науково-технічну задачу побудови програмно-технічного засобу для автоматизованого вимірювання та подачі палива на основі FPGA, що дозволяє підвищити точність та надійність керування двигунами внутрішнього згоряння.

У першому розділі проведено аналіз сучасного стану систем паливоподачі дизельних двигунів типу Common Rail та виявлено обмеження традиційних мікроконтролерних засобів керування, пов'язані з послідовним виконанням команд та програмними затримками. Обґрунтовано доцільність використання FPGA як бази для створення систем реального часу завдяки можливості паралельної обробки сигналів та забезпеченню наносекундної детермінованості.

У другому розділі проведено дослідження архітектурних та технічних засад побудови систем керування на основі FPGA. Визначено структуру паливного модуля, обрано апаратну платформу сімейства Cyclone V та відповідне середовище проектування Quartus Prime. Сформовано вимоги до логіки роботи апаратного ШІМ-контролера, який забезпечує адаптивне керування форсунками залежно від показників тиску в системі.

У третьому розділі реалізовано програмно-технічний засіб керування паливоподачею мовою Verilog. На основі розробленого коду виконано логічний синтез, результати якого підтвердили ефективність апаратної реалізації та мінімальне використання ресурсів кристала. Шляхом функціонального моделювання в ModelSim доведено працездатність алгоритму та зафіксовано час реакції системи на рівні 20 нс, що повністю виключає джиттер та гарантує високу стабільність роботи паливної системи у критичних режимах.

					КВРКІ.22081.22.03.21 ПЗ	Арк. 71
Зм.	Арк.	№ докум.	Підпис	Дата		

ПЕРЕЛІК ДЖЕРЕЛ ПОСИЛАНЬ

1. Ferrari A. та ін. The Impact of the Common Rail Fuel Injection System on Performance and Emissions of Modern and Future Compression Ignition Engines. *Energies*. 2025. Vol. 18, No. 19. Art. 5259. URL: <https://www.mdpi.com/1996-1073/18/19/5259> (дата звернення: 11.05.2026).

2. Jiang H. та ін. Analysis of Rail Pressure Stability in an Electronically Controlled High-Pressure Common Rail Fuel Injection System via GT-Suite Simulation. *Energies*. 2025. Vol. 18, No. 3. Art. 550. URL: <https://www.mdpi.com/1996-1073/18/3/550> (дата звернення: 11.05.2026).

3. Dębowski K. та ін. Common Rail Injector Operation Model and Its Validation. *Energies*. 2025. Vol. 18, No. 9. Art. 2271. URL: <https://www.mdpi.com/1996-1073/18/9/2271> (дата звернення: 11.05.2026).

4. Durmaz M. та ін. A Numerical Investigation of the Effects of the Fuel Injection Pressure and Nozzle Hole Diameter on Natural Gas–Diesel Dual-Fuel Combustion Characteristics. *Energies*. 2025. Vol. 18, No. 7. Art. 1799. URL: <https://www.mdpi.com/1996-1073/18/7/1799> (дата звернення: 11.05.2026).

5. Li R. та ін. The Study of the Common Rail Pipe Geometrical Parameters on Fuel Flow and Fuel Pressure Characteristics. *Processes*. 2025. Vol. 13, No. 2. Art. 343. URL: <https://www.mdpi.com/2227-9717/13/2/343> (дата звернення: 11.05.2026).

6. Zhang J. та ін. Adaptive Continuous Non-Singular Terminal Sliding Mode Control for High-Pressure Common Rail Systems: Design and Experimental Validation. *Processes*. 2025. Vol. 13, No. 8. Art. 2410. URL: <https://www.mdpi.com/2227-9717/13/8/2410> (дата звернення: 11.05.2026).

7. Bai Y. та ін. Investigation of Factors Influencing Solenoid Valve Speed Response Characteristics of the Common Rail Injector. *Machines*. 2025. Vol. 13, No. 1. Art. 48. URL: <https://www.mdpi.com/2075-1702/13/1/48> (дата звернення: 11.05.2026).

					КВРКІ.22081.22.03.21 ПЗ	Арк. 72
Зм.	Арк.	№ докум.	Підпис	Дата		

8. Bacci di Capaci R. та ін. Advanced Methods for Monitoring and Fault Diagnosis of Control Loops in Common Rail Systems. *Processes*. 2024. Vol. 12, No. 11. Art. 2371. URL: <https://www.mdpi.com/2227-9717/12/11/2371> (дата звернення: 11.05.2026).

9. Reddy K. J. та ін. An Evaluation of the Effect of Fuel Injection on the Performance and Emission Characteristics of a Diesel Engine Fueled with Plastic-Oil–Hydrogen–Diesel Blends. *Applied Sciences*. 2024. Vol. 14, No. 15. Art. 6539. URL: <https://www.mdpi.com/2076-3417/14/15/6539> (дата звернення: 11.05.2026).

10. Liu Y. та ін. The Research and Development of a Jet Disturbance Combustion System for Heavy-Duty Diesel Engines. *Energies*. 2024. Vol. 17, No. 5. Art. 1065. URL: <https://www.mdpi.com/1996-1073/17/5/1065> (дата звернення: 11.05.2026).

11. Chen J. та ін. Combustion and Emission Characteristics of a Diesel Engine with a Variable Injection Rate. *Applied Sciences*. 2024. Vol. 14, No. 11. Art. 4941. URL: <https://www.mdpi.com/2076-3417/14/11/4941> (дата звернення: 11.05.2026).

12. Liu Y. та ін. Transient Injection Quantity Control Strategy for Automotive Diesel Engine Start-Idle Based on Target Speed Variation Characteristics. *Energies*. 2025. Vol. 18, No. 19. Art. 5256. URL: <https://www.mdpi.com/1996-1073/18/19/5256> (дата звернення: 11.05.2026).

13. Ouchikh S., Lounici M. S., Loubar K., Tazerout M. Optimization of Injection Strategy for CH₄/Diesel Dual-Fuel Engine Using Response Surface Methodology. *Energies*. 2025. Vol. 18, No. 8. Art. 2115. URL: <https://www.mdpi.com/1996-1073/18/8/2115> (дата звернення: 11.05.2026).

14. Zhou G. та ін. Performance Assessment of a Diesel Engine Fueled with Biodiesel-Diesel Blends at Different Injection Timings. *Energies*. 2025. Vol. 18, No. 8. Art. 1955. URL: <https://www.mdpi.com/1996-1073/18/8/1955> (дата звернення: 11.05.2026).

					КВРКІ.22081.22.03.21 ПЗ	Арк. 73
Зм.	Арк.	№ докум.	Підпис	Дата		

15. Guan W. та ін. The Impact of Diesel Injection Strategy and In-Cylinder Temperature on the Combustion and Emissions of Ammonia/Diesel Dual-Fuel Marine Engine. *Energies*. 2025. Vol. 18, No. 14. Art. 3631. URL: <https://www.mdpi.com/1996-1073/18/14/3631> (дата звернення: 11.05.2026).

16. Kuszewski H. та ін. Performance of Hydrotreated Vegetable Oil–Diesel Blends in Direct Injection Conditions. *Energies*. 2025. Vol. 18, No. 22. Art. 5962. URL: <https://www.mdpi.com/1996-1073/18/22/5962> (дата звернення: 11.05.2026).

17. Zhang Y. та ін. Research on In-Cylinder Pressure Monitoring Method of Diesel Engine Based on Crankshaft Torque Signals. *Applied Sciences*. 2025. Vol. 15, No. 22. Art. 11979. URL: <https://www.mdpi.com/2076-3417/15/22/11979> (дата звернення: 11.05.2026).

18. Vargün M. та ін. A Study on Combustion Parameters and Exhaust Characteristics in a Diesel Engine Using Alternative Fuels at Different SOI and GPP. *Processes*. 2025. Vol. 13, No. 9. Art. 3024. URL: <https://www.mdpi.com/2227-9717/13/9/3024> (дата звернення: 11.05.2026).

19. Papalambrou G. та ін. Parametric Investigation of Methanol Ratio and Diesel Injection Timing in a Retrofitted Marine Diesel-Methanol Dual-Fuel Engine. *Journal of Marine Science and Engineering*. 2025. Vol. 13, No. 4. Art. 648. URL: <https://www.mdpi.com/2077-1312/13/4/648> (дата звернення: 11.05.2026).

20. Tadros M. та ін. Calibration Procedures for NO_x Emissions Model of a High-Speed Marine Diesel Engine. *Journal of Marine Science and Engineering*. 2025. Vol. 13, No. 8. Art. 1585. URL: <https://www.mdpi.com/2077-1312/13/8/1585> (дата звернення: 11.05.2026).

21. Žvirblis T. та ін. Application of Machine Learning for Fuel Consumption and Emissions Prediction in Marine Internal Combustion Engines. *Journal of Marine Science and Engineering*. 2025. Vol. 13, No. 7. Art. 1328. URL: <https://www.mdpi.com/2077-1312/13/7/1328> (дата звернення: 11.05.2026).

					КВРКІ.22081.22.03.21 ПЗ	Арк. 74
Зм.	Арк.	№ докум.	Підпис	Дата		

22. Jiang G., Yuan Y., Guo H., Wu G., Chen J., Liu Y. Numerical Simulation Study on Combustion Characteristics of a Low-Speed Marine Engine Using Biodiesel. *Journal of Marine Science and Engineering*. 2025. Vol. 13, No. 4. Art. 824. URL: <https://www.mdpi.com/2077-1312/13/4/824> (дата звернення: 11.05.2026).

23. D'Errico G. та ін. CFD Analysis of Diesel Pilot Injection for Dual-Fuel Diesel–Hydrogen Engines. *Energies*. 2026. Vol. 19, No. 2. Art. 380. URL: <https://www.mdpi.com/1996-1073/19/2/380> (дата звернення: 11.05.2026).

24. Liu Y. та ін. Numerical Study on the Combustion Process of the First Injection in a High-Pressure Common-Rail Light-Duty Diesel Engine. *Energies*. 2026. Vol. 19, No. 3. Art. 595. URL: <https://www.mdpi.com/1996-1073/19/3/595> (дата звернення: 11.05.2026).

25. Tural E., Ergün R. E. Design and Validation of a Real-Time FPGA-Based PID Control System for Angular Positioning in Servo-Hydraulic Actuators. *Machines*. 2026. Vol. 14, No. 3. Art. 315. URL: <https://www.mdpi.com/2075-1702/14/3/315> (дата звернення: 11.05.2026).

26. Ngo V. M., Nguyen T. D. A Reproducible FPGA–ADC Synchronization Architecture for High-Speed Data Acquisition. *Data*. 2026. Vol. 11, No. 1. Art. 23. URL: <https://www.mdpi.com/2306-5729/11/1/23> (дата звернення: 11.05.2026).

27. Choi S., Yang H., Noh Y., Kim G., Kwon E., Yoo H. FPGA-Based Multi-Channel Real-Time Data Acquisition System. *Electronics*. 2024. Vol. 13, No. 15. Art. 2950. URL: <https://www.mdpi.com/2079-9292/13/15/2950> (дата звернення: 11.05.2026).

28. Zhu Y., Hou K. Development and Implementation of an FPGA-Embedded Multimedia Remote Monitoring System for Information Technology Server Room Management. *International Journal of Digital Multimedia Broadcasting*. 2024. Vol. 2024. Art. ID 4420578. URL: <https://onlinelibrary.wiley.com/doi/10.1155/2024/4420578> (дата звернення: 11.05.2026).

					КВРКІ.22081.22.03.21 ПЗ	Арк. 75
Зм.	Арк.	№ докум.	Підпис	Дата		

29. Osmic N., Cohadzic T., Salihbegovic A., Sokic E. Implementation of Discrete FPGA-Based PID Controller. *Proceedings of ELMAR 2024*. 2024. URL: https://people.etf.unsa.ba/~esokic/mypapers/2024ELMAR_5.pdf (дата звернення: 11.05.2026).

30. Damaj I., Zaher A., Lawand W. Optimizing FPGA Implementation of High-Precision Chaotic Systems for Improved Performance. *PLOS ONE*. 2024. Vol. 19, No. 4. e0299021. URL: <https://journals.plos.org/plosone/article?id=10.1371/journal.pone.0299021> (дата звернення: 11.05.2026).

31. Almomany A. та ін. Exploring Memory Synchronization and Performance Considerations for FPGA Platform Using the High-Abstracted OpenCL Framework: Benchmarks Development and Analysis. *PLOS ONE*. 2024. Vol. 19, No. 6. e0301720. URL: <https://journals.plos.org/plosone/article?id=10.1371/journal.pone.0301720> (дата звернення: 11.05.2026).

32. Sravanthi M. та ін. Adaptive FPGA-Based Accelerators for Human–Robot Interaction in Indoor Environments. *Sensors*. 2024. Vol. 24, No. 21. Art. 6986. URL: <https://www.mdpi.com/1424-8220/24/21/6986> (дата звернення: 11.05.2026).

33. Assef A. A. та ін. An Open Multifunctional FPGA-Based Pulser/Receiver System for Intravascular Ultrasound (IVUS) Imaging and Therapy. *Sensors*. 2025. Vol. 25, No. 15. Art. 4599. URL: <https://www.mdpi.com/1424-8220/25/15/4599> (дата звернення: 11.05.2026).

34. Kordi F. та ін. FPGA-Based Dual Learning Model for Wheel Speed Sensor Fault Detection in ABS Systems Using HIL Simulations. *Electronics*. 2025. Vol. 15, No. 1. Art. 58. URL: <https://www.mdpi.com/2079-9292/15/1/58> (дата звернення: 11.05.2026).

35. Altera. Quartus Prime Pro Edition User Guide: Getting Started. Version 26.1. 2026. URL: <https://docs.altera.com/r/docs/683463/current> (дата звернення: 11.05.2026).

36. Altera. Quartus Prime Pro Edition User Guide: Design Recommendations. Version 25.1. 2025. URL: <https://docs.altera.com/r/docs/683082/current> (дата звернення: 11.05.2026).

37. Altera. Quartus Prime Pro Edition User Guide: Design Compilation. Version 25.3. 2026. URL: <https://docs.altera.com/r/docs/683236/current> (дата звернення: 11.05.2026).

38. Altera. Quartus Prime Pro Edition User Guide: Timing Analyzer. Version 25.3. 2026. URL: <https://docs.altera.com/r/docs/683243/current> (дата звернення: 11.05.2026).

39. Altera. Quartus Prime Pro Edition User Guide: Design Optimization. Version 25.3.1. 2026. URL: <https://docs.altera.com/r/docs/683641/current> (дата звернення: 11.05.2026).

40. Altera. Quartus Prime Pro Edition User Guide: Platform Designer. Version 25.1.1. 2025. URL: <https://docs.altera.com/r/docs/683609/current> (дата звернення: 11.05.2026).

41. Altera. Quartus Prime Pro Edition User Guide: Debug Tools. Version 26.1. 2026. URL: <https://docs.altera.com/r/docs/683819/current> (дата звернення: 11.05.2026).

42. Altera. Quartus Prime Pro Edition User Guide: Third-Party Simulation. Version 26.1. 2026. URL: <https://docs.altera.com/r/docs/683870/current> (дата звернення: 11.05.2026).

43. Altera. Quartus Prime Pro Edition User Guide: Power Analysis and Optimization. Version 25.1. 2026. URL: <https://docs.altera.com/r/docs/683174/current> (дата звернення: 11.05.2026).

44. Altera. Quartus Prime Pro Edition User Guide: Design Constraints. Version 25.1.1. 2026. URL: <https://docs.altera.com/r/docs/683143/current> (дата звернення: 11.05.2026).

					КВРКІ.22081.22.03.21 ПЗ	Арк. 77
Зм.	Арк.	№ докум.	Підпис	Дата		

45. Altera. Quartus Prime Pro Edition User Guide: Scripting. Version 26.1. 2026. URL: <https://docs.altera.com/r/docs/683432/current> (дата звернення: 11.05.2026).

46. Altera. Quartus Prime Pro Edition Settings File Reference Manual. Version 26.1. 2026. URL: <https://docs.altera.com/r/docs/683296/current> (дата звернення: 11.05.2026).

47. AMD. Vivado Design Suite User Guide: Synthesis (UG901). Version 2024.1. 2024. URL: <https://docs.amd.com/r/2024.1-English/ug901-vivado-synthesis> (дата звернення: 11.05.2026).

48. AMD. Vivado Design Suite User Guide: Logic Simulation (UG900). Version 2024.1. 2024. URL: <https://docs.amd.com/r/2024.1-English/ug900-vivado-logic-simulation> (дата звернення: 11.05.2026).

49. AMD. Vivado Design Suite User Guide: Implementation (UG904). Version 2024.2. 2024. URL: <https://docs.amd.com/r/2024.2-English/ug904-vivado-implementation> (дата звернення: 11.05.2026).

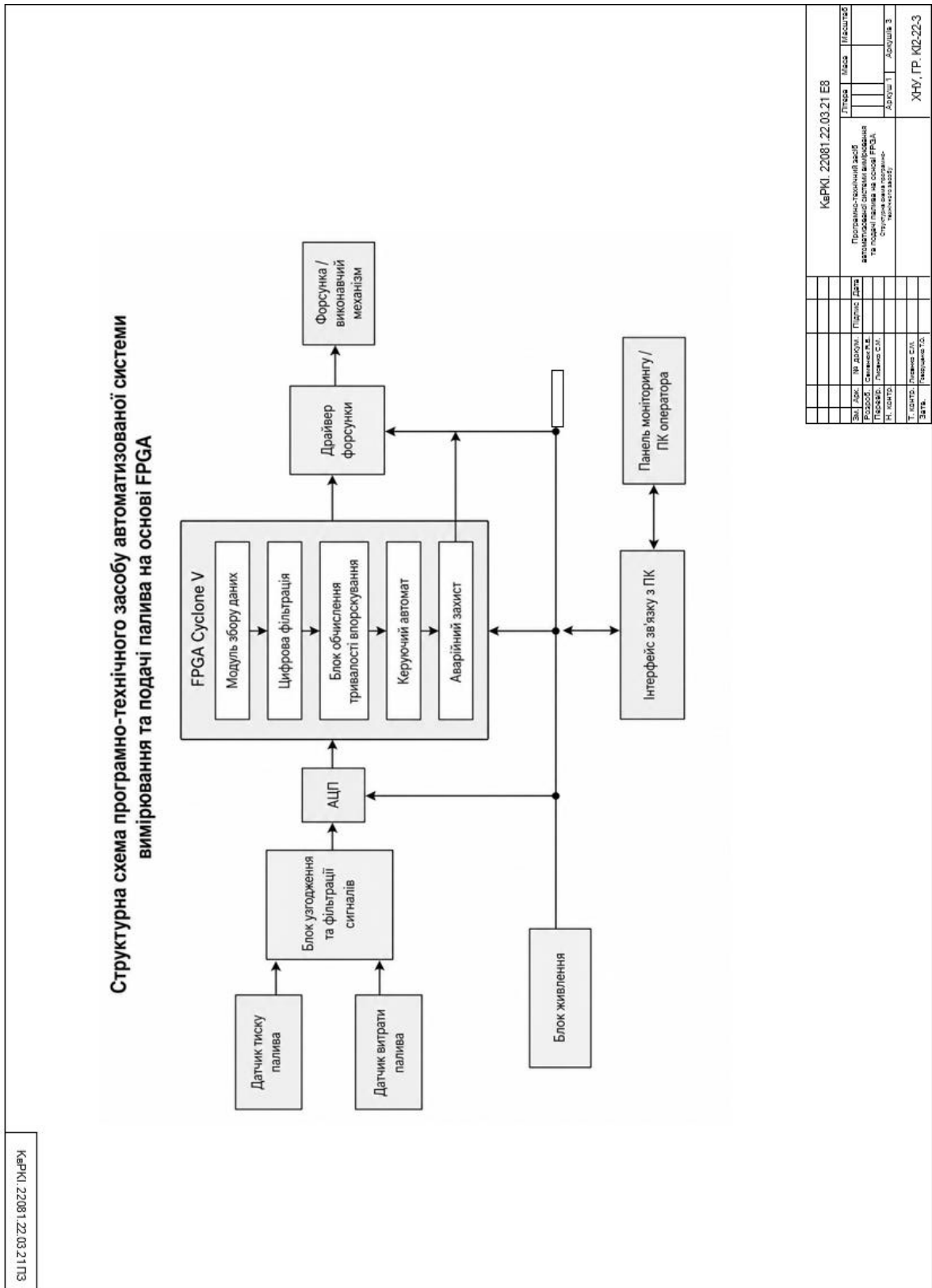
50. AMD. Vitis High-Level Synthesis User Guide (UG1399). Version 2024.1. 2024. URL: <https://docs.amd.com/r/2024.1-English/ug1399-vitis-hls> (дата звернення: 11.05.2026).

					КВРКІ.22081.22.03.21 ПЗ	Арк. 78
Зм.	Арк.	№ докум.	Підпис	Дата		

ДОДАТОК А

(обов'язковий)

Копія креслення «Структурна схема програмно-технічного засобу»

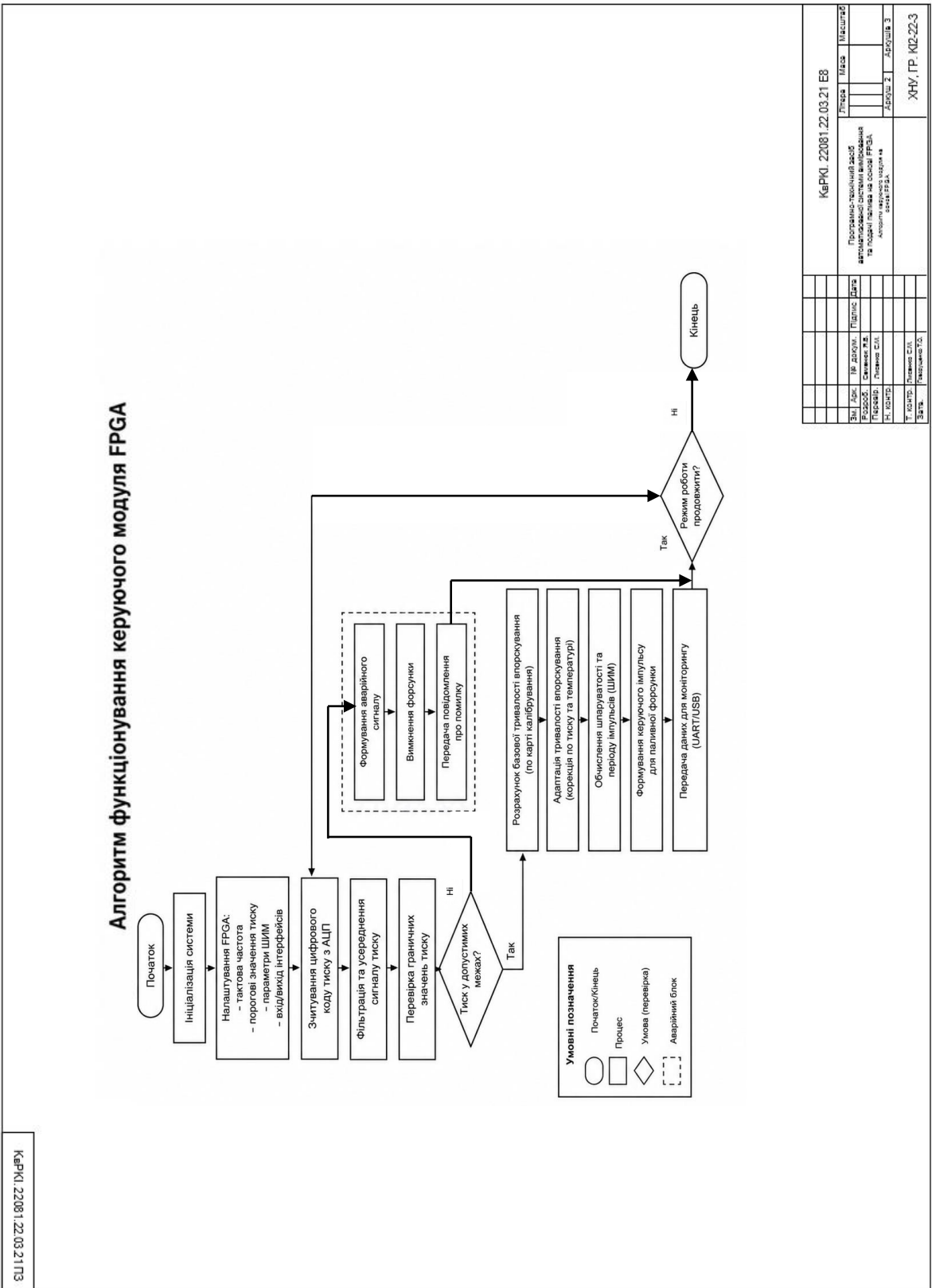


КерКІ. 22081.22.03.21Т3

КерКІ. 22081.22.03.21 Е8		Листопад	Місяць
№ докум.	Підпис	Дата	Місяць
Розроб.	Специфікація	Виконав.	Відом.
Н. Ситко	Листопад 2022	Листопад 2022	Листопад 2022
Т. Ситко	Листопад 2022	Листопад 2022	Листопад 2022
З. Ситко	Листопад 2022	Листопад 2022	Листопад 2022
ХНУ, ГР. КІ-22-3			

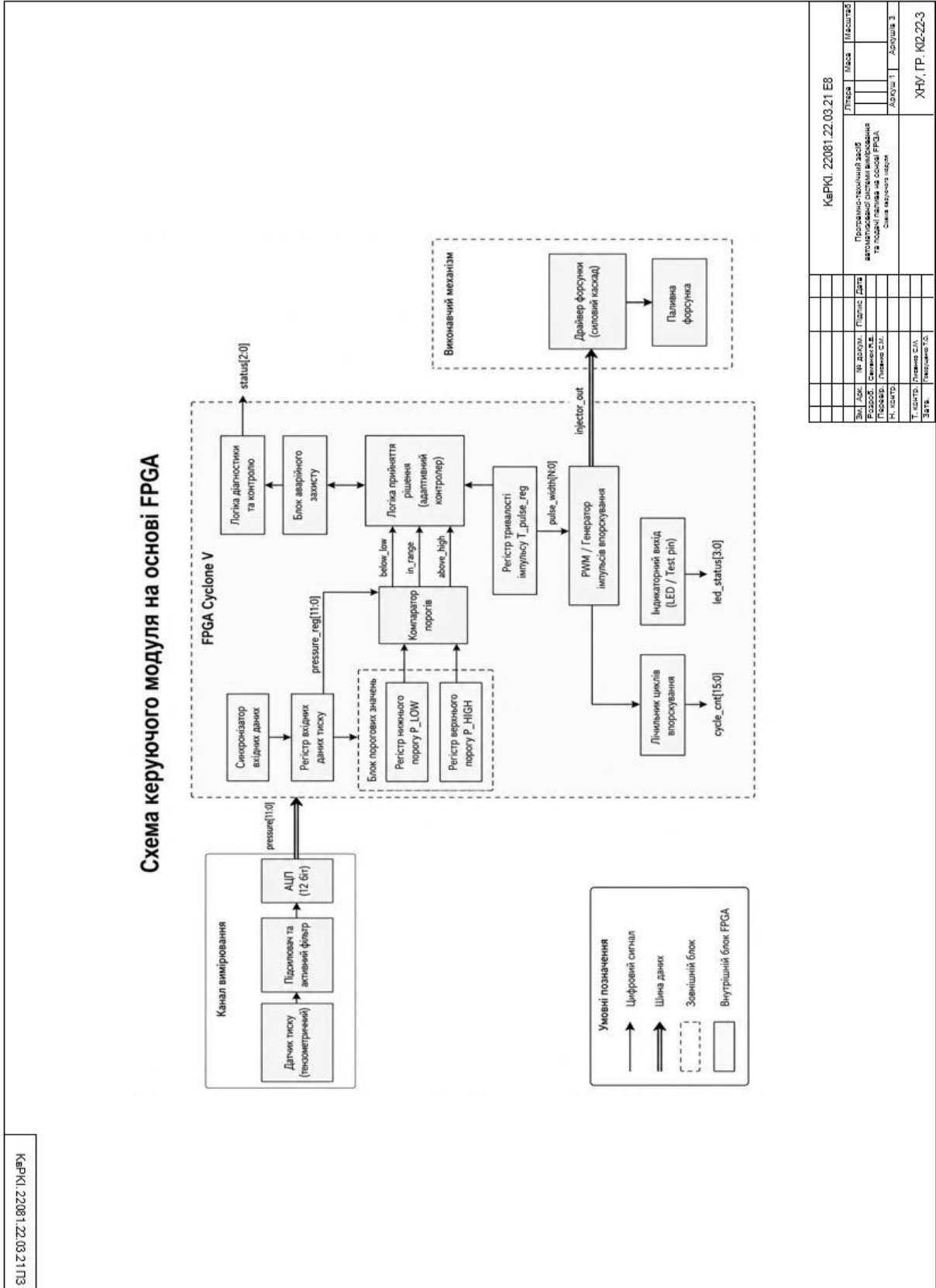
ДОДАТОК Б (обов'язковий)

Копія креслення «Алгоритми функціонування»



ДОДАТОК В (обов'язковий)

Копія креслення «Схема керуючого модуля»



Протокол аналізу звіту подібності експертом

Заявляю, що я ознайомився (-лась) з Повним звітом подібності, який був згенерований Системою виявлення і запобігання плагіату щодо роботи:

Автор: Ярослав СЕМЕНЮК

Співавтор:

Назва: Програмно-технічний засіб автоматизованої системи вимірювання та подачі па-лива на основі FPGA

Експерт: Сергій ЛИСЕНКО

Підрозділ: Кафедра комп'ютерної інженерії та інформаційних систем

Коефіцієнт подібності 1: 1.57%

Коефіцієнт подібності 2: 0.3%

Мікропробіли: 3

Заміна букв: 0

Інтервали: 0

Білі знаки: 0

Дата створення звіту: 2026-05-20 06:07:12.0

Після аналізу Звіту подібності констатую наступне:

Запозичення, виявлені в роботі є законними і не є плагіатом. Рівень подібності не перевищує допустимої межі. Таким чином робота незалежна і приймається.

Запозичення не є плагіатом, але перевищено граничне значення рівня подібностей. Таким чином робота повертається на доопрацювання.

Виявлено запозичення і плагіат або навмисні текстові спотворення (маніпуляції), як передбачувані спроби укриття плагіату, які роблять роботу невідповідною вимогам законодавства (Ст. 32. ЗУ Про вищу освіту, пункт 3.1, Ст. 42. ЗУ Про освіту) та вимог НАЗЯВО (Критерій 5), а також кодексу етики і процедур. Таким чином робота не приймається.

Обґрунтування:

2026-05-20

Дата



Доцент Андрій Нічепорук

експерт

Anti-Plagiarism (<http://ap.km.ua>) v-15.701

Максимальне співпадіння з одним документом 0.0%

Словники перевірки: en_US, ru_RU, ua_UA. Помилоч в документах: 9%

ID: 271755 Назва: БКР Програмно-технічний засіб автоматизованої системи вимірювання та подачі па-лива на основі FPGA Додано в БД: 2026-05-20 Автора: Ярослав СЕМЕНЮК Керівники: Сергій ЛИСЕНКО Консультанти: Опоненти:	Документ		Сумарний збіг по Базі Даних	
	Символи	Лексеми	Символи	Лексеми
	109193	824	1495 (1%)	18 (2%)

Джерело плагіату

ID	Опис	Наявність плагіату в документі	
		Символи	Лексеми

РЕЦЕНЗІЯ НА КВАЛІФІКАЦІЙНУ РОБОТУ

Дипломник: Семенюк Ярослав Валерійович

Тема: Програмно-технічний засіб автоматизованої системи вимірювання та подачі палива на основі FPGA

Спеціальність: 123 «Комп'ютерна інженерія»

Обсяг кваліфікаційної роботи:

Кількість листів креслень 3 Кількість сторінок записки 68

1. Короткий зміст роботи та прийнятих рішень: Метою кваліфікаційної роботи є програмно-технічний засіб автоматизованої системи вимірювання та подачі палива на основі FPGA.
2. Висновок про відповідність роботи дипломному завданню: Робота повністю відповідає поставленому завданню.
3. Характеристика виконання кожного розділу, ступінь використання останніх досягнень науки і техніки і передових методів роботи: У першому розділі проведено аналіз сучасного стану систем паливоподачі дизельних двигунів типу Common Rail та виявлено обмеження традиційних мікроконтролерних засобів керування, пов'язані з послідовним виконанням команд та програмними затримками. Обґрунтовано доцільність використання FPGA як бази для створення систем реального часу завдяки можливості паралельної обробки сигналів та забезпеченню наносекундної детермінованості. У другому розділі проведено дослідження архітектурних та технічних засад побудови систем керування на основі FPGA. Визначено структуру паливного модуля, обрано апаратну платформу сімейства Cyclone V та відповідне середовище проектування Quartus Prime. Сформовано вимоги до логіки роботи апаратного ШІМ-контролера, який забезпечує адаптивне керування форсунками залежно від показників тиску в системі. У третьому розділі реалізовано програмно-технічний засіб керування паливоподачею мовою Verilog. На основі розробленого коду виконано логічний синтез, результати якого підтвердили ефективність апаратної реалізації та мінімальне використання ресурсів кристала. Шляхом функціонального

моделювання в ModelSim доведено працездатність алгоритму та зафіксовано час реакції системи на рівні 20 нс, що повністю виключає джиттер та гарантує високу стабільність роботи паливної системи у критичних режимах.

4. Позитивні сторони роботи: висока практична цінність роботи.

5. Негативні сторони роботи: недостатня увага аналізу предметної області; недостатньо чітко описано процес складання програмно-технічного засобу.

6. Оцінка графічного оформлення та пояснювальної записки роботи: Пояснювальна записка оформлена коректно, згідно діючих стандартів оформлення документації.

7. Відгук про роботу в цілому: Робота виконана на достатньо технічному рівні.

8. Інші зауваження: _____

9. Оцінка дипломної роботи: задовільно (D / 70)

Рецензент (прізвище, ім'я, по батькові, посада, місце роботи) _____

Мартинович Валерій Володимирович, р.т.ч.,
проф., професор кафедри АІТ та Р, ХНУ

"28" травня 2026 р.

 (підпис)

Зав. кафедри КПС
д-р. філософії Ользі ПАВЛОВІЙ

Ярослав СЕМЕНЮК

ПІБ здобувача вищої освіти

ФІТ, 4 курсу, групи КІ2-22-3

ЗАЯВА

З правилами чинного Положення про систему забезпечення академічної доброчесності у Хмельницькому національному університеті, згідно з яким виявлення академічного плагіату є підставою для відмови в допуску кваліфікаційної роботи до захисту і застосування заходів академічної відповідальності, ознайомлений (а). Про використання спеціалізованих програмних засобів (СПЗ) StrikePlagiarism та Anti-Plagiarism для перевірки кваліфікаційних робіт здобувачів вищої освіти на наявність академічного плагіату оповіщений (а). Надаю університету право на передачу моєї роботи для обробки та збереження в базах даних СПЗ і використання роботи для виявлення академічного плагіату в інших роботах, які перевіряються СПЗ.

Також надаю свою згоду на обробку й збереження університетом моєї роботи в Інституційному репозитарії Хмельницького національного університету.

Робота надається для перевірки в електронному варіанті. Електронна версія моєї роботи збігається (ідентична) з друкованою.

1 травня 2026 року



РІШЕННЯ ЕКСПЕРТНОЇ КОМІСІЇ

КАФЕДРИ КОМП'ЮТЕРНОЇ ІНЖЕНЕРІЇ ТА ІНФОРМАЦІЙНИХ СИСТЕМ ПРО ДОПУСК КВАЛІФІКАЦІЙНОЇ РОБОТИ ДО ЗАХИСТУ

Назва кваліфікаційної роботи Програмно-технічний засіб автоматизованої системи вимірювання та подачі палива на основі FPGA

Автор Ярослав Семенюк

Освітня програма Комп'ютерна інженерія та програмування

Рівень вищої освіти перший (бакалаврський)

Спеціальність 123 Комп'ютерна інженерія

Науковий керівник: д.т.н., професор Сергій Лисенко

На основі аналізу кваліфікаційної роботи на дотримання вимог академічної доброчесності (у т.ч. відсутності ознак академічного плагіату) з урахуванням результатів перевірки роботи спеціалізованим програмним засобом(ами) комісія зробила такий висновок:

№	Висновок	Позначка про відповідність
1	Ознаки академічного плагіату	
1.1	Запозичення, виявлені в роботі, є законними і не є академічним плагіатом (далі – зазначаються підстави віднесення запозичень до правомірних, якщо потрібно). Робота приймається до захисту.	відповідає
1.2	Виявлені запозичення не є академічним плагіатом, розміщені в розділах, які не описують безпосередньо авторське дослідження, але кількість цитат перевищує обсяг, виправданий поставленою метою роботи (далі – зазначаються детальні та аргументовані підстави віднесення запозичень до правомірних). Робота приймається до захисту, але має бути відкоригована.	
1.3	Виявлені запозичення не є академічним плагіатом, але частково розміщені в розділах, які описують безпосередньо авторське дослідження, а кількість цитат перевищує обсяг, виправданий поставленою метою роботи. Робота може бути допущена до захисту після того як буде відкоригована та доопрацьована і успішно пройде повторну перевірку на академічний плагіат.	
1.4	Робота містить навмисні текстові спотворення, передбачувані спроби укриття текстових запозичень або інші прояви академічного плагіату. Робота містить фабрикацію або фальсифікацію даних. Робота не допускається до захисту.	
2	Інші види порушень академічної доброчесності	

Підтвердження:

Запозичення, виявлені в роботі, є законними і не є плагіатом, оскільки:

- 1) усі запозичення фрагментарні, або мають належним чином оформленні посилання;
- 2) окремі виявлені збіги є загальноживаними фразами або виразами, про що свідчить посилання системи на збіг з джерелами на один фрагмент речення;
- 3) всі зафіксовані системою ознаки модифікації тексту відносяться до комбінування латинських символів зі україномовними скороченнями індексів в формулах, що не є модифікацією тексту;
- 4) значна частина знайденого плагіату відноситься до списку використаних джерел

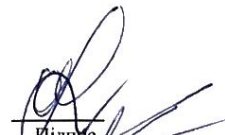


Сумарний обсяг всіх запозичень, визначений системою виявлення збігів/ ідентичності/схожості StrikePlagiarism, складає 1,57%; та системою Anti-Plagiarism складає 0,0%, що, з урахуванням наведених обґрунтувань, відповідає характеру наукового дослідження і свідчить на користь кваліфікаційної роботи.

01.06.2026

Завідувач кафедри

Гарант освітньої програми

Керівник кваліфікаційної роботи


 Підпис

 Підпис

 Підпис

Ольга ПАВЛОВА
Ім'я, ПРІЗВИЩЕ

Андрій НІЧЕПОРУК
Ім'я, ПРІЗВИЩЕ

Сергій ЛИСЕНКО
Ім'я, ПРІЗВИЩЕ