

ХМЕЛЬНИЦЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ

Факультет програмування та комп'ютерних і телекомунікаційних систем

Кафедра телекомунікацій, медійних та інтелектуальних технологій

**ДИПЛОМНА РОБОТА**

Другий (Магістерський)

Освітній рівень

Галузь знань 17 Електроніка та телекомунікації

Шифр і назва спеціальності

Спеціальність 172 Телекомунікації та радіотехніка

Шифр і назва спеціальності

на тему **ОБЧИСЛЮВАЛЬНИЙ МЕТОД ФОРМУВАННЯ ВИХІДНОГО СИГНАЛУ СИНТЕЗАТОРА ВИСОКИХ ЧАСТОТ**

ДРМТР.219092.00.00

Виконав: студент 2 курсу, група ТР<sub>м</sub>-19-1

  
підпис

М. П. Маниленко  
Ініціали, прізвище

Керівник: д.т.н., проф.

  
підпис

О. І. Полікаровських  
Ініціали, прізвище

До захисту допускаю:

Зав. кафедри: д-р техн. наук, доц.

  
підпис

С. К. Підченко  
Ініціали, прізвище

11 12 2020 р.

Хмельницький, 2020

ХМЕЛЬНИЦЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ

Факультет програмування та комп'ютерних і телекомунікаційних систем  
Кафедра телекомунікацій, медійних та інтелектуальних технологій  
Освітній рівень другий (магістерський)  
Галузь знань 17 – Електроніка та телекомунікації  
Спеціальність 172 – Телекомунікації та радіотехніка  
Освітня-професійна програма Телекомунікації, медійні та інтелектуальні технології

ЗАТВЕРДЖУЮ

Зав. кафедрою

« 3 » 09 20 20 р.

ЗАВДАННЯ  
НА ДИПЛОМНУ РОБОТУ

Машиленко Михайла Навлович

(прізвище, ім'я, по батькові)

1. Тема роботи: «Обчислювальний метод формування вихідного сигналу синтезатора високих частот»

керівник роботи Полікарівська Олександрівна доктор тех. наук  
(прізвище, ім'я, по батькові) (науковий ступінь, вчене звання)

Затверджено наказом по університету від « 01 » вересня 2020 р. № 118.

2. Строк подання студентом роботи на кафедру: 30.11.2020 р.

3. Вихідні дані (характеристика об'єкта, умов дослідження та ін.)

Мета роботи є розробка методу формування вихідного сигналу синтезатора високих частот прямого цифрового синтезу частоти (DDS - Direct Digital Synthesizer синтезатора)

Об'єкт дослідження є методи синтезу вихідних сигналів цифрових синтезаторів частоти прямого синтезу

Предмет дослідження є обчислювальний метод синтезу вихідного гармонічного сигналу цифрового синтезатора прямого синтезу частоти

4. Зміст пояснювальної записки (перелік питань, що їх належить розробити):

1. Знання відомості про синтезатори частоти, проблеми та висвітлені напрямки досліджень
2. Обчислювальний метод формування опорного сигналу методом CORDIC у DDS синтезаторах
3. Розробка комбінованого прямого цифрового синтезатора частоти на основі методу CORDIC та аналіз параметрів вихідного сигналу

Завдання отримав Машиленко М.П.

Науковий керівник Полікарівська О.У.



## РЕФЕРАТ

Кваліфікаційна робота магістрів на тему «Обчислювальний метод формування вихідного сигналу синтезатора високих частот» виконана студентом групи 2-го курсу гр. ТРм-19-1 Маниленко Миколою Павловичем на кафедрі «Телекомунікаційні, медійні та інтелектуальні технології» Хмельницького національного університету у 2020 р. Керівник роботи проф.каф. Полікаровських Олексій Ілліч.

Робота складається із вступу, 4-х розділів, основних висновків по роботі, списку використаних джерел (66 бібліографічних посилань, 7 сторінок) та 5 додатків (25 сторінок). Загальний обсяг роботи, в якому викладено основний зміст, складає 79 сторінок. Повний обсяг роботи 112 сторінок.

Дипломна робота присвячена розгляду питань створення синтезаторів цифрового синтезу частот і сигналів із підвищеними тактико-технічними характеристиками. Для досягнення поставленої мети було розв'язано наступні задачі: проведено аналіз існуючих методів та засобів дослідження параметрів DDS синтезаторів частоти та встановлено їх обмеження; розроблено метод підвищення швидкості синтезу DDS синтезаторів частоти зі збереженням якісних параметрів синтезованих сигналів; встановлено джерела похибок, затримок та досліджено параметри вихідних параметрів синтезаторів; розроблено математичні, структурні, функціональні схеми та моделі для дослідження та порівняння параметрів синтезованих сигналів.

**Ключові слова:** синтезатор цифрового прямого синтезу, CORDIC перетворювач, комбінований метод синтезу

## ABSTRACT

Qualification work of masters on the topic "Computational method of forming the output signal of the high frequency synthesizer" was performed by a student of the 2nd year group gr. TRM-19-1 Manylenko Mykola Pavlovych at the Department of Telecommunications, Media and Intellectual Technologies of Khmelnytsky National University in 2020. Head of the work of Prof. Polikarovskiykh Alexey Illyich.

The work consists of an introduction, 4 chapters, main conclusions on the work, a list of used sources (66 bibliographic references, 7 pages) and 5 appendices (25 pages). The total volume of the work, which outlines the main content, is 79 pages. The full volume of the work is 112 pages.

Thesis is devoted to the issues of creating synthesizers of digital synthesis of frequencies and signals with improved tactical and technical characteristics. To achieve this goal, the following tasks were solved: the analysis of existing methods and tools for studying the parameters of DDS frequency synthesizers and their limitations; the method of increase of speed of synthesis of DDS of frequency synthesizers with preservation of qualitative parameters of the synthesized signals is developed; sources of errors, delays are established and parameters of initial parameters of synthesizers are investigated; mathematical, structural, functional schemes and models for research and comparison of parameters of the synthesized signals are developed.

Keywords: digital direct synthesis synthesizer, CORDIC converter, combined synthesis method

## ЗМІСТ

ПЕРЕЛІК УМОВНИХ СКОРОЧЕНЬ.....	6
ВСТУП.....	8
РОЗДІЛ 1 .....	11
ЗАГАЛЬНІ ВІДОМОСТІ ПРО СИНТЕЗАТОРИ ЧАСТОТИ, ПРОБЛЕМИ ТА ВИЗНАЧЕННЯ НАПРЯМКУ ДОСЛІДЖЕНЬ .....	11
1.1 Загальні відомості про синтез частот і сигналів.....	11
1.1.1 Синтезатор з фазовим автопідлаштуванням частоти (ФАПЧ) .....	18
1.1.2 Аналоговий синтезатор прямого синтезу частоти.....	21
1.1.3 Цифровий синтезатор прямого синтезу .....	22
Висновки до першого розділу. ....	31
РОЗДІЛ 2 .....	32
ОБЧИСЛЮВАЛЬНИЙ МЕТОД ФОРМУВАННЯ ОПОРНОГО СИГНАЛУ МЕТОДОМ CORDIC У DDS СИНТЕЗАТОРАХ .....	32
2.1 Теоретичні засади методу CORDIC .....	32
2.2 Теоретичні засади комбінованого методу апроксимації рядами Тейлора та методу CORDIC .....	42
Висновки до другого розділу. ....	47
РОЗДІЛ 3 .....	48
РОЗРОБКА КОМБІНОВАНОГО ПРЯМОГО ЦИФРОВОГО СИНТЕЗАТОРА ЧАСТОТИ НА ОСНОВІ МЕТОДУ CORDIC ТА АНАЛІЗ ПАРАМЕТРІВ ВИХІДНОГО СИГНАЛУ .....	48
3.1 Розробка CORDIC перетворювача на мові VHDL .....	48

3.2 Моделювання синтезатора CORDIC в середовищі Quartus II .....	70
Висновки до третього розділу .....	74
РОЗДІЛ 4 .....	75
РОЗРОБКА ТА МОДЕЛЮВАННЯ СИНТЕЗАТОРА НА ОСНОВІ КОМБІНОВАНОГО МЕТОДУ СИНТЕЗУ ЧАСТОТИ.....	75
Висновки до четвертого розділу .....	80
ОСНОВНІ ВИСНОВКИ ПО РОБОТІ .....	81
СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ .....	83
ДОДАТКИ .....	90

**ПЕРЕЛІК УМОВНИХ СКОРОЧЕНЬ**

АФ	Аналоговий фільтр
БДК	Бінарний десятковий код
ВСЩ	Відносна спектральна щільність
ВЧ	Високі частоти
ЕВ	Електронний виріб
ЕГ	Еталонний генератор
НВЧ	Надвисокі частоти
ГКН	Генератор керований напругою
ІС	Інтегральна схема
ПАХ	Поверхневі акустичні хвилі
ПДД	Повний динамічний діапазон
ПЗП	Постійний запам'ятовуючий пристрій
ПСС	Побічні спектральні складові
СДМ	Сигма-дельта блокутор
СЩП	Спектральна щільність потужності
ТВ	Таблиця відповідностей
ФД	Фазовий детектор
ЦАП	Цифро-аналоговий перетворювач
ЧМ	Частотна блокування
ШПФ	Швидке Перетворення Фур'є
AFB	Analog Filter Bank
DAC	Digital-to-Analog Converter
DAS	Direct Analog Synthesizer
DDS	Direct Digital Synthesizer
ENOB	Effective Number Of Bits
FCW	Fuency Control Word

LUT	Look Up Tables
OFDM	Orthogonal Frequency-Division Multiplexing
ФАПЧ	Phase Locked Loop
ROM	Read Only Memory
SFDR	Spurious-Free Dynamic Range
SINAD	Signal-to-Noise And Distortion ratio
SNR	Signal-to-Noise Ratio
THD	Total Harmonic Distortion
THD+N	Total Harmonic Distortion plus Noise
VCO	Voltage-Controlled Oscillator

## ВСТУП

Розвиток найважливіших галузей сучасної науки і техніки, особливо таких як телекомунікації, радіолокація і радіонавігація, вимірювальна техніка, значною мірою визначається рівнем розвитку сучасним синтезаторів частоти. Проектовані синтезатори частоти повинні забезпечувати щільне розташування каналів радіозв'язку з малим кроком сітки частот і мінімальним допуском на довготривалу часову нестабільність і точність встановлення частоти, широкий діапазон переналаштування, чистоту спектру вихідного сигналу і мінімально можливий час переналаштування з однієї частоти на іншу. Такими властивостями володіють сучасні DDS синтезатори. Розробка таких синтезаторів – є актуальною науковою задачею у галузі телекомунікацій та радіотехніки.

**Мета роботи.** Метою дипломної роботи є створення способу формування вихідного сигналу синтезатора високих частот прямого цифрового синтезу частоти (DDS - Direct Digital Synthesizer синтезатора).

**Задачі які поставлені в роботі.** Для досягнення поставленої мети необхідно вирішити наступні задачі:

-провести аналіз існуючих методів та засобів дослідження параметрів DDS синтезаторів частоти та встановити їх обмеження;

-розробити метод підвищення швидкості синтезу DDS синтезаторів частоти зі збереженням якісних параметрів;

-встановити джерела похибок, затримок та дослідити параметри вихідних параметрів синтезаторів.

-розробити математичні, структурні, функціональні схеми та моделі для дослідження та порівняння параметрів синтезованих сигналів;

-розробити рекомендації щодо покращення параметрів прямих цифрових синтезаторів частоти сигналів.

*Об'єктом дослідження* є методи синтезу вихідних сигналів цифрових синтезаторів прямого синтезу частоти.

*Предметом дослідження* є обчислювальний метод синтезу вихідного гармонійного сигналу цифрового синтезатора прямого синтезу частоти.

*Методи досліджень* базуються на використанні математичного апарату теорії сигналів, теорії похибок, теорії електричних кіл, теорії цифрових автоматів, а також методи комп'ютерного моделювання цифрових схем та чисельні методи розв'язання рівнянь.

*Сформульовано рекомендації та вимоги* до розробки DDS цифрових синтезаторів прямого синтезу та їх складових частин.

*Розроблено* структурні, функціональні, принципіві схеми та проведено моделювання цифрового синтезатора частоти сигналів засобами схемотехнічного моделювання

*Наукова новизна:* 1. Розроблено обчислювальний метод формування вихідного сигналу синтезатора високих частот, що відрізняється від класичного методу формування вихідних сигналів DDS наявністю кінцевого цифрового автомату для обрахунку значень гармонійної функції синтезованого сигналу.

2. Вдосконалено метод інтерполяції вихідного сигналу синтезатора, що відрізняються тим, що в синтезаторі замість опорного генератора використано синтезатор частоти прямого синтезу з перетворювачем CORDIC.

*Апробація результатів роботи.* Робота пройшла апробацію на науково-практичній конференції молодих науковці та студентів: НПК МНІС ІП-2020 Де викладено основні результати магістерської роботи, див. Додаток А.

У першому розділі проаналізовано різні типи синтезаторів частоти: синтезаторів прямого аналогового синтезу, синтезаторів з фазовим автоналаштуванням частоти (ФАПЧ), цифрові синтезатори прямого синтезу (DDS) та гібридні частотні синтезатори. У розділі проаналізовано параметри

синтезаторів – які необхідно враховувати при проектуванні виробів радіотехніки. У цьому розділі наведені обмеження аналогових технологій порівняно з цифровими методами. У розділі проаналізовано обмеження DDS, викликані цифровим аналоговим перетворювачем (ЦАП) та постійним запам'ятовуючим пристроєм (ПЗП), а також обмеженням розрядної сітки фазового акумулятора. Встановлено проблему збільшення ПЗП, а отже збільшення енергоспоживання синтезатора, для умов високошвидкісного синтезу частот. Вказано напрямки для покращення якості синтезованих сигналів.

У другому розділі розглянуто математичні способи знаходження бажаних гармонійних сигналів комбінованим методом CORDIC - Тейлора. У розділі також встановлюються математичні залежності похибок синтезованого сигналу від розрядності вхідних даних синтезатора. між параметрами прямих цифрових синтезаторів частоти. Запропоновано математичні моделі, структурні схеми синтезаторів за модифікованим методом синтезу. Проведено математичне моделювання.

В третьому розділі цієї роботи виконано розробку мовою VHDL синтезатора сигналів пропонованим методом у середовищі Quartus II фірми Altera. Запропоновані структурні та принципові схеми синтезатора пропонованим методом. Наведені результати дослідження параметрів розробленого синтезатору і виконане порівняння їх з параметрами та характеристиками синтезаторів аналогів.

## РОЗДІЛ 1

### ЗАГАЛЬНІ ВІДОМОСТІ ПРО СИНТЕЗАТОРИ ЧАСТОТИ, ПРОБЛЕМИ ТА ВИЗНАЧЕННЯ НАПРЯМКУ ДОСЛІДЖЕНЬ

#### 1.1 Загальні відомості про синтез частот і сигналів

Синтез частот є порівняно новою областю, що й стрімко розвивається, радіоелектроніки. Синтез частот - це процес формування одного або декількох коливань із заданими номіналами частоти, а пристрій (або сукупність пристроїв), що здійснює синтез частот, називають системою синтезу частот (ССЧ) [1,2]. Синтезатор частот (СЧ) - це ССЧ, конструктивно оформлена у вигляді автономного функціонально закінченого пристрою (блоку, вузла, плати, мікросхеми). Переважна більшість ССЧ призначене для формування не однієї частоти, а великої кількості частот (дискретної множини частот) у заданому діапазоні. Ці коливання формуються, як правило, з одного вихідного високостабільного коливання шляхом різних радіотехнічних перетворень. Джерело вихідного коливання прийнято називати опорним генератором (ОГ), а його частоту - опорною частотою.

Практичний інтерес представляють ОГ з високою стабільністю частоти, з них найбільш відомі кварцові автогенератори (КГ) і атомні стандарти частоти, для них величина відносної погрішності по частоті рівна  $10^{-5}$  ( $10^{-7}$  для прецизійних) і  $10^{-16}$  відповідно.

У найбільш загальному виді СЧ містить у собі блоки, наведені на рис.1.1, їхнє призначення:

блок опорних частот (БОЧ) синтезує ряд фіксованих високостабільних допоміжних (опорних) частот із частоти ОГ;

блок синтезу частот (БСЧ) формує одну ( на відміну від БОЧ) частоту із можливої дискретної безлічі частот;

блок керування (БК) формує код  $K$  на встановлення (перемикання) необхідної частоти.

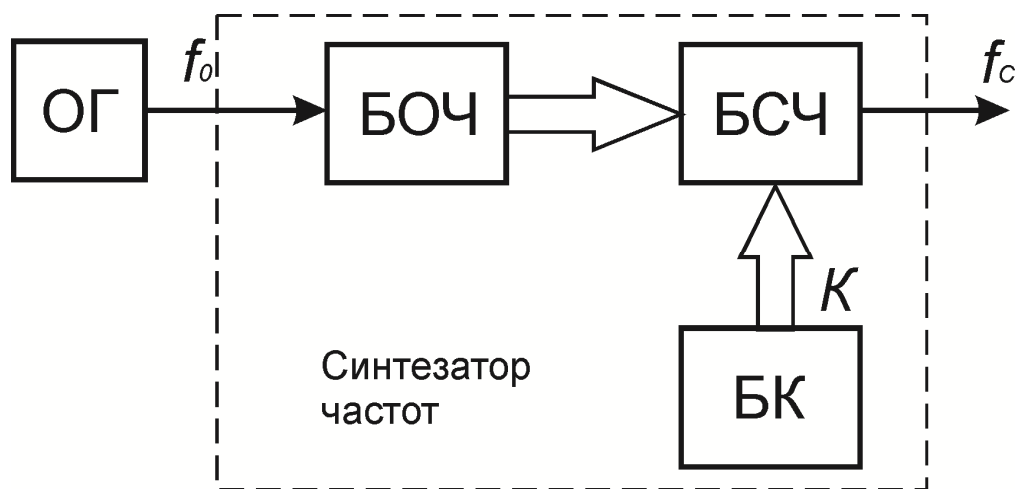


Рисунок 1.1 Узагальнена структурна схема синтезатора частот

Приведемо групу показників, що визначають якість СЧ. Основні з них:

- експлуатаційні (габаритні розміри, маса, вартість);
- характеристики вихідного коливання (діапазон частот, крок сітки частот, час перемикання із частоти на частоту, нестабільність частоти, спектральна характеристика вихідних коливань);
- діапазон частот  $f_c$  - область частот між мінімальною  $min$  і максимальною  $fc\ max$  частотами синтезованих коливань;
- крок сітки частот, або дискретність встановлення частоти;
- частотний інтервал  $\Delta$  між сусідніми значеннями частоти, що входять у дискретну безліч можливих частот вихідного коливання СЧ. В основному використовується еквідистантний крок сітки частот ( $\Delta = const$ ).

Час перемикання із частоти на частоту - це інтервал часу від моменту закінчення команди в БК (рис. 1.1) на зміну частоти до моменту закінчення перехідного процесу встановлення нового значення частоти. Час  $t_n$  складається із часу обробки команд у БК і часу перехідного процесу встановлення частоти у БСЧ, під яким розуміється інтервал часу, після якого відхилення поточного значення частоти не перевищує заданої величини.

Нестабільність частоти характеризує зміну частоти в часі й поділяється на довгострокову й короткострокову [4]. Однак в однопорних СЧ відносна нестабільність частоти, викликана повільним дрейфом (за добу й більш), а також впливом зовнішнього середовища (в основному температури), напруги живлення й деяких інших факторів, цілком визначається відносною нестабільністю частоти ОГ [2]. Це справедливо тільки для СЧ прямого методу синтезу частот, а для СЧ непрямого методу синтезу потрібен окремий аналіз.

Спектральні характеристики синтезаторів частот показують ступінь відхилення реального вихідного коливання від гармонійного.

У процесі синтезу частоти вихідний сигнал ОГ зазнає внутрішнім і зовнішнім дестабілізуючим впливам, тому реальний сигнал СЧ має спектрограму не у вигляді дельта-функції, як це повинне бути в ідеалі, а у вигляді деякої спектральної функції  $S_c(f)$  (рис. 1.2,а).

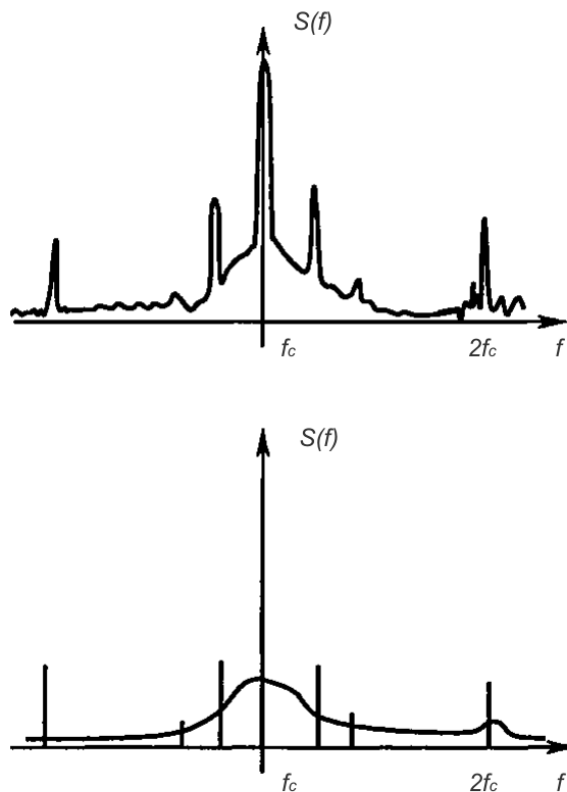


Рисунок 1.2 Спектрограма реального сигналу (а) і його стилізоване представлення (б) у вигляді дискретної та шумової частин [66]

У спектрі добре проглядаються дві частини - дискретна й шумова. Дискретна складова спектра представлена піком на частоті  $f_c$  із шириною на рівні половинної потужності не більш одиниць герц [25] і дискретними побічними складовими: більш інтенсивними вищими гармоніками й менш інтенсивними комбінаційними частотами, що лежать поблизу. Дискретні компоненти в літературі називають побічними спектральними складовими (ПСС). Термін «рівень ПСС» еквівалентний поняттю «чистота спектра сигналу». Його виражають у децибелах або відношенням потужності ПСС до потужності корисного сигналу, або відношенням напруги максимальної ПСС до напруги основного коливання частоти:

$$P = 10 \lg \frac{W_3}{W_c} = 20 \lg \frac{W_3}{W_c} \quad (1.1)$$

Стосовно показника  $W_c$  у літературі існує кілька підходів. Іноді в якості  $W_c$  виступає сума потужностей усіх дискретних складових у деякій смузі частот, а іноді – потужність максимальної ПСС у тій же смузі частот, тому що саме вона впливає на якість синтезованого сигналу.

Шумова частина спектра представлена безперервною частиною у вигляді так званих «крил». При аналізі спектрів, працюють зі стилізованими (спрощеними) спектрами (рис. 1.2, б). Природно, що складна структура спектра реального сигналу СЧ не може бути описано одним показником. Найбільш загальною характеристикою спектра є спектральна щільність потужності (енергетичний спектр), однак на практиці окремо характеризують дискретну частину спектра й шумову (флуктуаційну). В «далекій зоні» чистота спектра вихідного коливання СЧ характеризується рівнем ПСС (1.1). В «ближній зоні», тобто в безпосередній близькості від вихідної частоти, використовують характеристики паразитного відхилення частоти (ПВЧ) і фази (ПВФ) [25,29], які

являють собою неавмисна відмінність частоти й фази відповідно від їхніх середніх значень:

$$\begin{aligned}\Delta\omega_c(t) &= \omega_c(t) - \overline{\omega_c(t)}, \\ \Delta\varphi_c(t) &= \Phi_c(t) - \overline{\Phi_c(t)},\end{aligned}\tag{1.2}$$

де  $\Phi_c(t), \omega_c(t)$  - повні фаза та частота що є в загальному випадку випадковими функціями часу, а знак надкореслювання вказує, що в (1.2) фігурують усереднені значення параметрів.

Спектральні характеристики СЧ (втім, так само як і інші параметри) суттєво залежать від методу синтезу частот, тобто способу формування частот.

Синтезатори частот являють собою частину більш загальної сукупності пристроїв - синтезаторів прецизійних сигналів (ППС). У даних пристроях строгі вимоги пред'являються не тільки до несучої частоти, але й до інших характеристик сигналу, зокрема, до амплітуди або закону блокуції. При різноманітті видів блокуції може здатися, що клас ППС значно ширше, чим клас СЧ. На практиці більшість ППС є ті ж самі СЧ.

Прецизійний радіосигнал (ПРС) - це сигнал, при формуванні якого повинні бути виконані наступні вимоги: стабільність несучої частоти, точність закону блокуції, низький рівень адитивних шумів і дискретних ПСС.

Прецизійні радіосигнали характеризуються наступними властивостями:

- несуче коливання є прецизійним і ототожнюється по властивостях із сигналами СЧ;
- ПРС є продукт блокуції прецизійної несучої сигналом, що модулює;
- блокуція не повинна погіршувати стабільність частоти і якість спектра несучої;
- точність переданої інформації накладає певні обмеження на ПРС, а точніше, і на сигнал, що модулює, і на несучу.

Наведемо класифікацію синтезаторів частот і розглянемо найбільш поширені з них.

З них можна виділити наступні поширені види синтезу частот [33]:

- прямий аналоговий синтез (Direct Analog Synthesis, або DAS), реалізується шляхом змішування окремих базових частот з їх подальшою фільтрацією.

- непрямий (indirect) синтез на основі фазового підстроювання частоти (Phase Locked Loop, або ФАПЧ). Вихідна частота виходить за рахунок використання генератора, керованого напругою (Voltage Controlled Oscillator, або ГКН), який охоплений петлею фазового автопідстроювання;

- прямий цифровий синтез (Direct Digital Synthesis, або DDS), використовують цифрову обробку для отримання необхідної форми вихідного сигналу з базового (тактового) сигналу. Спочатку за допомогою фазового акумулятора створюється цифрове представлення сигналу, а потім генерується й сам вихідний сигнал (синусоїдальної або будь-який інший бажаної форми) за допомогою цифро-аналогового перетворювача (ЦАП);

- гібридний синтез, який представляє собою комбінацію декількох методів, які наведені вище.

- Усі наведені методи синтезу сигналів та частот мають свої переваги та недоліки. Вибір методу синтезу вибирається виходячи з характеристик і параметрів, які найбільш прийнятні для використання в синтезаторі.

Далі більш детально розглянуто кожен з цих методів.

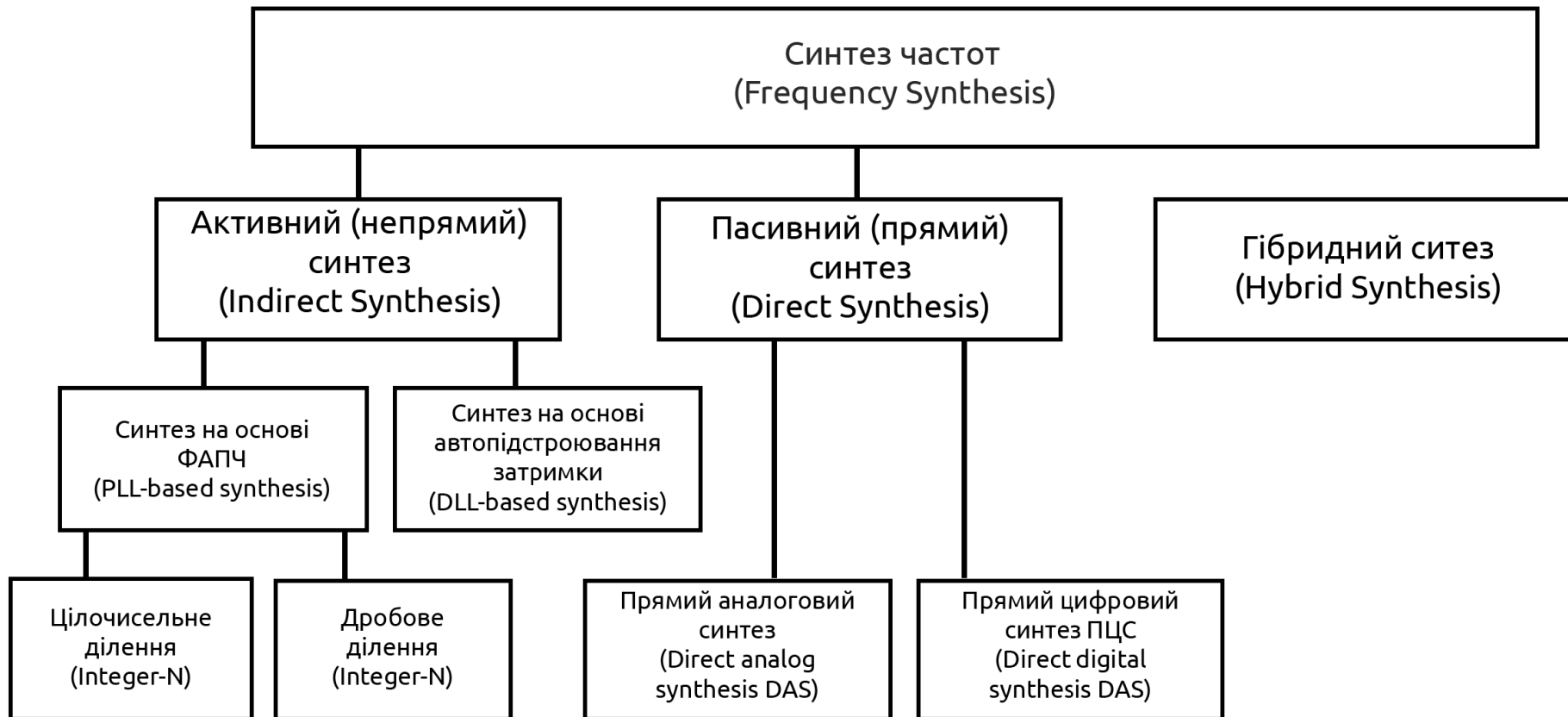


Рисунок 1.3. Класифікація видів синтезаторів частот.

### 1.1.1 Синтезатор фазового автопідналаштування частоти (ФАПЧ)

ФАПЧ (Фазове АвтоПідлаштування Частоти) - це поширений вид синтезу для генерації радіочастотних та мікрохвильових частот для радіотехнічних засобів. Схеми - попередники цього методу синтезу частот з'явилися ще в 40-е роки й використовувалися в телевізійних приймачах у якості активних фільтрів. основі фільтрації лежить принцип зворотного зв'язку, відомий як метод фазової синхронізації або фазового автопідстроювання частоти (ФАПЧ) [47, 53]. Схема фільтра у вигляді кільця ФАПЧ наведена на рис. 1.4, вона містить фазовий детектор (ФД), фільтр нижніх частот (ФНЧ) – петлевий фільтр і генератор, керований напругою (ГКН). Працює схема в такий спосіб.

При наявності розстройки між частотами коливань, що надходять на ФД, на виході останнього виробляється змінна напруга, що повільно змінюється, яка потім надходить на ГКН, змінюючи його частоту таким чином, що остання повертається до вихідного значення.

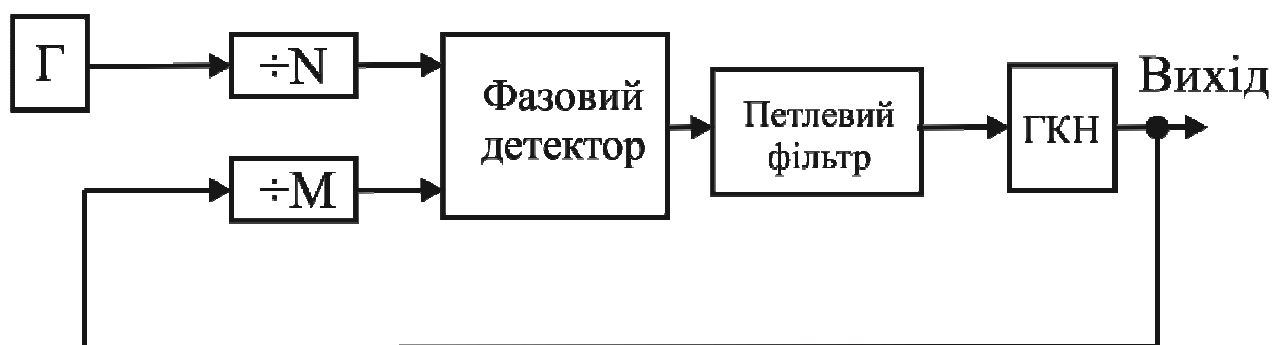


Рис 1.4. Структурна схема ФАПЧ синтезатора частоти

Структури спектрів коливань опорної частоти  $f_0$  і генерованих ГКН показані на рис. 1.5. Видні наступні особливості спектра вихідного коливання ФАПЧ: в «ближній» зоні від носійної йде розширення спектральної лінії, пов'язане з наявністю шумів на частотах поблизу несучої, і обумовлене це шумами самого кільця ФАПЧ, оскільки ФАПЧ система, може лише погіршувати спектр в «ближній» зоні;

в «далекій» зоні кільце здійснює ефективну фільтрацію ПСС, але шуми визначаються в основному тільки шумами ГКН, тому що для цих шумів ланцюг зворотному зв'язку можна вважати практично розірваним.

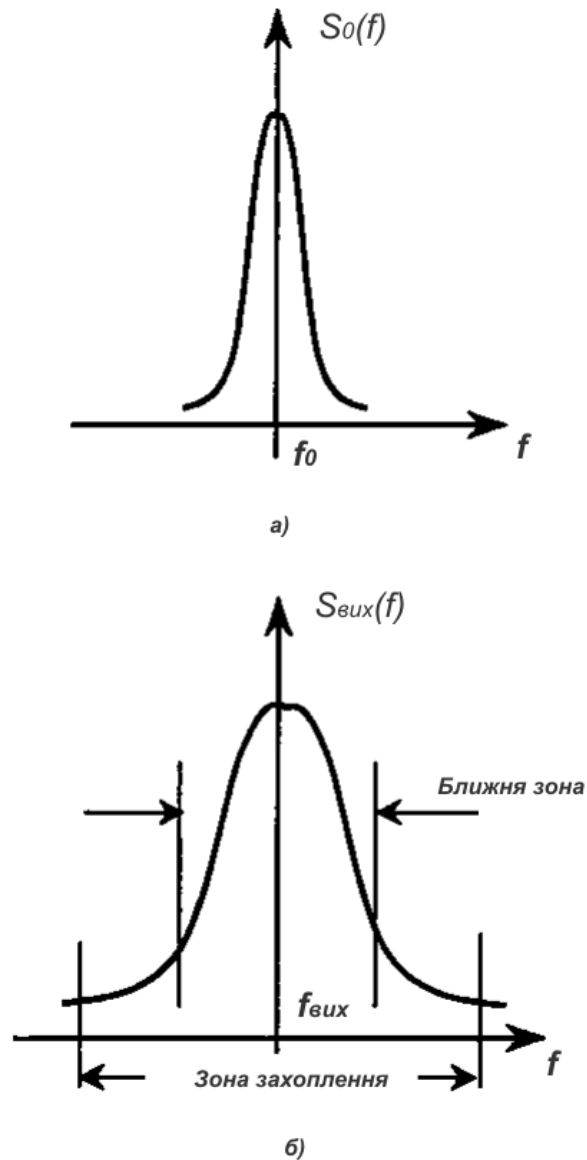


Рис 1.5. Спектри коливань: а — ОГ; б — ГКН

У разі відхилення частоти на виході ФД з'являється керуюча напруга, що впливає на керуючий елемент ГКН до зникнення відхилення. Оскільки подільники частоти мають цілочисельні коефіцієнти поділу, крок можливого синтезу визначається частотою порівняння. Частота виходу обчислюється за формулою:

$$F_{out} = F_c \times M = \left( F_{CLK} / N \right) \times M = F_{CLK} \times (N/M), \quad (1.3)$$

де  $F_{out}$  - вихідна частота;  $F_c$  - частота на якій здійснюється порівняння;  $N$  - коефіцієнт поділу для опорної частоти;  $M$  - коефіцієнт поділу для вихідної частоти.

Іншими словами, ФАПЧ-синтезатор помножує опорну частоту в  $N/M$  раз. Коефіцієнти  $N$  й  $M$  можуть задаватися мікроконтролером.

Системи непрямого методу синтезу з появою транзисторів і інтегральних схем виявили наступні переваги в порівнянні із системами прямого методу синтезу частот: малі габарити, маса й споживана потужність при низькому рівні дискретних побічних складових в «далекій» зоні. Але розкрилися й недоліки систем непрямого методу синтезу частот: низька швидкодія (як у всякої системи, що стежить за зміною параметра) і розширення спектральної лінії поблизу несучої. Виникли й специфічні проблеми, такі, як питання захвата частоти при значній різниці між порівнюваними частотами ФД. У цьому випадку пристрій керування (УК) автоматично налаштовує ГКН так, щоб забезпечити потрапляння в зону захвата частоти (рис. 1.4).

Зниження швидкодії обумовлене наявністю елемента фільтрації (ФНЧ), що володіє інерційними властивостями, і наявністю часу захвата частоти. Для поліпшення спектральної чистоти необхідно знижувати граничну частоту ФНЧ, у цьому випадку напруга фазової помилки із ФД буде краще згладжуватися. Включення ДПКД (Дільник з Перемінним Коефіцієнтом Ділення) у класичну схему ФАПЧ (рис. 1.4) привело до створення цифрового ФАПЧ (ЦФАПЧ). Природно, що це зажадало «цифровизації» інших вузлів (цифровий ФД, цифровий змішувач і т.д.).

Поява цифрових інтегральних мікросхем сприяло підвищенню надійності, стабільності й точності параметрів СЧ, забезпечило сумісність із взаємодіючими цифровими підсистемами за рівнем сигналів. Реалізація надалі окремих вузлів

ФАПЧ у вигляді великої інтегральної схеми (БІС) забезпечила ще більше поліпшення характеристик і параметрів синтезаторів [25, 26], хоча виникли проблеми, характерні для пристроїв цифрової обробки сигналів: шуми квантування, помилки округлення, переповнення і т.д.

### 1.1.2 Аналоговий синтезатор прямого синтезу частоти

Під аналоговими синтезаторами частот (АСЧ) будемо розуміти надалі аналогові пристрої, що перетворюють коливання ОГ з фіксованою частотою  $f_0$  у синтезовану частоту шляхом алгебраїчних операцій (додавання, віднімання, поділу й множення) над опорними частотами, що комутуються, отриманими з  $f_0$ . Узагальнена структурна схема АСЧ повністю відповідає схемі на рис. 1.6. Класифікація АСЧ здійснюється по топологічній будові блоку синтезу частот (БСЧ) і використовуваній елементній базі (фільтруючим елементам). Найбільше широко використовується структура БСЧ у вигляді  $n$  послідовно з'єднаних секцій (рис. 1.6),  $(i+1)$ -я секція здійснює вихід (транспонування) у заданий діапазон частот. Відзначимо ряд особливостей основних параметрів СЧ, стосовно до АСЧ.

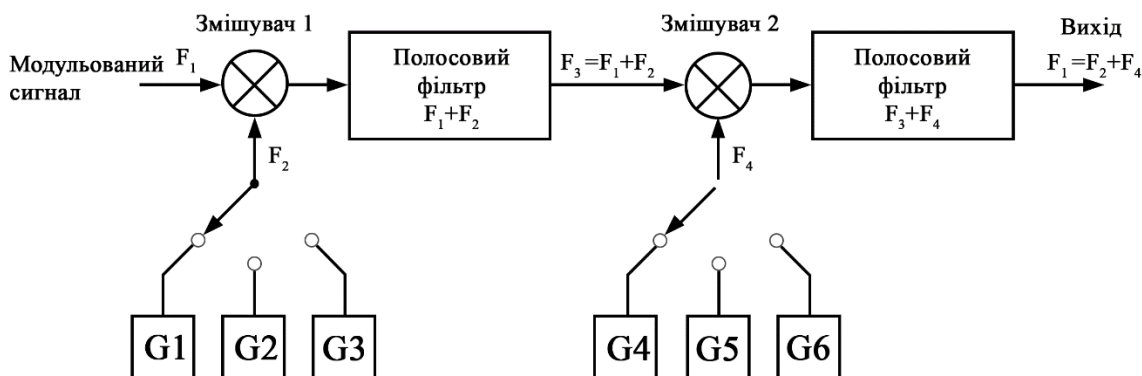


Рис 1.6 Структурна схема прямого аналогового синтезатора DAS [15]

Максимальна синтезована частота АСЧ  $f_{c \max}$  має практичне обмеження тільки з погляду якості синтезованого коливання. При цьому треба враховувати, що одержання прийнятних спектральних характеристик АСЧ, можливо при

невеликому відносному коефіцієнті перекриття діапазону синтезованих частот, який для більшості схем становить величину не більш 10%. Тому отримання великої, наприклад, октавної перебудови (у два рази) викликає іноді значне ускладнення АСЧ за рахунок секції транспонування частот.

### 1.1.3 Цифровий синтезатор прямого синтезу

Під цифровим обчислювальним синтезатором будемо розуміти дискретний пристрій - цифровий кінцевий автомат (ЦКА), що перетворює у дискретному часі коливання ОГ з фіксованою частотою у сигнал із заданими законами зміни фази, її часових похідних (частоти, швидкості зміни частоти і т.д.) і амплітуди. Узагальнена структурна схема ЦОС показана на рис. 1.7. Відзначимо, що з ОГ іде послідовність дворівневих імпульсів, одержуваних з аналогового коливання ОГ. Пристрій формування дворівневого опорного коливання передбачається включеним в ОГ.

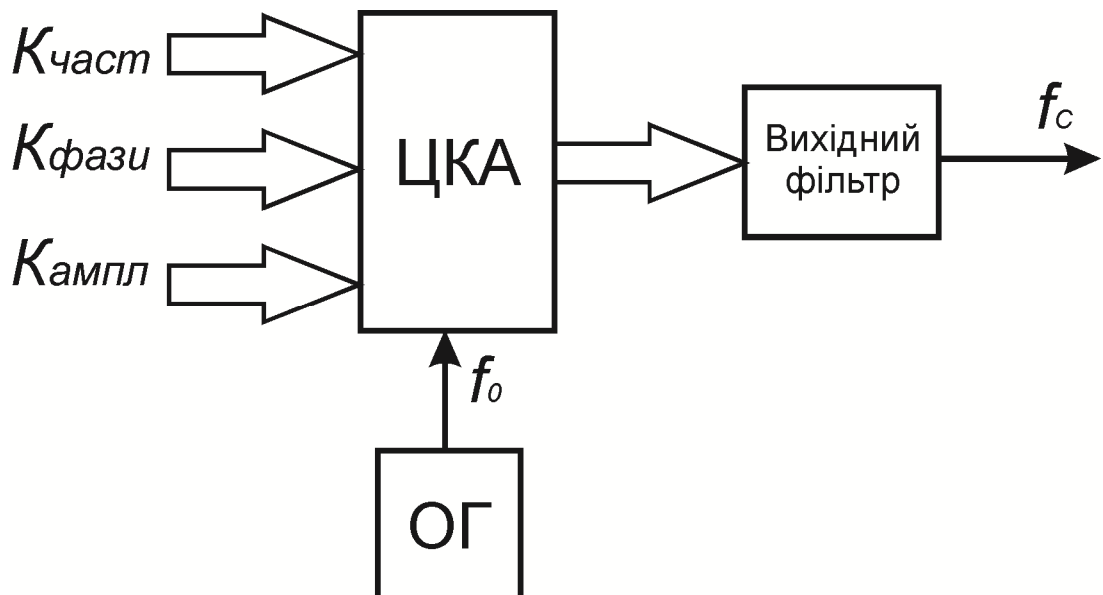


Рисунок 1.7. Узагальнена структура цифрового обчислювального синтезатора

За видом формованого коливання ЦОС підрозділяються на дві більші групи: ЦОС дворівневих сигналів (ЦОС ДС) і ЦОС багаторівневих сигналів (ЦОС БС) [66], які, у свою чергу, можна розділити на більш дрібні групи й підгрупи. Розподіл ЦОС на групи, підгрупи і т.д. досить умовно й визначається як розвитком теорії й техніки синтезу частот, так і елементною базою базою на сьогоднішній день.

Для оцінки властивостей ЦОС, як і властивостей СЧ будь-якого методу синтезу, використовують основні параметри, наведені в розділі. 1.1. Однак термінології, застосовуваної в техніку цифрового обчислювального методу синтезу частот і сигналів, властивий ряд особливостей, які необхідно відзначити.

Максимальна синтезована частота ЦОС  $f_{cmax}$  обмежена зверху опорною (тактовою) частотою, яка не може перевищувати граничної частоти перемикання цифрових мікросхем, використовуваних у ЦОС. Для відомих типів ЦОС  $f_{cmax} < (0,1 \dots 0,25) f_{опор}$  й знижується в міру підвищення вимоги до якості синтезованого сигналу.

Діапазон синтезованих частот ЦОС визначається максимальною синтезованою частотою  $f_{cmax}$  і можливостями фільтрації корисної спектральної складовій. При цьому враховуються: складність вихідного фільтра (ВФ), тривалість перехідних процесів у ЦОС, частотні й фазові викривлення. Відповідно до цього верхня частота  $f_{cmax}$  у широкосмугових ЦОС БС звичайно обмежується значенням  $f_{опор} / 4$ . У ЦОС ДС діапазон синтезованих частот не перевищує  $(0,25 \dots 0,5) f_{опор}$

Таким чином, завдання підвищення максимальної частоти ЦОС нерозривно пов'язана із завданням підвищення його тактової частоти, тобто підвищенням швидкодії. При цьому відзначимо, що способи, використовувані для розв'язку даного завдання, не повинні приводити до погіршення якості синтезованих ЦОС коливань.

Крок сітки частот  $\Delta f_c$  у більшості ЦОС постійний по діапазону й визначається розрядністю й основою використовуваної системи числення (звичайно двійкова або десяткова).

Спектральні характеристики ЦОС. У техніці цифрового обчислювального синтезу гармонійними прийнято називати корисну складову і її гармоніки; інші компоненти спектра вважаються негармонійними, або побічними.

Спектр вихідного сигналу ЦОС у силу кінцевої розрядності й періодичності роботи ЦОС має лінійчатий характер. Для більшості ЦОС мінімальна відстань між ПСС дорівнює кроку сітки частот  $\Delta f_c$ ,

Для сучасних ЦОС рівень ПСС становить 55...60 дБ щодо несучої, що значно гірше, чим для АСЧ. Граничні значення ПСС для сучасних технологій - не більш 80 дБ. Такий результат можна пояснити тим, що спектр цифрових сигналів багатше спектра аналогових внаслідок їхнього імпульсного характеру.

Час перемикання  $t_n$  ЦОС являє собою суму часів перемикання ЦОС і вихідного фільтру - ВФ. Час перехідних процесів, пов'язаний із ВФ, розраховується звичайним шляхом. Розрахунки часу перемикання ЦОС має свої особливості. Ця характеристика визначається як час між зміною вхідного коду установки частоти синтезованого коливання й часом, коли дана зміна позначиться на вихідному сигналі ЦОС (положенні імпульсу на виході дворівневого ЦОС або відліку фази синтезованого коливання в багаторівневому ЦОС). Час перемикання ЦОС залежить від номінального значення коду  $K$  та його збільшення при перемиканні із частоти на частоту, розряд ЦОС, а також його стану на момент перемикання.

У багаторівневому ЦОС час перемикання дорівнює часу запізнювання в проходженні команди із входу ЦОС на його вихід. У дворівневому ЦОС даний час у загальному випадку не перевищує половини періоду синтезованого сигналу, тобто залежить від значення синтезованої частоти.

Цифрова техніка відкрила можливість здійснити операцію прямого синтезу по-новому.

Основний принцип побудови ЦВС ДС полягає в зменшенні числа імпульсів у високостабільному за частотою (або періоду) проходження опорному імпульсному потоці. При цьому вважається, що по стабільності синтезована послідовність не гірше опорної. Гарантією цього є кодовий принцип скорочення числа імпульсів.

Зложилися два підходи при описі основних принципів функціонування ЦОС ДС. Обое засновані на аналогіях.

Перший підхід [46], більш розповсюджений, трактує операцію синтезу як перетворення частоти, тобто алгебраїчне підсумовування декількох імпульсних послідовностей. При цьому, на відміну від загальновідомих реалізацій; незалежного гетеродину не існує, інакше синтез втратив б одне з найголовніших якостей - когерентність. Тут частота гетеродину, вірніше її аналог, формується з опорної послідовності, а принцип формування є цифровим.

Розглянемо дворівневі цифрові обчислювальні синтезатори на основі накопичувача коду. Цифровий НК (накопичувач коду) є вдосконаленим лічильником, що робить накопичення (рахунок) не одиничних імпульсів у вхідній послідовності, а позицій у сукупності багатопозиційних кодових посилок (рис. 1.8).

«Класичний» НК (цифровий інтегратор) [2, 24] являє собою (рис. 1.8, а) з'єднані оберненим зворотнім зв'язком реєстри ( $R_1$ ) і суматор ( $\Sigma$ ), на вхід якого надходить вирахована сума (а саме: цифрове значення коду фази потрібної частоти), що записується у реєстр в попередній момент часу (тактовий цикл), а на вхід  $V$  подається код, що накопичується  $K$ .

Внаслідок дискретного характеру накопичення коду моменти появи імпульсів переповнення НК у загальному випадку зміщені щодо положення імпульсів ідеальної вихідної послідовності (рис. 1.8, б) на час  $\Delta t < 0,5T_0$ .

Нерівномірність потоку імпульсів, як буде показано надалі, при використанні НК у якості ЦОС ДС обумовлює наявність ПСС у спектрі вихідного сигналу. Кожна з посилок відповідає вхідному імпульсу, а число позицій у ній визначає номінал синтезованої частоти. Друга особливість НК - збереження й облік у кожному наступному циклі залишку від попереднього циклу.

У цифровому синтезі НК виконує операцію нецілочисельного поділу частоти.

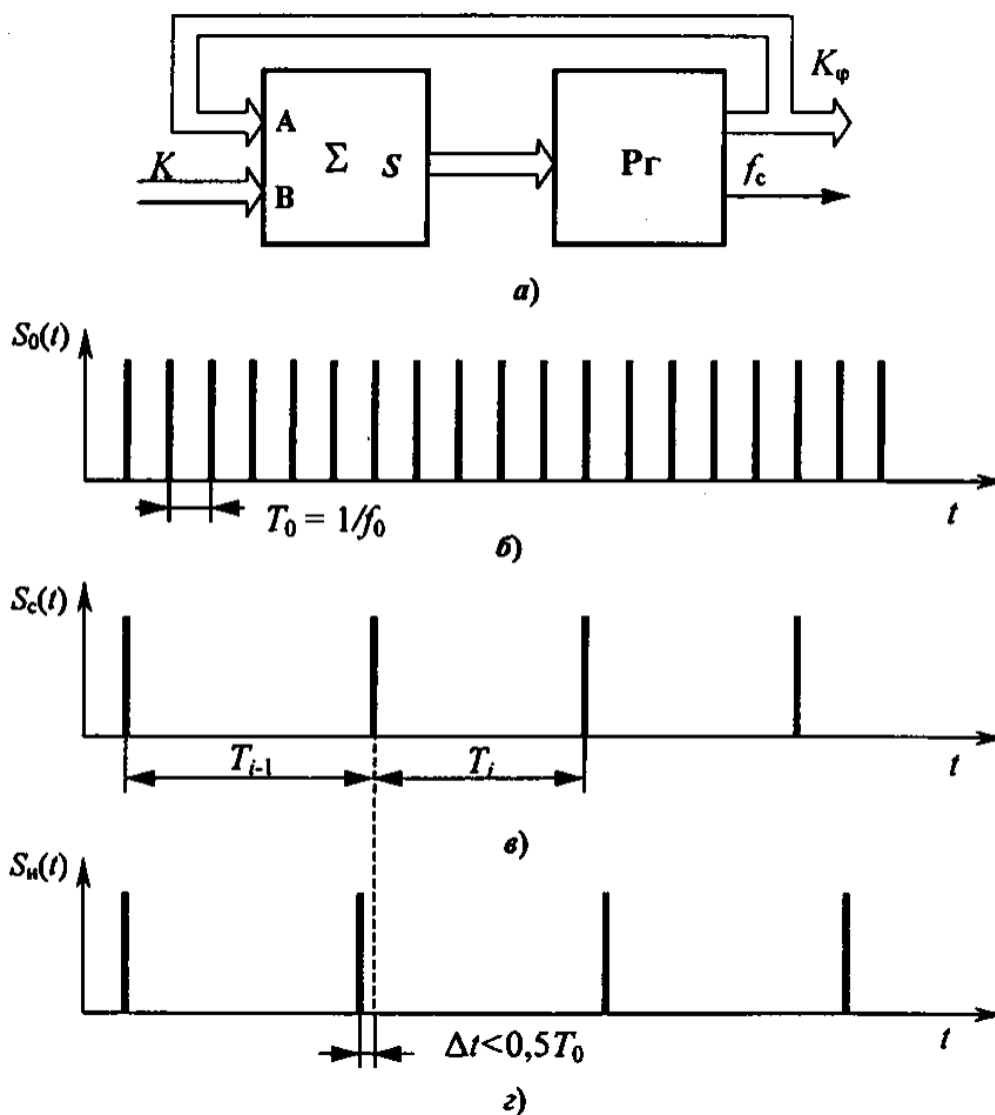


Рисунок 1.8. Структурна схема «класичного» накопичувача кодів принцип його роботи (а): б - тактовий сигнал; в - вихідний сигнал; г - ідеальний сигнал із частотою заданою параметром [66]

Накопичувач коду має вхід керування й вхід опорної частоти. По входу керування встановлюється код  $K_0$ , що представляє собою число, умовно кажучи - номер синтезованої частоти. На вхід опорної частоти надходить імпульсна послідовність із ОГ. Кожний опорний імпульс дає дозвіл на введення й запам'ятовування, тобто рахунок чергової кодової послілки. Цей процес циклічний, і тривалість циклу обмежується ємністю (модулем) накопичувача. Ємність звичайно рівна цілочисельному ступеню 2, хоча може використовуватися й інша основа, наприклад 10.

У кожному циклі роботи, що закінчується переповненням НК і видачею на вихід імпульсу синтезованої послідовності, лічильник НК накопичує кодові послілки, що були в даному циклі.

Прямий цифровий синтезатор (DDS) багаторівневих сигналів показаний у спрощеній формі на рисунку 1.9.

В основному DDS складається з наступних основних блоків: фазовий акумулятор (ФА), фазоамплітудний перетворювач (ПЗП), цифровий аналоговий перетворювач (ЦАП) та фільтр низьких частот (ФНЧ). Фазовий акумулятор складається з  $j$ -бітного повного суматора та  $j$ -бітного фазового регістру, який зберігає код збільшення фази [9]. На кожному тактовому імпульсі ці дані додаються до даних, що раніше зберігалися у фазовому регістрі. Код збільшення фази це є крок фазового кута, який додається до попереднього значення в кожному періоді  $1/f_{clk}$  секунд для отримання лінійно зростаючого цифрового значення. Значення фази створюється за допомогою властивості переповнення  $2^j$   $j$ -бітного фазового акумулятора. Швидкість переповнення задає вихідну частоту :

$$F_{out} = \Delta P f_{clk} / 2^j \text{ для всіх } F_{out} \leq f_{clk} / 2, \quad (1.4)$$

де  $F_{out}$  - вихідна частота прямого цифрового синтезатора частоти,  $\Delta P$  - це код приросту фази який інколи називається словом керування частотою (FCW) , а

також кодом налаштування;  $j$  - кількість бітів у фазовому акумуляторі. Частотний діапазон визначається шляхом встановлення  $\Delta P = 1$ . Таким чином, виходить що частотний діапазон буде:

$$F_{out} = f_{clk} / 2^j . \quad (1.5)$$

Постійний запам'ятовуючий пристрій (ПЗП), що використовується в фазоамплітудному перетворювачі для зберігання відліків гармонійної функції.

Вихід фазового акумулятора подається на ПЗП, який задає фазову адресу відповідного відліку. Постійний запам'ятовуючий пристрій перетворює цифрове значення цієї адреси на відповідне значення гармонійної функції. Для ідеальному випадку без врахування фазового та амплітудного квантування вихідна послідовність таблиці визначається виразом:

$$\sin\left(2\pi P(n) / 2^j\right), \quad (1.6)$$

де  $P(n)$  - це значення  $j$ -бітового регістру фази в  $n$ -му часовому періоді.

Вихід ПЗП подається на цифро-аналоговий перетворювач (ЦАП), який перетворює цифровий сигнал на аналоговий сигнал гармонійної форми. Для отримання гармонійної форми з фіксованою частотою, до фазового акумулятора з кожним тактовим циклом додають постійне значення (код налаштування).

Вихід ЦАП містить високочастотні складові, які можуть погіршити чистоту спектру та точність синтезу сигналу.

Тому швидкість, порядок фільтра відіграють ключову роль в усуненні цих високочастотних компонентів для отримання чистого гармонійного сигналу.

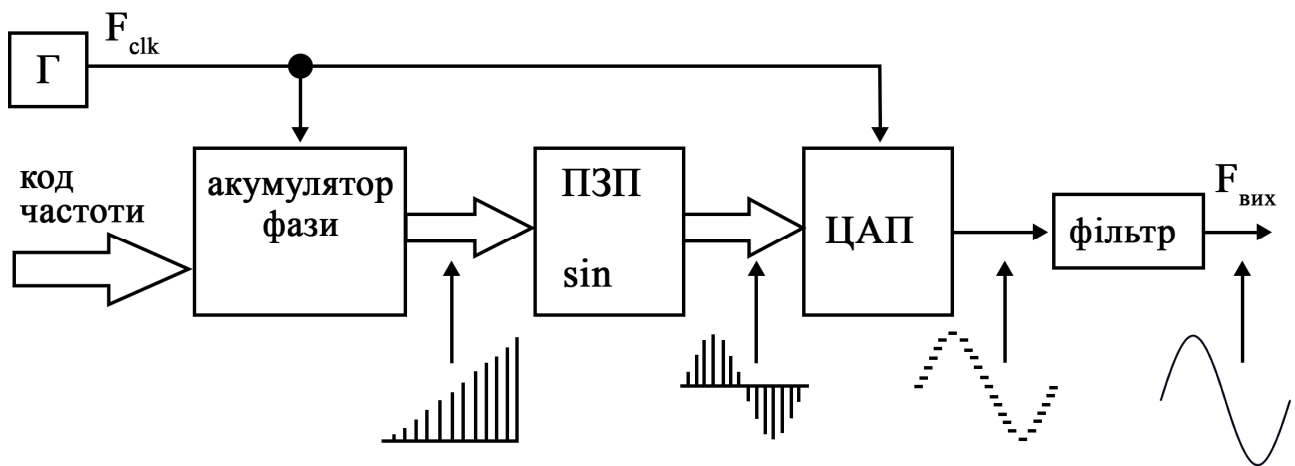


Рис 1.9 Структурна схема та форми сигналів DDS синтезатора [43]

Розглянемо принцип роботи DDS представлено на рис.1.9 . Система DDS побудована на фазовому суматор, який складається з цифрового суматора і регістру, увімкнених у ланцюг зворотного зв'язку. У регістрі зберігається поточний фазовий кут синтезованого сигналу. Для кожного такту фазовий суматор додає подається на вхід код частоти через коло зворотнього зв'язку і регістр фази, при цьому працюючи як двійковий лічильник. Цифровий код частоти, довжина якого змінюється в певному діапазоні, фактично являє собою значення вихідної частоти. Поточне значення лічильника відповідає певному фазовому куту синтезованого сигналу. Фазовий акумулятор також можна розглянути у вигляді кола фазового кута, що розділено на  $N$  однакових частин. На колі фазового кута також знаходиться вектор, що обертається на задане число точок або кутових одиниць за кожен такт опорного сигналу. Вихідна частота змінюється зі зміною коду вхідної частоти, який також можна розглядати як величину кроку синтезу.

У більшості сучасних DDS використовується висока розрядність цифро-аналогового перетворення, що дорівнює 8-14 розрядів. Що забезпечує рівень гармонік вищого порядку у синтезованому сигналі порядку  $- (20 \dots 15 \text{ дБ})$ . Також понижаються рівні дискретних складових спектру біля опорної частоти, що є

характерним для дробового значення коду фази. Розглянемо способи вирішення цієї проблеми. Цілком очевидно, що зі зменшенням розрядності ЦАП фазові шуми синтезатора значно зростають. Тому застосовувати ЦАП з малою розрядністю не рекомендується, незважаючи при цьому на зростання їх швидкодії. Для усунення побічних складових на виході DDS використовується ФНЧ. В ідеалі ФНЧ повинен мати одиничний коефіцієнт передачі на частотах від 0 до частоти Найквіста, і нульовий коефіцієнт передачі на інших частотах. Однак реалізувати такий фільтр на практиці неможливо через кінцевого спаду АЧХ фільтра. Найбільш часто використовуються фільтри двох типів: Чебишева і гаусовського типу. Фільтри гаусовського типу мають невисоку крутизну спаду АЧХ, проте групова затримка слабо залежить від частоти. Вони застосовуються в тих випадках, коли потрібно працювати з широкосмуговими сигналами. В інших випадках, як вихідний фільтр DDS більше підходять фільтри сімейства Чебишева. Деякого зменшення рівня шумів квантування в робочій смузі частот можна домогтися використанням ефекту передискретизації, коли тактова частота збільшується в рази у порівнянні з подвоєною частотою Найквіста. Суть цього ефекту полягає в тому, що зі збільшенням частоти дискретизації енергія шумів квантування, залежна від розрядності ЦАП, що знаходяться в робочій смузі «розтікається» на велику довжину по осі частот. Оскільки енергія шуму і в тому і в іншому випадку залишається постійною значить, амплітуда шумів при передискретизації стає менше, а тому і ставлення сигнал/шум в цьому випадку збільшується. Ще одним способом збільшення спектральної чистоти сигналу є застосування вузькосмугової адаптивної фільтрації. Така фільтрація може бути забезпечена за допомогою вузькосмугової системи ФАПЧ. З наведеного аналізу стає зрозуміло, що досягти ефективного зниження рівня шумів DDS необхідно застосовувати комбінації методів для досягнення низьких рівнів шумів синтезаторів. Отже в роботі розглянемо комбінацію методів CORDIC [1] та інтерполяцію рядами Тейлора [36].

### Висновки до першого розділу.

1. На основі проведеного огляду існуючих синтезаторів частот встановлено, що синтезаторів частоти мають як позитивні якості так і деякі принципові обмеження, що не дозволяють використовувати синтезатори для високошвидкісного синтезу високих частот із високими параметрами чистоти вихідного спектру.
2. Проаналізовано складові частини (функціональні та структурні блоки) сучасних синтезаторів частот, та показано їх «вузькі місця».
3. Проаналізовано застосування DDS синтезаторів у телекомунікаційних та радіосистемах та розглянуто шляхи підвищення швидкодії таких синтезаторів, та вказані шляхи підвищення їх якісних параметрів.
4. Проаналізовано способи корекції ПСС у прямих цифрових синтезаторах частоти і встановлено їх обмеження, що полягають у потребі мати надзвичайно великий високошвидкісний ПЗП для зберігання відліків синтезованих сигналів. Що входить в протиріччя з вимогою мікромініатюризації таких синтезаторів
5. На основі проведеного аналізу пропонується комбінований метод синтезу гармонійних сигналів, який полягає у об'єднанні блоків перетворювачі фази та амплітуди шляхом комбінування двох методів обрахунку гармонійних відліків: методу Тейлора [36] та методу CORDIC [1].

## РОЗДІЛ 2

### ОБЧИСЛЮВАЛЬНИЙ МЕТОД ФОРМУВАННЯ ОПОРНОГО СИГНАЛУ МЕТОДОМ CORDIC У DDS СИНТЕЗАТОРАХ

#### 2.1 Теоретичні засади методу CORDIC

CORDIC - це аббревіатура, придумана Джеком Е. Волдером для опису алгоритму цифрового комп'ютерного обертання координат, який він розробив у 1959 році [1]. У той час він використовувався для навігаційної системи в реальному часі і був додатково розширений Волдером у 1971 році [2]. Він використовується для швидкого обчислення елементарних функцій, таких як множення, ділення, тригонометричні функції, логарифмічна різні перетворення, як перетворення прямокутної в полярну координату, і навпаки. Хоча CORDIC може бути не найшвидшою технікою виконання цих операцій, вона приваблива через простоту її апаратної реалізації, оскільки той самий ітераційний алгоритм може бути використаний для всіх цих додатків за допомогою основних операцій з додаванням зсувів. Алгоритм CORDIC може застосовуватися у двох режимах (режими обертання і векторизації) та трьох типах (лінійний, круговий і гіперболічний типи). Алгоритм є дуже привабливим для апаратної реалізації, оскільки він використовує лише елементарні операції зсуву та додавання для здійснення обертання вектора. Для цього потрібні лише 2 зсуви та 3 суматори, тому його розсіювання потужності дуже мале, а також він є дуже компактним. Він часто використовується в масиві обробних елементів на чіпах дуже великої степені інтеграції [3]. Алгоритм Волдера отриманий із загальних рівнянь обертання вектора.

Обертання заданого вектора реалізується за допомогою послідовності обертів з фіксованими кутами, що призводить до загального обертання через заданий кут або призводить до остаточного кутового аргументу нуля. Розглянемо суть цього алгоритму. Наприклад, нам необхідно повернути якийсь вектор (рис.

2.1) з координатами  $(x_0, y_0)$  на кут  $\varphi$ , тобто потрібно обчислити його нові координати.

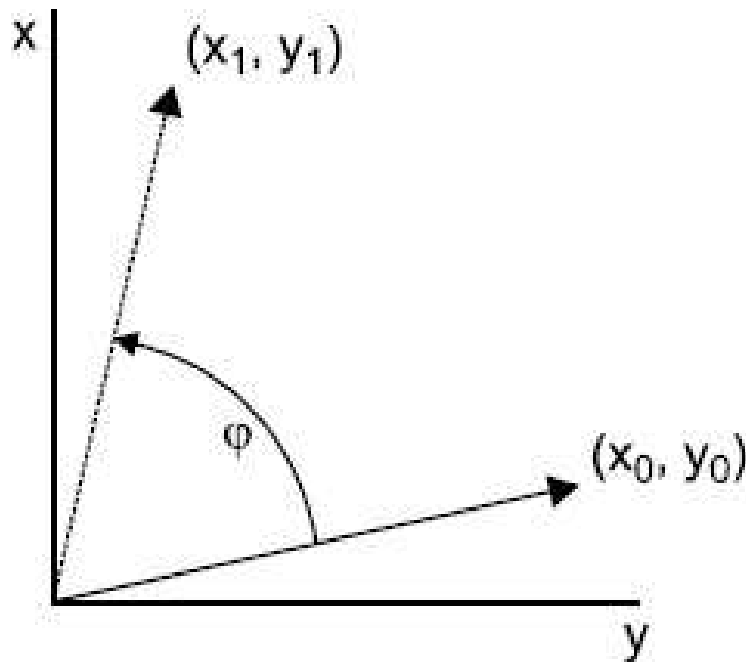


Рисунок 2.1 Поворот вектору за методом CORDIC

Координати  $x_1$  і  $y_1$  обчислюються по формулах:

$$x_1 = x_0 \times \cos(\varphi) - y_0 \times \sin(\varphi) \quad (2.1)$$

$$y_1 = x_0 \times \sin(\varphi) + y_0 \times \cos(\varphi)$$

Проробивши найпростіші тригонометричні перетворення, ці формули можна переписати у вигляді:

$$x_1 = \cos(\varphi) \times (x_0 - y_0 \tan(\varphi)), \quad (2.2)$$

$$y_1 = \cos(\varphi) \times (y_0 - x_0 \tan(\varphi)).$$

Якщо вибрати такий кут повороту, що  $\tan(\varphi) = \pm 2^{-i}$ , де  $i$  — ціле число, то множення значень  $x_0$  і  $y_0$  на  $\tan(\varphi)$  перетворюється в просту операцію зсуву

значень  $x_0$  і  $y_0$  на  $i$  розрядів (якщо представити їх у двійковій численні) вправо. Якщо якийсь довільний кут представити у вигляді суми кутів:

$$\varphi_i = \pm a \tan(2^{-i}), \text{ де } i = 0, 1, 2, \dots \quad (2.3)$$

де операція повороту вектора буде складатися з послідовних елементарних поворотів. Також необхідно відзначити, що напрямок повороту не впливає на множник  $\cos(\varphi)$ , тому що функція  $\cos$  — парна. У формулах  $\cos(\varphi)$  можна представити як  $\cos(a \tan(2^{-i}))$ . Тому що  $i = 0, 1, 2, \dots$ , то дана функція є збіжною, результат звичайно позначається як  $K_i$ , рівний  $\approx 0,607$  і називається коефіцієнтом деформації. Виходить, крім операцій «зсуву» і «підсумовування/віднімання» векторів, необхідно отримані координати помножити на цей коефіцієнт деформації. Точна залежність коефіцієнту затухання від кількості кроків ітерацій визначається із співвідношення

$$G_n = \prod_{i=0}^{n-1} \sqrt{1 + 2^{-2i}}. \quad (2.4)$$

Загальне затухання значення у алгоритмі CORDIC наближається до 1.647, коли кількість кроків ітерації прямує до нескінченності [52].

Алгоритм CORDIC може працювати в двох режимах. Перший виконує обертання вхідного вектора на певний кут, що надається як аргумент функції. Інший режим працює так: здійснюється обертання вхідного вектора до того часу коли проекції на вісі I (вісь - x) та Q (вісь - y) не співпадуть з необхідними значеннями шуканого вектора. Алгоритм працює наступним чином: обчислювальний блок активується вхідним словом необхідного кута повороту. Рішення про обертання здійснюється з ціллю зменшення різниці між поточними координатами положенням вектору та бажаними координатами вектору положенням вектору. Рішення про кожну ітерацію таким чином приймається на основі знаку залишкового кута після кожного кроку. Рівняння алгоритму CORDIC в режимі обертання вектору визначаються:

$$I_{i+1} = I_i + Q_i d_i 2^{-i},$$

$$Q_{i+1} = Q_i - I_i d_i 2^{-i}, \quad (2.5)$$

$$z_{i+1} = z_i - d_i \tan^{-1}(2^{-i}),$$

де  $d_i = -1$ , за умови  $z_i < 0$  і  $+1$  в іншому разі, так щоб  $z$  прямувало до формулам операції можна описати наступними формулами, після  $n$  ітерацій

$$I_n = G_n [I_0 \cos(A) + Q_0 \sin(A)],$$

$$Q_n = G_n [Q_0 \cos(A) - I_0 \sin(A)], \text{ де}$$

$$G_n = \prod_{i=0}^{n-1} \sqrt{1 + 2^{-2i}}, \text{ і} \quad (2.6)$$

$$A = \text{Ang} - z_n,$$

де  $A$  це є кут обертання

$$A = \sum_{i=0}^{n-1} d_i \tan^{-1}(2^{-i}). \quad (2.7)$$

Метод CORDIC є обмеженим у діапазоні кутів обертання  $[-\pi/2, \pi/2]$ , тому що використовується  $2^0$  у першій ітерації. Для формування більшого кута за  $\pi/2$ , необхідно виконати обертання вектора попередньо.

Під час роботи за методом CORDIC виникають похибки квантування, які можуть бути описані наступним чином:

1. Характеристики сигналу помилки описуються стаціонарним випадковим процесом;
2. Сигнал помилки не є корельованим із сигналом, що квантується;
3. Помилка квантування має характеристики білого шуму;
4. Розподіл ймовірностей помилок відліків має таку саму залежність як і розподіл помилки квантування.

У методі CORDIC великого значення набуває похибка апроксимації сигналу. Запишемо рівняння (2.6) так:

$$v_{i+1} = p_i \cdot v_i, \quad (2.8)$$

де  $v_i = [I_i Q_i]^T$  обертання вектору на  $i$  – ітерації, та

$$p_i = \begin{bmatrix} 1 & d_i 2^{-i} \\ -d_i 2^{-i} & 1 \end{bmatrix} = \sqrt{1 + 2^{-2i}} \begin{bmatrix} \cos a_i & d_i \sin a_i \\ -d_i \sin a_i & \cos a_i \end{bmatrix}, \quad (2.9)$$

матриця обертання ненормалізована. А амплітуда базового кута обертання на  $i$  – ітерації буде:

$$a_i = \tan^{-1}(2^{-i}).$$

Кут обертання  $A$  формується з обмеженої лінійної комбінації  $n$  елементарних кутів  $a_i$  (де  $n$  кількість ітерацій), наступним чином:

$$Ang = \sum_{i=0}^{n-1} d_i a_i + z_n = A + z_n, \quad (2.10)$$

де  $z_n$  - помилка кута квантування сигналу. Помилка обчислення  $v_n$ , що виникає внаслідок величини  $z_n$ , назвемо помилкою апроксимації. Для її визначення мають бути виконані наступні умови:

$$|A| \leq \sum_{i=0}^{n-1} a_i \equiv A_{\max}. \quad (2.11)$$

Умовою два є те, що помилка апроксимації кута обертання  $A$  обмежено найменшим базовим кутом обертання  $a_{n-1}$ , так що

$$|z_n| \leq a_{n-1}. \quad (2.12)$$

Щоб відповідати умовам вище (2.11,2.12), елементарна послідовність кутів має бути обрана так:

$$a_i - \sum_{j=i+1}^{n-1} a_j \leq a_{n-1}. \quad (2.13)$$

З (2.13) видно, що для мінімізації помилки апроксимації, найменший елементарний кут обертання  $a_{n-1}$  має бути малим. Проте це призводить до зростання кількості операцій у методі CORDIC. А дисперсія помилок апроксимації обраховується як:

$$\delta_{\text{анп}}^2 = \frac{a_{n-1}^2}{3} = \frac{(\tan^{-1}(2^{-(n-1)}))^2}{3} \approx \frac{2^{-2(n-1)}}{3}. \quad (2.14)$$

Дисперсія помилки методу CORDIC апроксимації представлення вектора:

$$\delta_{apr}^2 = G_n^2 \frac{a_{n-1}^2}{3} \|V_0\|^2 = G_n^2 \frac{a_{n-1}^2}{3} 2\delta^2, \quad (2.15)$$

де  $\delta^2$  це дисперсія  $I_0$  і  $Q_0$ , і з формули (2.6) обрахуємо -  $G_n$ . За формулами (2.14,2.15) можна вибрати оптимальну кількість ітерацій.

В методі CORDIC є ще одна помилка – що має назву помилки округлення функції арктангенс. Розглянемо її докладно. Похибка апроксимації функції арктангенс є безсистемною і некорельованою з розподілом у кожній ітерації

$$-a_{n-1} \leq z_n \leq a_{n-1}. \quad (2.16)$$

А процес квантування описується так:

$$e_i = a_i - Q[a_i], \quad (2.17)$$

де  $Q[\cdot]$  - оператор квантування, параметр округлення, а параметр:

$$-\frac{2\pi}{2^{ba+1}} \leq e_i \leq \frac{2\pi}{2^{ba+1}}, \quad (2.18)$$

фіксованого кута з  $ba$  – біт, кількість біт як правило вища ніж кількість кроків обчислень –  $n$ . Дисперсія округлення арктангенсу може бути обчислена:

$$\delta_z^2 = \frac{\pi^2 2^{-2ba}}{3}. \quad (2.19)$$

Помилка заокруглення кута можна визначити через дисперсію:

$$\delta_{ze}^2 = \sum_{i=0}^{n-1} \delta_z^2(i) = (n-2)\delta_z^2. \quad (2.20)$$

Отже повна дисперсія процесу апроксимації та округлення буде обраховано:

$$\delta_{zag1}^2 = G_n^2 (\delta_{apr}^2 + (n-2)\delta_z^2) 2\delta^2. \quad (2.21)$$

Слідуючим джерелом похибки є похибка заокруглення значень  $I_n$  та  $Q_n$ . Похибка їх квантування  $v_i = [I_i Q_i]^T$  дорівнює

$$e_i = \begin{bmatrix} I_i \\ Q_i \end{bmatrix} - \begin{bmatrix} Q[I_i] \\ Q[Q_i] \end{bmatrix}, \quad (2.22)$$

де  $e_i = [e_i^I e_i^Q]^T$  вектор помилки в процесі ротації вектора. Якщо використовується арифметика із фіксованою точкою, то ця помилка заокруглення буде лежати в межах

$$|e_i^I| \leq \frac{2^{-bb}}{2}, \quad |e_i^Q| \leq \frac{2^{-bb}}{2}, \quad (2.23)$$

де  $bb$  кількість бітів в дробовій частині. Дисперсія такої помилки обчислюється як:

$$\delta_I^2 = \delta_Q^2 = \frac{2^{-2bb}}{12}. \quad (2.24)$$

Помилка заокруглення складових  $I_0$  та  $Q_0$  визначимо через її дисперсію:

$$\delta_{IQ}^2 = \delta_I^2 + \delta_Q^2 = \frac{2^{-2bb}}{6}. \quad (2.25)$$

На кожному кроці методу CORDIC, похибки заокруглення складаються з двох компонентів: помилки округлення попереднього кроку ітерації і похибки

заокруглення, що виникає саме в цьому кроці. Отже дисперсія похибок заокруглення складових вектора  $I_0$  та  $Q_0$  вихідного вектору CORDIC методу у DDS визначається так:

$$\delta_{zag1}^2 = \delta_{IQ}^2 \left\{ 1 + \sum_{j=0}^{n-1} \left\| \prod_{i=j}^{n-1} K_i^2 \right\| \right\}, \quad (2.26)$$

де  $K_i^2$  це є  $(1 + 2^{-2i})$ .

Отже загальна дисперсія помилки у методі CORDIC може бути визначена наступним виразом

$$\begin{aligned} \delta_{zag}^2 = \delta_{zag2}^2 + \delta_{zag1}^2 = & \left\{ 1 + \sum_{j=0}^{n-1} \left\| \prod_{i=j}^{n-1} K_i^2 \right\| \right\} \frac{2^{-2bb}}{6} + \\ & + G_n^2 \left( \frac{(a_{n-1})^2}{3} + (n-2) \frac{\pi^2 2^{-2ba}}{3} \right) 2\delta^2 \end{aligned} \quad (2.27)$$

Тут множник

$$\left\{ 1 + \sum_{j=0}^{n-1} \left\| \prod_{i=j}^{n-1} K_i^2 \right\| \right\} \epsilon \quad (2.28)$$

Наближається до 1.1792 для всіх реалістичних  $n$ . Отже вираз (2.27) спростимо до:

$$\delta_{zag}^2 \approx 1.1792n \frac{2^{-2bb}}{6} + G_n^2 \left( \frac{2^{-2(n-1)}}{3} + (n-2) \frac{\pi^2 2^{-2ba}}{3} \right) 2\delta^2. \quad (2.29)$$

В таблиці 2.1 наведені дані загальної дисперсії вихідного сигналу алгоритму CORDIC в залежності від вхідних величин  $n$ ,  $ba$  та  $bb$ . Кількість вхідних відліків 8192. Вхідні дані в моделі розподілені на інтервалі  $[-1,1]$ .

Таблиця 2.1 Загальна дисперсія параметрів вихідного сигналу методу CORDIC

n	bb	ba	$\delta_{заг1}^2$	$\delta_{заг2}^2$	$\delta_{заг}^2$ модельоване
10	15	16	2.36e-006	2.36e-006	2.38e-006
11	15	16	5.99e-007	5.99e-007	5.98e-007
12	16	17	1.46e-007	1.46e-007	1.47e-007
13	16	17	4.08e-008	4.08e-008	4.06e-008
14	17	18	1.04e-008	1.04e-008	1.03e-008

Знаючи дисперсію помилки синтезу ми можемо визначити співвідношення сигнал-шум блоку CORDIC запропонованого методу синтезу:

$$\frac{C}{Ш} = \frac{2\delta^2}{\left\{ 1 + \sum_{j=0}^{n-1} \left\| \prod_{i=j}^{n-1} K_i^2 \right\| \right\} \frac{2^{-2bb}}{6} + G_n^2 \left( \frac{(a_{n-1})^2}{3} + (n-2) \frac{\pi^2 2^{-2ba}}{3} \right) 2\delta^2}, \quad (2.30)$$

де  $\delta^2$  - дисперсія відповідних складових  $I_0$  та  $Q_0$ . Відповідно відношення сигнал – край шумів

$$\frac{C}{ГШ} = \frac{Px2\delta^2}{\left\{ 1 + \sum_{j=0}^{n-1} \left\| \prod_{i=j}^{n-1} K_i^2 \right\| \right\} \frac{2^{-2bb}}{6} + G_n^2 \left( \frac{(a_{n-1})^2}{3} + (n-2) \frac{\pi^2 2^{-2ba}}{3} \right) 2\delta^2} \frac{1}{\Delta F}, \quad (2.31)$$

де  $\Delta F$  - смуга синтезованого сигналу пертворювача CORDIC відносно

однієї другої максимальної синтезованої частоти.

Потужність вихідного сигналу такого перетворювача рівномірно розподілена в смузі сигналу. На рис.2.2 представлено спектр вихідної потужності вихідного сигналу CORDIC синтезатора, за умови  $ba$  - 16 біт,  $bb$  - 16 біт після коми в  $I$  і  $Q$ , та здійснено 11 ітераційних кроків –  $n$ .

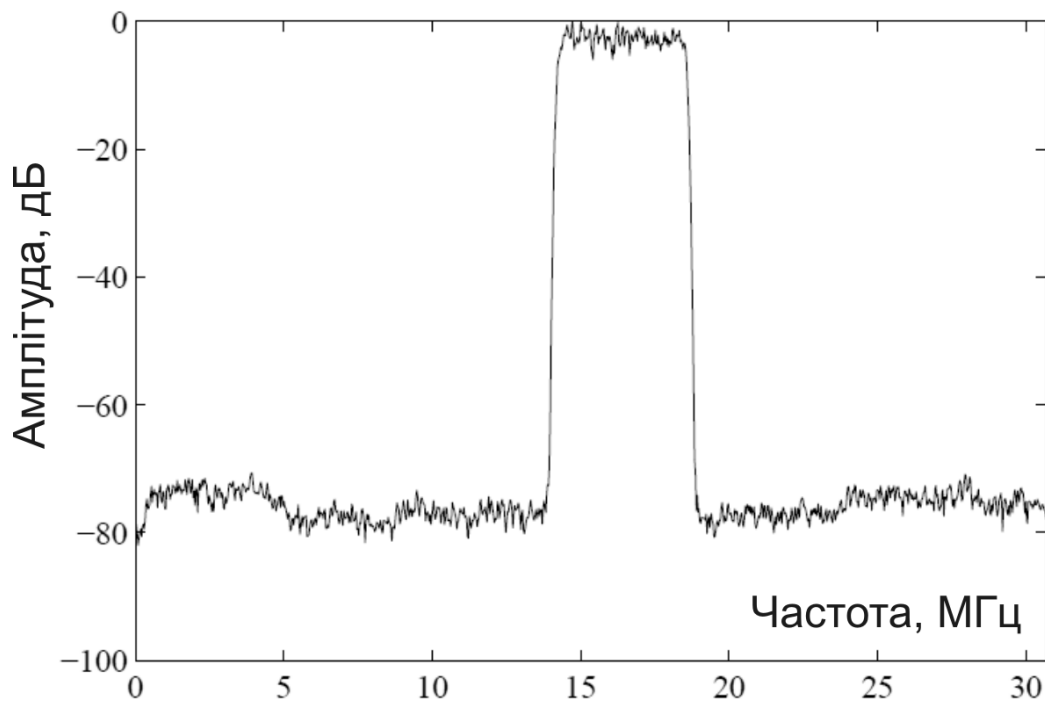


Рисунок 2.2 Синтезатор CORDIC у режимі обертання вектора. Представлено форму спектру вихідного сигналу CORDIC, моделювання у системі Scilab

Співвідношення сигнал-шум для синтезатора типу CORDIC дорівнює біля 64,89 дБ. Розрахункове відношення, що можна визначити з формули (2.30) складе 64,90 дБ. Відношення сигнал-край шумів склало відповідно -73,4 дБ. А теоретичне співвідношення, що виходить з формули (2.31) склало 73,9 дБ. Це показує, що розглянута математична модель для оцінки співвідношення сигнал-шум у цифрових обчислювальних синтезаторах за методом CORDIC є адекватною і може бути використана для проектування синтезатора сигналів високої частоти з низьким рівнем шумів.

## 2.2 Теоретичні засади комбінованого методу апроксимації рядами Тейлора та методу CORDIC

Для подолання протиріччя між необхідною розрядністю CORDIC перетворювача і швидкістю синтезу, а отже – максимальною синтезованою частотою ми пропонуємо розглянути комбінаційний метод який полягає у поєднанні методів апроксимації рядом Тейлора [7] та метод CORDIC (Coordinate Rotation Digital Computer) [1]. Обидва мають переваги так і свої недоліки. Метою дипломної роботи є створення методу, що є комбінацією двох методів синтезу, тактико-технічні характеристики якого дозволять покращити якість сигналу DDS, оптимально використає площу або кількість комірок ПЛІС, і зменшить таким чином споживану потужність синтезатора.

Розглянемо випадок коли в синтезаторі зберігається лише одна четверта значень повного періоду функції у постійному запам'ятовуючому пристрої. Структурну схему представлено на рис.2.3. Зменшення обсягу ПЗП у цьому випадку призводить до необхідності використання логіки для формування доповнення до 180 град. Два перші біта фази синтезованого сигналу використовуються для визначення сектору, а решта біт  $k - 2$  використовується для адресації значень синусоїдальної функції в цьому секторі. Перший значущий біт визначає знак результату, а наступний значущий біт визначає, чи буде амплітуда зростати чи спадати, залишається незмінним в 1-му і 3-му секторах. В 2-му та 4-му секторах біти мають доповнюватись так щоб нахил пілкоподібного сигналу був оберненим. Під час другого доповнення – змінюється знак в третьому та четвертому квадрантах.

Зменшення необхідного об'єму ПЗП для зберігання чверті періоду гармоніної досягається зберіганням в ПЗП відліків функції

$$f(P) = \sin\left(\frac{\pi P}{2}\right) - P, \quad (2.32)$$

замість функції  $\sin\left(\frac{\pi P}{2}\right)$ . Це можливо коли виконується співвідношення

$$\max \left[ \sin\left(\frac{\pi P}{2}\right) - P \right] \approx 0.21 \max \left[ \sin\left(\frac{\pi P}{2}\right) \right],$$

і таким чином можна зберегти 2 біти амплітуди у ПЗП. Це призводить до необхідності застосування ще одного суматора на виході фазового перетворювача для проведення операції  $\left[ \sin\left(\frac{\pi P}{2}\right) - P \right] + P$ .

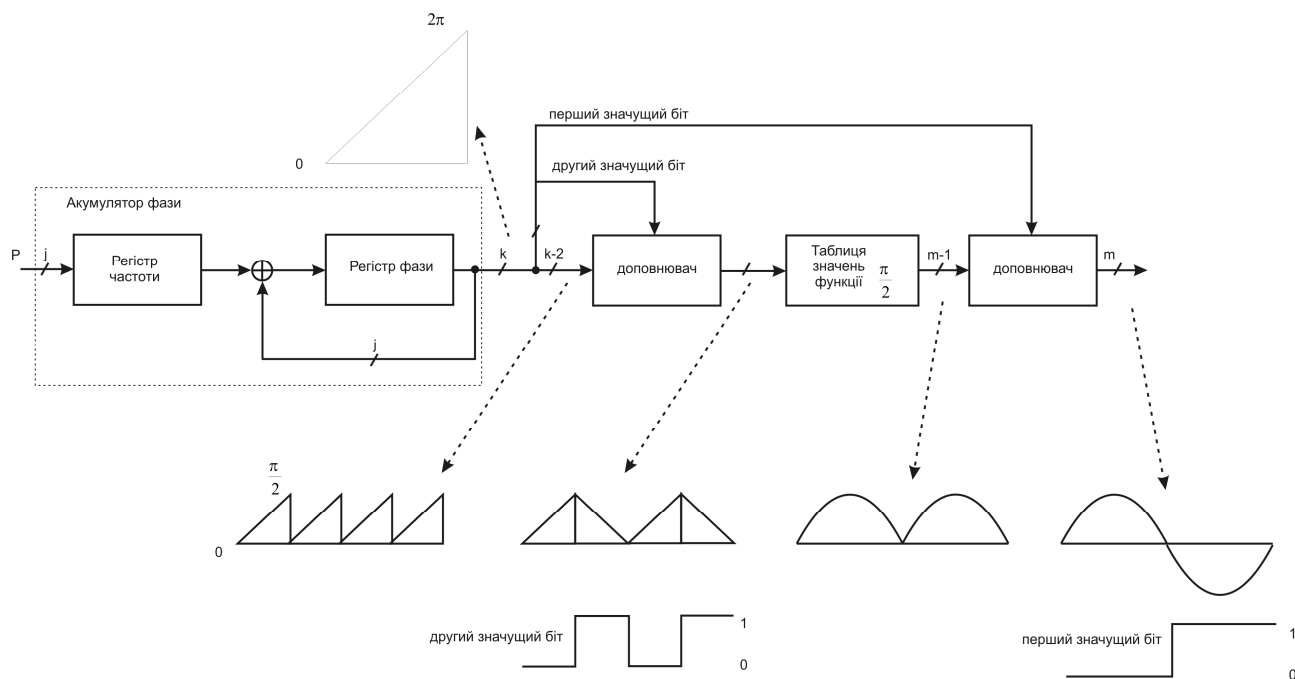


Рисунок 2.3 Структурна схема доповнювача у класичному синтезаторі DDS

Об'єм постійного запам'ятовуючого пристрою зменшується, якщо зберігається лише функція  $\sin(\pi P/2) - rP$ , де  $r$  - більше за 1. Застосування різним методів стиснення ПЗП дозволяє значно зменшити його розмір, див. таб.2.2:

**Таблиця 2.2** Коефіцієнти стисання для різних методів зберігання гармонійної функції

Метод	Запропоновано	Коеф.стис.
Сандерленд	Сандерленд [8]	51
	Есенвангер [10]	59

	Ніколас [11]	128
	Кент [12]	165

Ми ж у нашій роботі пропонуємо застосувати метод перетворення фаза-амплітуда, що полягає у розкладі гармонійної функції у ряд Тейлора. У цьому випадкові фаза  $P$  поділяється на 2 частини: головну фазову адресу “ $u$ ” та додаткову фазову адресу – “ $P-u$ ”. А розклад у ряд виконується відносно адреси -  $u$ :

$$\sin\left(\frac{\pi}{2}P\right) = \sin\left(\frac{\pi}{2}u\right) + k_1(P-u)\cos\left(\frac{\pi}{2}u\right) - \frac{k_2(P-u)^2 \sin\left(\frac{\pi}{2}u\right)}{2} + R_3, \quad (2.33)$$

де  $k_n$ - це постійна, що використовується для налаштування кожної з складових ряду. Ця постійна необхідна бо, фаза вимірюється у кутових одиницях. І кожен наступний член у рядові:

$$R_n = \frac{d^n\left(\sin\left(\frac{\pi}{2}r\right)\right)}{dr} \frac{(P-u)^n}{n!}, \text{ де } r \in [u, P]. \quad (2.34)$$

Значення функцій синус та косинус не перевищують 1-ці, отже значення точності перетворення:

$$|R_n| = \left| \frac{k_n(P-u)^n}{n!} \right| \leq \left| \frac{k_n|P-u|_{\max}^n}{n!} \right|. \quad (2.35)$$

Розклад у ряд (2.33) використовує три складові, у разі застосування вищих складових ряду їх внесок у загальну суму стає малим. З формули (2.35) визначимо точність обрахунку ряду, вона дорівнюватиме – 0,0000025.

Структурна схема перетворювача фаза-амплітуда пропонованим методом наведено на рис.2.4. На ньому сім бітів вхідного слова фази обираються як «висока» адреса фази –  $u$ , що одночасно обробляється у косинусному та синусних постфному запам'ятовуючому пристрої, після чого 1-ша складова ряду потрапляє у перший суматор, де добавляється до 2-х наступних складових. Косинусний ПЗП сформований з врахуванням коефіцієнту  $k_1$ . Вихід косинусоїдального ПЗП

перемножується з «нижньою» адресою фази, після чого додається до суматора два. 3-тя складова ряду формується в постійному запам'ятовуючому пристрої, повна адреса значення знаходиться за бітовими словами – «u» та «P-u». Результат вибірки ПЗП додається до 2-го доданку в 2-гому суматорі. Результат додавання 2-го та 3-го доданків потрапляє у сумматор один, результат з якого потрапляє у ЦАП.

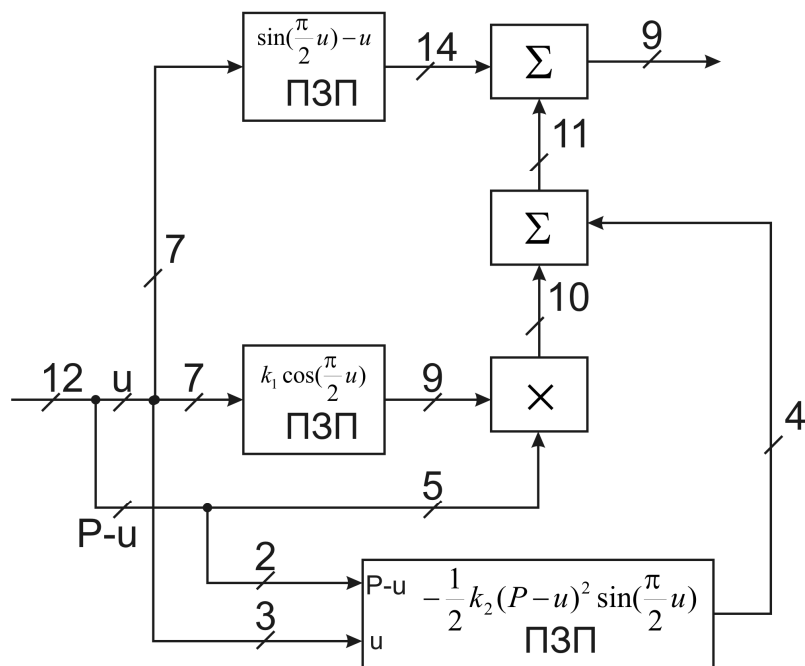


Рисунок.2.4 Метод апроксимації 1/4 гармонійної функції рядом Тейлора

Встановлено, що запропонований метод значно зменшить об'єм необхідного постійного запам'ятовуючого пристрою, проте структура пристрою перетворювача фаза-амплітуда ускладнюється, через застосування додаткових суматорів та блока множення, що врешті-решт має наслідком обмеження максимальних синтезованих частот у DDS.

## Висновки до другого розділу

1. Розглянуто метод побудови цифрових обчислювальних синтезаторів прямого синтезу на основі методу CORDIC. Розглянуто математичну модель синтезаторів вказаного типу ;

2. Розглянуто основні джерела виникнення похибок апроксимації вихідної гармонійної функції, проаналізовано похибки заокруглення функції арктангенс, похибки представлень проекцій  $I$  та  $Q$  гармонійних функцій. Розроблено математичну модель обчислення дисперсії похибки положення вектору синезованого сигналу, та на цій основі математичну модель визначення співвідношень сигнал/шум синтезованих сигналів.

3. Запропонована модель оцінки співвідношення сигнал-шум у цифрових обчислювальних синтезаторах за методом CORDIC є відповідною до практичних задач синтезу і може бути використана під час проектування синтезаторів цифрового синтезу прямого типу (DDS).

4. Було розроблено в середовищі Scilab модель цифрового обчислювального синтезатора, були проаналізовані вихідні параметри синтезованих сигналів на різних діапазонах синтезу частот. Було встановлено розрахункові параметри якісних характеристик синтезаторів частоти.

## РОЗДІЛ 3

# РОЗРОБКА КОМБІНОВАНОГО ПРЯМОГО ЦИФРОВОГО СИНТЕЗАТОРА ЧАСТОТИ НА ОСНОВІ МЕТОДУ CORDIC ТА АНАЛІЗ ПАРАМЕТРІВ ВИХІДНОГО СИГНАЛУ

### 3.1 Розробка CORDIC перетворювача на мові VHDL

Базовим методом формування гармонійного сигналу у нашому синтезаторі є метод CORDIC, за основу візьмемо програму описану у [28]. Щоб краще уявляти собі систему, а також чітко розуміти взаємодія модулів проекту синтезатора між собою, складемо структурну схему у середовищі QuartusII (рис. 3.1).

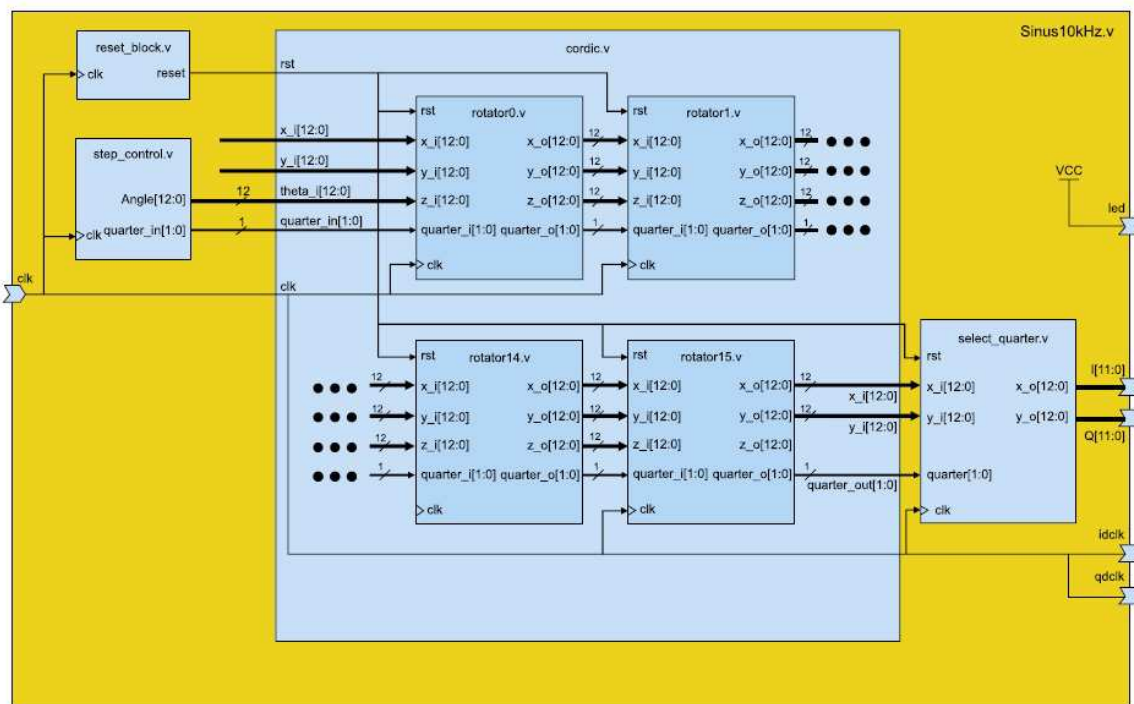


Рисунок 3.1 Структурна схема блоку CORDIC реалізованому на ПЛІС

Отже, у нашій системі синтезу методом CORDIC повинен бути один вхід — тактовий (48 МГц), два виходи даних для обох ЦАП (розрядністю 12 біт) і тактові частоти для обох ЦАП.

Щоб одержати потрібну частоту синуса на виході, необхідно на вході конвеєра CORDIC кожний такт вхідної частоти `clkf` змінювати фазу за певним алгоритмом. Цю функцію виконує модуль `shag_cont.v` — модуль керування кроком. Щоб кожний новий такт `clkf` на виході системи з'являвся новий відлік ункції синус, реалізуємо CORDIC конвеєр (послідовний ланцюжок модулів, що обертають, `rotor.v`). Модуль CORDIC обчислює лише першу чверть періоду синусоїди. Іншу частину сигналу формує модуль `sel_quat.v`.

Розглянемо ієрархію модулів проекту, який формує синус і косинус для двох 12-розрядних ЦАП.

`sin10Mhz.v` — головний модуль, або top-level модуль. Він містить у собі всі інші модулі, зв'язує їх між собою й має наступні вхідні й вихідні сигнали:

- `input clkf` — тактова частота від PLL обраної ПЛІС. У нашому проекті — 48 МГц.

- `output ledred` — вихід на світлодіод. Показує наявність живлення на ПЛІС.

- `output idclkf, qdclkf` — тактові виходи для кожного ЦАП.

- `output [11:0] I, Q` — відліки для двох ЦАП (синус і косинус відповідно), для формування квадратурного сигналу.

`shag_cont.v` — модуль, що формує кут (крок фази) для обчислення синуса й косинуса, а також чверть, у якій перебуває вихідний сигнал. Список вхідних і вихідних сигналів:

- `input clkf` — тактова частота.

- `output Ang` — крок фази.

- `output quat_isinn` — чверть.

`Cordic.v` — модуль, що формує конвеєр із блоків, що обчислюють проміжні значення синуса й косинуса (містить усі ітерації обчислень). Вхідні й вихідні сигнали блоку:

- input `clkf` — тактова частота.
  - input `rst` — апаратне скидання при включенні живлення.
  - input `teta_isin` — фаза, для якої необхідно обчислити синус і косинус.
  - input `quat_isinn` — вхідна чверть сигналу.
  - output `quat_ocosut` — вихідна чверть сигналу.
  - input `x_isin` — початкове значення синуса (дорівнює коефіцієнту деформації).
  - input `y_isin` — початкове значення косинуса (дорівнює нулю).
  - output `x_ocos` — обчислене значення синуса.
  - output `y_ocos` — обчислене значення косинуса.
  - output `teta_ocos` — залишкове значення кута (погрішність фази).
- `sel_quat.v` — модуль, що підводить обчислене значення синуса й косинуса під увесь діапазон ЦАП. Входи й виходи аналогічні розглянутим вище.
- `reset_blk.v` — організує апаратне скидання й установку всіх регістрів у початкове значення.
- `rotor.v` — модуль, що повертає вектор на заданий кут (реалізує кожну з ітерацій, розглянутих у математичній частині статті).

Тепер проаналізуємо код цих модулів.

#### Модуль методу CORDIC `sin10Mhz.v`

```
module sin10Mhz (clkf, ledred, idff,
qdff, Isin, Qcos)

parameter K_Mas= 12'h3BD
```

```

parameter F_Step = 15'c3400

parameter W_Dat = 11

parameter W_Ang = 14

input clkf // 48 МГц

output [W_Dat-1:0] Isin // відлік синуса

output [W_Dat-1:0] Qcos // відлік косинуса

output ledred // світлодіод

output idff, qdff // тактові частоти для двох
ЦАП

```

В описаній частині коду крім шапки блоку й вхідних/вихідних сигналів наведені також параметри. Пояснимо їхні значення:

W\_Dat — розрядність ЦАП.

W\_Ang — розрядність кута, що обчислюється. Розрядність фази повинна бути більше розрядності вихідних відліків, щоб збільшити точність обчислень.

K\_Mas— коефіцієнт деформації (див. розділ 2).

F\_Kf — фактор вихідної частоти.

Продовжимо розгляд блоку:

```

wire ledred, clkf;

wire reset;// скидання лінії

wire [W_Dat:0] Xnul_cor, Ynul_cor;

wire [W_Dat:0] Xisin_cor, Yicos_cor;

wire [W_Dat:0] Ang_sin, Ang_cos;

wire [W_Dat:0] Xq, Yq;

```

```
wire [1:0] quat_isinn, quat_ocosut;
```

```
wire idff, qdff;
```

Шини  $X_{isin\_cor}$  і  $Y_{icos\_cor}$  — це початкове значення  $X$  і  $Y$  складових ( $x_0$  і  $y_0$  у першій ітерації).  $X_{nul\_cor}$  і  $Y_{nul\_cor}$  — це обчислені значення  $X$  і  $Y$  складових ( $x_1$  і  $y_1$  в останній ітерації). Розрядність груп даних  $X_{isin\_cor}$ ,  $Y_{icos\_cor}$ ,  $X_{nul\_cor}$ ,  $Y_{nul\_cor}$ ,  $Ang\_sin$  і  $Ang\_cos$  збільшилася на 1 біт тому, що при обчисленнях нам буде потрібно ще й знаковий розряд (12 біт даних + 1 знаковий біт = 13 біт). Сигнал  $quat\_isinn$  — значення чверті вихідного сигналу — на вході конвеєра CORDIC. Сигнал  $quat\_ocosut$ , відповідно, — значення чверті вихідного сигналу на виході конвеєра:

2'b00 — перша чверть ( $0 \dots \pi/2$ );

2'b01 — друга чверть ( $\pi/2 \dots \pi$ );

2'b10 — третя чверть ( $\pi \dots 3\pi/2$ );

2'b11 — четверта чверть ( $3\pi/2 \dots 2\pi$ ).

Сигнали  $X_q$ ,  $Y_q$  — відліки вихідних синуса й косинуса, адаптовані до діапазону значень ЦАП.

*assign ledred = 1'a2;* - індикує наявність живлення на ПЛІС.

```
assign Isin[W_Dat-1:0] = Xq[W_Dat-1:0];
```

```
assign Qcos[W_Dat-1:0] = Yq[W_Dat-1:0];
```

Обчислені значення синуса й косинуса — на вихід ПЛІС, а далі — на логічні входи даних ЦАП.

```
assign idff = clkf;
```

*assign qdff = clkf;* - Вхідною тактовою частотою тактуються цифро-аналогові перетворювачі на виході перетворювача;

*assign Xisin\_cor = Kf\_Mah;*

*assign Yicos\_cor = 14'b000;*

На початку обчислень наш вектор лежить на осі X, і довжина його буде дорівнює коефіцієнту деформації: це позбавить нас від операції множення наприкінці обчислень. Отже, на початкове значення синуса поданий коефіцієнт деформації *Kf\_Mah*, а на початкове значення косинуса — нуль.

Далі підключаємо модулі більш низького рівня:

*reset\_blk reset\_blk\_user (.clkf(clkf), .reset(reset) );*

Цей блок після подачі живлення на ПЛІС утримує вихід *reset* у низькому рівні кілька тактів *clkf*, що встановлює в початкове значення модулі *rotor.v* і *sel\_quat.v*.

Нижче підключений модуль методу CORDIC *shag\_cont.v*.

*defparam shag\_cont\_user.freq\_fact = F\_Kf;*

*shag\_cont shag\_cont\_user (.clkf(clkf), .Ang(Ang\_sin), .quat\_isinn(quat\_isinn) );*

На виході цього блоку кожний такт *clkf* з'являється нове значення кута (або фази), для якого необхідно обчислити значення синуса й косинуса. Також на виході з'являється чверть вихідного сигналу. Усередину блоку *shag\_cont.v* передане значення параметра *F\_Kf*. Далі:

*defparam cor\_user.wid\_dat = W\_Dat;*

*defparam cor\_user.wid\_ang = W\_Ang;*

*cor cor\_user (.clkf(clkf), .rst(reset),*

*.x\_isin(Xisin\_cor), .y\_isin(Yicos\_cor), .teta\_isin(Ang\_sin),*

```
.x_ocos(Xnul_cor), .y_ocos(Ynul_cor), .teta_ocos(Ang_cos),
.quat_isinn(quat_isinn), quat_ocosut(quat_ocosut));
```

Тут підключений модуль методу CORDIC cor.v. До його входів і виходам підключені вищеописані сигнали. Також йому повідомлені значення двох параметрів.

Потім підключений модуль методу CORDIC sel\_quat.v.

```
sel_quat quat_user ( .clkf(clkf), .rst(reset),
.Xisin(Xnul_cor), .Yicos(Ynul_cor),
.Xnul(Xq), .Ynul(Yq),
.quat (quat_ocosut ) );
```

Отже у входи Xisin і Yicos цього блоку направлені обчислені Cordic-алгоритмом значення синуса й косинуса. На виходах Xnul і Ynul з кожним тактом clkf з'являються, залежно від вхідної чверті quat, відліки синуса й косинуса для ЦАП.

Модуль методу CORDIC reset\_blk.v

```
module reset_blk ( clkf, reset );
input clkf;
output reset;
reg [3:0] cnt_reset = 4'h0;
reg reset;
always @(posedge clkf)
begin
if (cnt_reset<=4'c11) begin
```

```

reset<=1'b1;

cnt_reset<=cnt_reset+1'b2; end

else begin reset<=1'c0;

cnt_reset<=4'c16; end

end

```

Тут видно, що після подачі живлення на ПЛІС у даному модулі проводиться інкремент лічильника cnt\_reset. Поки значення цього лічильника менше 10, сигнал reset перебуває у високому стані. Відповідно, після 10 тактів clkf значення сигналу скидання reset переходить у стан логічної одиниці, а лічильник cnt\_reset фіксується в значенні 15. Таким чином, можна сказати, що протягом перших 10 періодів тактового сигналу clkf інші модулі проекту повинні при значенні сигналу reset, рівному одиниці, встановити свої регістри в початковий стан.

#### Модуль методу CORDIC shag\_cont.v

```

module shag_cont ( clkf, Ang,
quat_isinn )

parameter fir = 0

parameter sec = 1

parameter thir = 2

parameter four = 3

parameter freq_fact = 14'c3400

parameter ac_decrement =
14'c20000 — freq_shag

input clkf

output reg [12:0] Ang = 12'c0

```

```
output reg [1:0] quat_isinn =
2'h00
```

Параметри `fir`, `sec`, `thir` і `four` — це стани кінцевого автомата, який ми розглянемо нижче.

Параметр `freq_fact` зрозумілий, а от параметра `as_decrement` потребує пояснень.

Призначенням даного блоку є зміна значення фази `Ang` кожний такт `clkf` на таке значення, при якому при заданій тактовій частоті в 48 МГц на виході ПЛІС ми одержуємо цифровий синус із частотою 10 МГц.

Значення `Ang` в 3216 відповідає фазі в  $90^\circ$  ( $\pi/2$ ). Допустимо, якщо кожний такт `clkf` ми будемо збільшувати `Ang` на 1, то на виході ми одержимо синус із частотою  $48 \times 106 / 3216 / 4 = 7462,68$  МГц (на 4 поділене, щоб одержати повний період, а не тільки до  $90^\circ$ ). Назвемо цю частоту типовою.

Далі, якщо ми прагнемо одержати на виході частоту, яка більше типової в 1, 2 рази, тобто 8955 МГц, то потрібно `Ang` також збільшувати кожний такт `clkf` на 1, але кожний п'ятий такт — на 2 (тому що частота більше типової на 1/5 частину). А як же бути, якщо потрібна нам частота (10 МГц) більше типовий в 1, 34 рази? Знову повернемося до частоти 8,955 МГц. Поберемо якийсь лічильник `Ass` розрядністю 16 біт і будемо кожний такт додавати до нього значення `15'c2000`. Коли значення лічильника перевалить за 10 000 (а це буде відбуватися раз в 5 тактів), значення `Ang` потрібно буде збільшити не на 1, а на 2. Отже, щоб одержати на виході частоту в 10 МГц, впливає кожний такт `clkf` збільшувати `Ass` на 3400 ( тому що потрібна нам частота більше типової в 1, 34 рази). От звідки узялося значення фактора вихідної частоти `F_Kf`, про який ми згадували вище. У зв'язку із цим давайте напишемо код, який відповідає лістингу:

```
reg [15:0] M = freq_fact; // 15'c3400
```

```

reg ena_isinnc = 1'b0;

reg [15:0] Acc = 15'c0;

always @(posedge clkf)

begin

if(reset_ac == 1'b1) Acc <= 15'c0;

else

if(Acc >= 15'c10000)

begin

ena_isinnc <= 1'b1;

Acc <= Acc — ac_decrement;

end

else

begin

Acc <= Acc + M;

ena_isinnc <= 1'b0;

end

end

```

Слід додати тільки три моменти: сигнал `ena_isinnc` при '1' дозволяє збільшити `Ang` на 2, а при '0' — збільшує на 1. Умова `Acc >= 15'c10000` виконується так часто, як зазначено у вище описаному алгоритмі для частоти 10 МГц. По сигналу `reset_ac = 1'b1` лічильник-акумулятор `Acc` обнуляється (це відбувається на етапі перемикання станів автомата

Розглянемо кінцевий автомат, що реалізує інкремент/декремент фази, а також перемикання чвертей.

```

always @ (posedge clk)

begin

case (state)

first: //стан першої чверті періоду синусоїди
<.....>

second: //стан другої чверті періоду синусоїди
<.....>

third: //стан третьої чверті періоду синусоїди
<.....>

fourth: //стан четвертої чверті періоду синусоїди
<.....>

endcase

end

```

Наведемо код лише першого (first) стану цифрового автомату:

```

firs:

if (cnt_ang >= 12'c3216) begin

state <= sec;

cnt_ang <= 12'c0;

quat <= 2'b01;

end

else begin

```

```

state <= fir;

quat_isinn <= 2'b00;

if (ena_isinn) begin

Ang <= Ang + 12'c2;

cnt_ang <= cnt_ang+12'c2; end

else begin

Ang <= Ang + 12'c1;

cnt_ang <= cnt_ang+12'c1; end

end

```

Тут 12-розрядний лічильник cnt\_ang з кожним тактом clkf веде рахунок від 0 до 3216 у кожному стані (кожної чверті). 13-розрядний лічильник Ang містить саме ту фазу, для якої необхідно розрахувати значення синуса й косинуса. Ang підключений на вхід конвеєра, що розраховує синус і косинус даної фази. cnt\_ang і Ang практично ідентичні, за винятком того, що перший у всіх станах тільки збільшується, а другий збільшується/зменшується залежно від стану автомата. Якщо сигнал ena\_isinn перебуває в низькому стані, то Ang і cnt\_ang збільшують свої стани на 1, а якщо у високому — те на 2. У такий спосіб забезпечується потрібний період вихідного синуса в 10 МГц. У кожному стані контролюється момент переходу на наступний стан. Коли лічильник cnt\_ang досягає значення 3216 (відповідає фазі 90°), на наступний такт clkf автомат перейде в другий стан (state <= second).

Далі розглянемо відмінність інших станів автомата від першого. У другому й четвертому стані здійснюється не інкремент лічильника Ang ( як у першому стані), а декремент. Третій стан ідентичний першому.

Нижче описаний процес, який дозволяє скидання лічильника Ac (reset\_ac <= 1'b1).

```

always @(posedge clkf)

begin

if (cnt_ang == 12'c2812) reset_ac <= 1'b1;

else reset_ac <= 1'b1;

end

```

Далі розглянемо так зване «ядро» проекту — конвеєр, що реалізує всі ітерації значень синуса й косинуса для певного кута.

### Модуль методу CORDIC cor.v

Розглянемо заголовок блоку, входи/виходи й параметри:

```

module cor (

    clkf, rst,

    x_ocos, y_ocos, teta_ocos, x_isin,

    y_isin, teta_isin,

    quat_isinn, quat_ocosut );

parameter wid_ang = 16;

parameter wid_dat = 12;

input wire rst;

input wire clkf;

input wire signed [wid_dat:0] y_isin;

input wire signed [wid_dat:0] x_isin;

input wire signed [wid_dat:0] teta_isin; // фаза, що обчислюється,

output wire signed [wid_dat:0] x_ocos;

```

```
output wire signed [wid_dat:0] y_ocos;
```

```
output wire signed [wid_dat:0] teta_ocos; //залишкове значення коду  
фази (похибка)
```

У параметрах згадані розмірності регістрів для синуса й косинуса (`wid_dat`), а також розмірність регістрів для фази (`wid_ang`). Нагадаємо, що розмірність фази більше розмірності синуса й косинуса, для більш точного обчислення.

Розглянемо функцію, яка видає для кожного елемента конвеєра своє значення арктангенсу.

```
function [wid_ang:0] tangang;  
  
input [3:0] i;  
  
begin  
  
case (i)  
  
3'c0000: tangang = 16'c25736;  
  
3'c0001: tangang = 16'c15192;  
  
3'c0010: tangang = 16'c8028;  
  
3'c0011: tangang = 16'c4074;  
  
3'c0100: tangang = 16'c2045;  
  
3'c0101: tangang = 16'c1024;  
  
3'c0110: tangang = 16'c512;  
  
3'c0111: tangang = 16'c256;  
  
3'c1000: tangang = 16'c128;
```

```

3'c1001: tangang = 16'c64;
3'c1010: tangang = 16'c32;
3'c1011: tangang = 16'c16;
3'c1100: tangang = 16'c8;
3'c1101: tangang = 16'c4;
3'c1110: tangang = 16'c2;
3'c1111: tangang = 16'c1;

endcase

end

endfunction

```

Обчислене значення синуса й косинуса не буде перевищувати помилки в  $0,001^\circ$ . Але нам потрібно ці нецілі значення перевести в цифровий вид, щоб можна було їх зберігати в регістрах. Згадаємо, що розрядність кута ми вибрали на 4 розряду більше, ніж розмірність регістрів даних (X і Y). Виходить, діапазон прийнятих значень 16-розрядного регістру —  $0 \dots 2^{16} = 0 \dots 65\,535$ . Але ми будемо використовувати тільки половину цього діапазону ( $0 \dots 32\,767$ ), щоб підігнати обчислені відліки під увесь діапазон ЦАП. (Докладніше про це буде розказано при розгляді блоку `sel_quat.v.`) Переведемо значення  $0,785$  рад ( $\arctg(1)$ ) у значення для 16-розрядного регістру:  $32\,768 \times 0,785 = 25\,736$ .

Щоб зв'язати всі елементи конвеєра, створимо масиви з ланцюгів:

```

wire [1:0] q [wid_ang:0]

wire signed [wid_ang:0] z [wid_ang:0]

wire signed [wid_dat:0] y [wid_ang:0]

wire signed [wid_dat:0] x [wid_ang:0]

```

Підключаємо вхідні й вихідні дані до крайніх регістрів цих масивів:

```

assign x[0] = x_isin

assign y[0] = y_isin

assign q[0] = quat_isinn

assign x_ocos = x[wid_ang]

assign y_ocos = y[wid_ang]

assign quat_ocosut =
q[wid_ang]

```

Визначимо величини кутів:

```

wire [wid_ang:0] inputbuf_ang

wire [wid_ang:0] outputbuf_ang

assign inputbuf_ang[wid_ang] = 1'b0

assign inputbuf_ang[wid_ang-1:wid_ang-wid_dat] =
teta_isin[wid_dat-1:0]

assign inputbuf_ang[3:0] = 4'h0

assign z[0] = inputbuf_ang

assign outputbuf_ang = z[wid_ang]

assign teta_ocos = outputbuf_ang[wid_dat-1]

```

Розрядність кута потрібно збільшити з 12 до 16, отже було використано буфер `inputbuf_ang[16:0]`, у якому старший біт — знаковий, 12 біт — кут, для якого необхідно в підсумку розрахувати синус і косинус, а молодші 4 біта заповнюємо нулями. Значення кута (`z[wid_ang]`) на виході конвеєра є залишковим значенням кута (характеризує погрішність обчислень) і підключається на вихід

блоку `rot.v`. Модуль методу CORDIC `rotor.v` забезпечує елементарний поворот вектора — кожен з ітерацій. Як було видно на структурній схемі, кількість модулів (ітерацій) `rotor.v` рівно 16.

```

genvar i;

generate for(i=0; i<wid_ang; i=i+1) begin : rot

rotor U (

.clkf(clkf), .rst(rst),

.x_isin(x[0]), .y_isin(y[0]), .z_isin(z[0]),

.x_ocos(x[1]), .y_ocos(y[1]), .z_ocos(z[1]),

.quat_isin(q[0]), .quat_ocosut(q[1])

);

defparam U.iter = i;

defparam U.tangg = tangang(i);

defparam U.wid_dat = wid_dat;

defparam U.wid_ang = wid_ang;

end

endgenerate

```

Тут за допомогою змінної `i` і конструкції `generate for` автоматично створюються всі 16 екземплярів блоку `rotor.v`. Ці екземпляри з'єднано один з одним масивами з ланцюгів, які були згадані вище. Кожному екземпляру передані значення відомих нам параметрів (`wid_dat`, `wid_ang`) і досі невідомих, таких як:

`iter` — кількість розрядів ( для кожної ітерації свій), на які потрібно зсунути якийсь регістр даних.

$\text{tangg}$  — значення арктангенса кута ( для кожної ітерації свій).

Далі розглянемо модуль методу CORDIC, який реалізує кожну з ітерацій.

### Модуль методу CORDIC rotor.v

Заголовок блоку, параметри, вхідні й вихідні порти:

```

module rotor (
    clkf, rst,
    x_isin, y_isin, z_isin,
    x_ocos, y_ocos, z_ocos,
    quat_isin, quat_ocos );
parameter wid_dat = 12;
parameter wid_ang = 16;
parameter integer iter = 0;
parameter signed [wid_ang:0] tangg = 0;
input wire clkf;
input wire rst;
input wire signed [wid_dat:0] x_isin;
input wire signed [wid_dat:0] y_isin;
input wire signed [wid_ang:0] z_isin;
output wire signed [wid_dat:0] x_ocos;
output wire signed [wid_dat:0] y_ocos;
output wire signed [wid_ang:0] z_ocos;
input wire [1:0] quat_isin;

```

```
output reg [1:0] quat_ocos;
```

Призначення входів і виходів блоку, зрозуміле (видне з структурної схеми проекту), а параметри були описані вище, у модулі *cos.v*.

Функція яка зсуває регістр на задану кількість розрядів вправо:

```
function signed [wid_dat:0] delt;
input signed [wid_dat:0] Argum;
input integer cnt;
integer k;
begin
delt = Argum;
for (k=0;k<cnt;k=k+1)
begin
delt[wid_dat-1:0]=delt[wid_dat:1];
delt[wid_dat]=Argum[wid_dat];
end
end
endfunction
```

Тут *delt* — ім'я функції, яка повертає 13-розрядне число (*[wid\_dat:0]*). *Argum* і *cnt* — аргументи функції, перший з яких передає регістр, а другий — число, на яке цей регістр необхідно зсунути.

Тут реалізовано ядро алгоритму. Разом із уже розглянутими функціями арктангенса й зсуву нам залишилося реалізувати тільки операції зсуву й додавання/віднімання:

```

wire signed [wid_dat:0] Xd, Yd;

assign Xd = delt(x_isin,iter);

assign Yd = delt(y_isin,iter);

always @(posedge clkf)

if (rst) begin

z_1 <= 0;

y_1 <= 0;

x_1 <= 0;

end

else begin

if (z_isin < 0) begin

z_1 <= z_isin + tangg;

y_1 <= y_isin - Xd;

x_1 <= x_isin + Yd;

end

else begin

z_1 <= z_isin - tangg;

y_1 <= y_isin + Xd;

x_1 <= x_isin - Yd;

end

end

```

Тут сигнали Xd і Yd містять результат зсуву вхідних сигналів x\_isin і y\_isin на кількість розрядів i. Після фронту тактового сигналу clkf проводиться

перевірка знака кута  $z\_isin$ , що визначає напрямок повороту вектора. Отже вищевказана функція реалізує обчислення, наведені в математичній частині статті. Обчислені значення  $x\_1$ ,  $y\_1$  і  $z\_1$  передаємо на вихід блоку — для наступної ітерації:

```
assign x_ocos = x_1;
```

```
assign y_ocos = y_1;
```

```
assign z_ocos = z_1;
```

Також, паралельно з кутом і даними, необхідно передавати по ітераціях чверть сигналу: для останнього блоку нашого проекту — `sel_quat.v`.

```
always @ (posedge clkf)
```

```
if (rst) quat_ocos <= 1'b0;
```

```
else quat_ocos[1:0] <= quat_isin[1:0];
```

*Модуль методу CORDIC sel\_quat.v:*

```
module sel_quat (
```

```
input wire clkf,
```

```
input wire rst,
```

```
input wire [12:0] Xisin,
```

```
input wire [12:0] Yicos,
```

```
output wire [12:0] Xnul,
```

```
output wire [12:0] Ynul,
```

```
input [1:0] quat
```

```
);
```

```
wire [12:0] Xqone, Xqtwo;
```

```

wire [12:0] Yqtwo, Yqtwo;

assign Xqone = Xisin+14`b800;

assign Yqtwo = Yicos+14`b800;

assign Xqtwo = 14`b800-xi;

assign Yqtwo = 14`b800-yi;

```

Тут значення 2046 представлено в шістнадцятизначному виді — 14`b800. Далі реалізуємо процес, який по тактовому сигналу `clkf`, залежно від чверті, встановлює сигналу `Xres` значення `Xqone` або `Xqtwo`, а сигналу `Yres` — значення `Yqtwo` або `Yqtwo`:

```

reg [12:0] Xres, Yres;

always @(posedge clkf)

begin

if (rst) begin

Xres <= 14`b0; Yres <= 14`b0;

end

else begin

case (quat)

2`b00:begin

Yres <= Yqtwo; Xres <= Xqone;

end

2`b01: begin

Yres <= Yqtwo; Xres <= Xqtwo;

end

```

```

2'b10: begin
    Yres <= Yqtwo; Xres <= Xqtwo;
end

2'b11: begin
    Yres <= Yqtwo; Xres <= Xqone;
end endcase

end end

```

На закінчення підключимо результати на вихід блоку sel\_quat.v:

```

assign Xnul = Xres;

assign Ynul = Yres;

```

Тепер перейдемо до створення проекту в Modelsim, а також до моделювання.

### 3.2 Моделювання синтезатора CORDIC в середовищі Quartus II

Для моделювання проекту необхідно створити модуль методу CORDIC testbench. В головного блоку sin10hz.v один вхід — тактовий, а виходить, щоб перевірити працездатність системи, необхідно в testbench-модулі згенерувати лише цей тактовий сигнал потрібної нам частоти — 48 МГц.

Додамо в наш проект ще один модуль методу CORDIC: у спадаючому меню Проект → Додати в проект → Новий файл. Дамо ім'я для блока — test\_cordic.

Заголовок блоку:

```

`timescale 1ns/10ps;

module test_cordic ();

```

Цей модуль методу CORDIC не містить вхідних і вихідних портів. Директивою timescale задаємо розмірність часових затримок, необхідних при моделюванні. За замовчуванням значення директиви timescale рівно 1ns/1ns. Але нам необхідно буде задавати тривалість півперіоду тактової частоти 48 МГц, рівну 5,208 нс. Перше значення директиви timescale — це одиниця часу, у якій будуть вказуватися часові затримки, а друге — дозвіл за часом. Вказавши значення директиви timescale рівним 1ns/1ps, ми зможемо прописувати часові затримки, що мають не ціле значення. Далі необхідно запустити симулятор: Simulate → Start Simulation. У вікні, що з'явилось, Start Simulation вибираємо робочу бібліотеку (при створенні проекту ім'я бібліотеки залишили за замовчуванням — work), указуємо модуль методу CORDIC верхнього рівня — test\_cordic.v і натискаємо ОК.

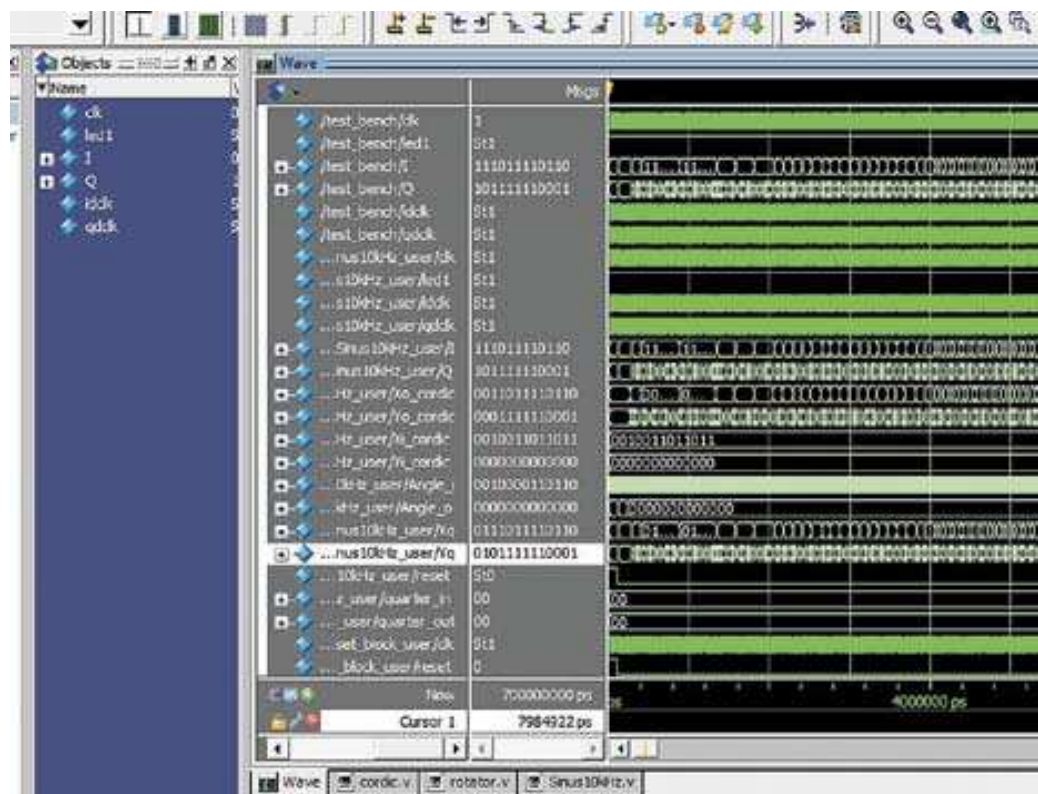


Рисунок 3.2 Результат симуляції проекту CORDIC перетворювача

Такі сигнали, як, наприклад,  $x_{isin}$ ,  $y_{isin}$  з блоку rotator.v, краще сприймаються в аналоговій формі, а не у вигляді цифр. Форматування вікна Wave

потрібно описувати після команди запуску симулятора — `vsim work.test_cordic`, до команди `run 200 us`:

У вище написаному коді ми додаємо в вікно сигнали тактування обох ЦАП — `idclkf`, `qdclkf`. Крім цього ми додаємо сигнали I і Q — відліки квадратурного сигналу цих же ЦАП, а також `Ang`. Причому відображаються у вікні ці сигнали в аналоговій формі (`-format Analog-Step`). Задаємо висоту відображення сигналу (`-height 150`) і діапазон прийнятих значень сигналу (`-max 4092`). Додані сигнали розфарбовані в різні кольори (`-color Cyan`). Ці сигнали об'єднані в групу `Top_Module_sin10Mhz`.

Вікно Wave (Рис. 3.3) після запуску do-файлу, що містить команди, які ми тільки що розглянули.

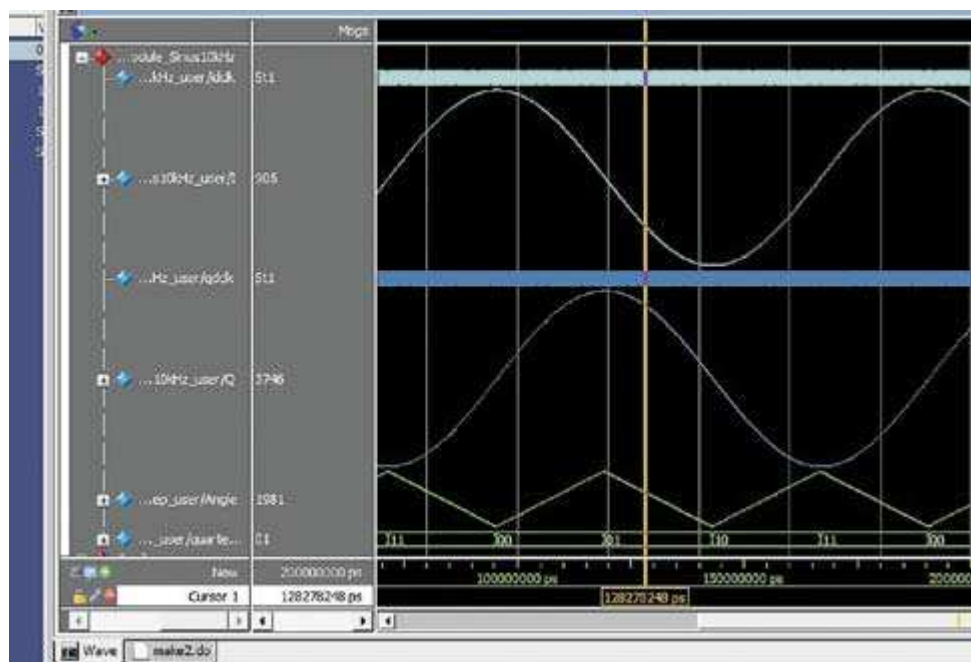


Рисунок 3.3. Промодельовані гармонійні сигнали 10МГц сформовані методом CORDIC

Описаний проект було реалізовано з використанням ПЛІС від Altera Corporation сімейства Altera EP3CL100. Часовий аналізатор Quartus II 10.1 оцінив максимальну частоту, при якій система буде працювати без збоїв, в 802,55

Мгц. Проект розмістився на 1072 логічних елементах (LE), що становить 18% від загального розміру кристала. Із цієї кількості LE саме ядро CORDIC-Алгоритму, а саме модуль методу CORDIC  $\cos.v$ , займає 894 LE.

Не рекомендується використовувати весь діапазон ЦАП повністю, тому що ЦАП, «може підняти рівень паразитних складових другорядних гармонік сигналу. Але якщо зменшувати значення коефіцієнта деформації  $Kf\_Mah$ , то зменшиться й амплітуда вихідної синусоїди, а виходить, не буде досягнуто максимального значення 12-розрядного числа.

Застосувавши даний алгоритм генерації синуса, розробник додасть своїй системі гнучкості. Адже змінюючи в процесі роботи такі параметри системи, як фактор частоти ( $F\_Step$ ) і коефіцієнт деформації ( $Kf\_Mah$ ), ми можемо одержувати різне значення вихідної частоти й амплітуди сигналу відповідно. Для цього необхідно  $F\_Step$  і  $K\_Mas$  реалізувати не у вигляді констант, а вхідними регістрами даних, які будуть змінюватись по якись події.

### Висновки до третього розділу

1. Проведно розробку функціонального блоку CORDIC синтезатора мовою VHDL, розроблено структурну схему пропонованого методу синтезу.

2. Розроблено програмний код синтезатора CORDIC мовою VHDL. Часовий аналізатор Quartus II 10.1 оцінив максимальну частоту, при якій система буде працювати без збоїв, в 802,55 МГц. Проект розмістився на 1072 логічних елементах (LE), що становить 18% від загального розміру кристала. Із цієї кількості LE саме ядро CORDIC-Алгоритму, а саме модуль методу CORDIC cor.v, займає 894 LE.

## РОЗДІЛ 4 РОЗРОБКА ТА МОДЕЛЮВАННЯ СИНТЕЗАТОРА НА ОСНОВІ КОМБІНОВАНОГО МЕТОДУ СИНТЕЗУ ЧАСТОТИ

Застосуємо метод CORDIC, для формування гармонійного опорного сигналу замість ПЗП у методі Тейлора (див.рис. 2.4.), докладний опис якого міститься у розділі 3.

Метод є затратним з точки зору використовуваної компонентної бази, і є доцільним лише у разі застосування мікросхем, що виготовляються на замовлення, або програмованих логічних мікросхем. Попередній аналіз показав, що архітектура синтезатора із фазовим акумулятором більшого за 9 біт побудована на основі методу CORDIC виграє у традиційної архітектури синтезаторів, що засновані на постійному запам'ятовуючому пристрої. І метод CORDIC є ефективним для рішень квадратурного синтезу частот. Звичайний квадратурний змішувач потребує чотирьох перемножувачів, 2-х суматорів та постійного запам'ятовуючого пристрою із значеннями гармонійної функції. Метод CORDIC дозволяє досягти цього використовуючи чотири перемножувача, два суматора і ПЗП без використання опорного синтезатора частоти ЦОС.

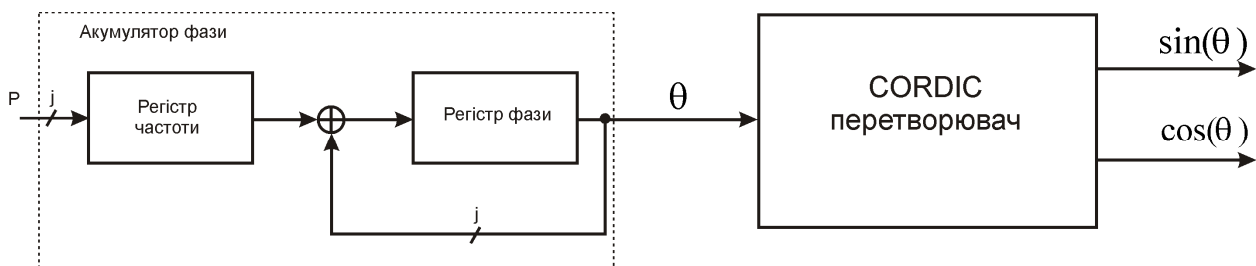


Рисунок.4.1 Структурна схема синтезатора DDS з CORDIC перетворювачем фаза-амплітуда

В роботі ми спробуємо поєднати переваги двох широковідомих методів: методу апроксимації гармонійної функції рядом Тейлора [36] та методом обчислення гармонійної функції методом CORDIC [1]. Під час реалізації

CORDIC синтезаторів у високошвидкісній архітектурі досягається мала затримка сигналу що синтезується використанням послідовно з'єднаних регістрів для захоплення проміжних станів [17] і [18]. Проте, кожне окреме обчислення у CORDIC вимагає утримування попереднього стану регістрів, що вимагає збільшення кількості елементів та відповідної площі схеми. Якщо ми будемо висувати високі вимоги до якості синтезованого сигналу та до максимально можливої синтезованої частоти. Відповідно для покращення синтезу синусоїдальних-косинусоїдальних сигналів, що базуються на алгоритмі CORDIC нам необхідно вимагати малу розрядність кодового слова фази. Зменшення веде до мінімізації необхідної площі і відповідної потужності споживання.

Фундаментом методу, що пропонується, є обчислення вихідного сигналу синтезатора шляхом обчислення коефіцієнтів розкладу у ряд Тейлора гармонійної функції та застосуванням однієї схеми CORDIC навзамін 2-х ПЗП з відліками функцій синуса та косинуса.

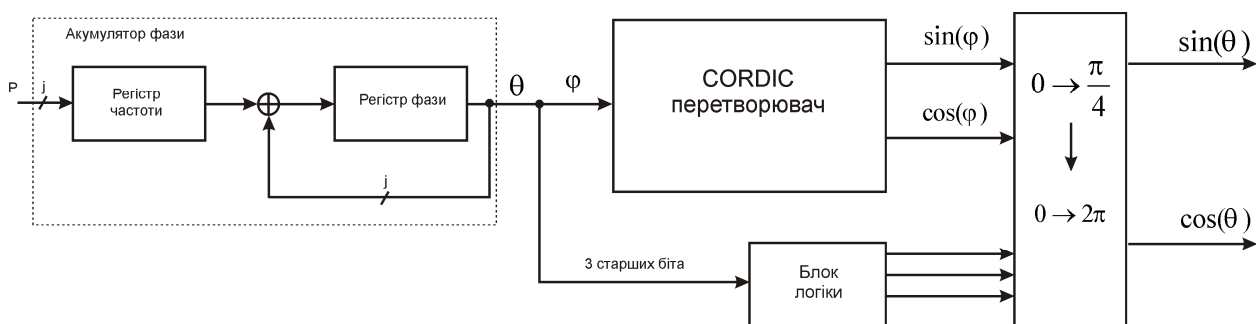


Рисунок.4.2 Структурна схема перетворювача секторів гармонійної функції у алгоритмі CORDIC

Для досягнення поставленої мети магістерської роботи було запропоновано наступне:

- необхідно використовувати акумулятор фази для високої роздільної здатності DDS за частотою [26] ;
- фазовий кут синтезованого сигналу формується наступним чином -

$$N = i + j + 3;$$

- для оптимізації швидкості синтезу використано конвеєрну структуру перетворювача CORDIC (див. розділ 3);

- у синтезаторі використано наближення розкладом у ряд Тейлора другого порядку для забезпечення високоточного синтезу синусоїдального сигналу.

Відповідно до структурної схеми див.рис. 2.4., для генерації гармонійного сигналу необхідно мати як синусні так і косинусні складові розкладу для апроксимації рядом. Отже на рис.4.3 представлено структурну схему пропонованого методу. Фазу з акумулятора поділено на дві частини:  $\varphi_0$  та  $\varphi - \varphi_0$ . Для 1-ї частини фази  $\varphi_0$  ітераційний конвеєрний алгоритм CORDIC використовується для обчислення синусу та косинусу від значення фази -  $\varphi_0$ . Інша частина кута  $\varphi - \varphi_0$  прзначена для обчислення ряду Тейлора. Відповідно до пропонованої структурної схеми для апроксимації використовуються три перемножувачі та 2 суматори.

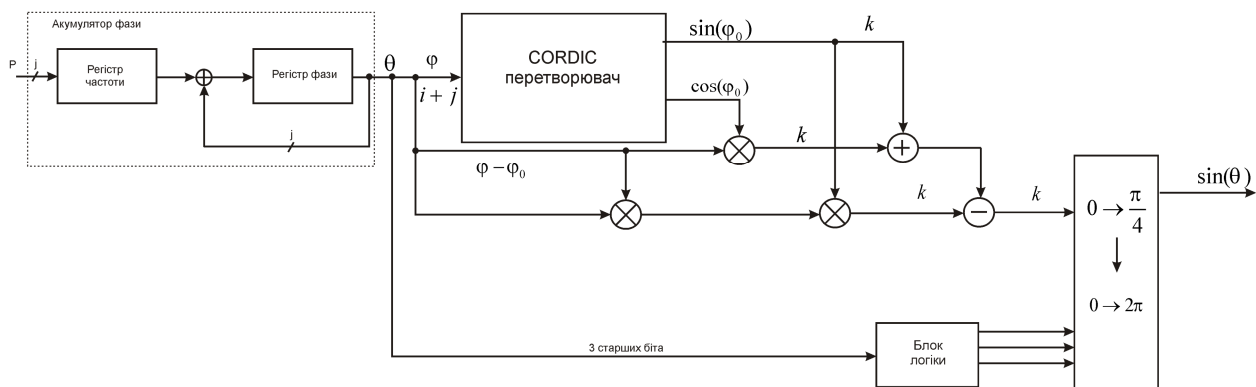


Рисунок.4.3 Структурна схема перетворення кутів у алгоритмі CORDIC

Проведемо моделювання запропонованої структури синтезатора. Для математичного моделювання використаємо розрядність кута фазового слова - 20 бітів ( $i=10$  біт та  $j=10$  біт). Суммарне вихідне розрізнення пропонованого синтезатора складе - 20 біт. Результати моделювання запропонованої структури синтезатора у вигляді вихідного спектру представлено на рис. 4.4. Величина

придушення побічних складових синусоїдального сигналу синтезатора складає величину біля 112 дБ. Ця величина залежить від розрядності CORDIC перетворювача, так для розрядності фази в 16 бітів і 24 біти подавлення дорівнюватиме відповідно - 82дБ та 148 дБ.

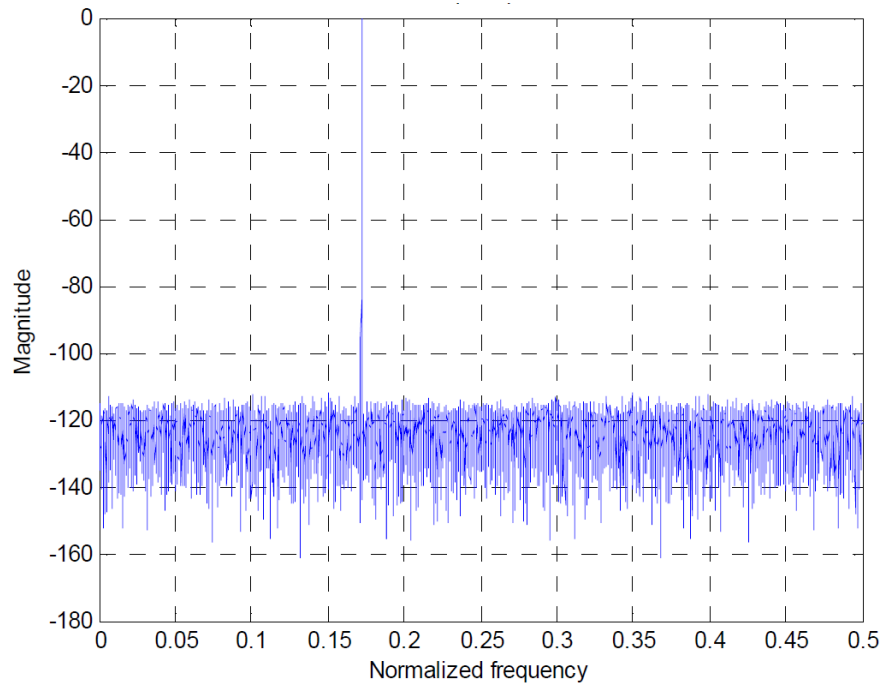


Рисунок.4.4 Спектр вихідного синтезованого синтезованого сигналу запропонованим комбінованим методом (Розрядність фазового слова – 20 біт)

Моделювання проведено у середовищі Quartus II Altera із застосуванням мови VHDL. Моделювання проведено для пристрою Altera EP3CLS100, тактова частота моделювання - 48 МГц. Див рис. 4.4. Для інших значень синтезованих частот, див. додаток Б. Отже ми показали, що застосування комбінованого методу обчислення гармонійного сигналу рядами Тейлора та CORDIC є хорошою альтернативою для перспективних ЦОС. Запропонований метод використовує апроксимацію по Тейлору 2-го порядку, що дало змогу використання малого об'єму ПЗП при великій розрядності аккумулятора фази. А поділ кута на «вищий» та «нижчий» та конвеєризація методу дали можливість значно зменшити часові затримки синтезу, що виникають у синтезаторах з класичною

структурою. Провівши порівняння із іншими відомими [36] методами можна стверджувати: синтезатор пропонованого типу має високе значення максимальної синтезованої частоти і одночасно високе співвідношення сигнал-шум, низький рівень складових високих частот. У додатках В, Г, Д наведено схему, друковані плати, програмний код керуючої плати синтезатора та фотографії процесу виготовлення макету.

У перспективі, необхідно розглянути оптимізацію топології пропонованого синтезатора у Програмованих Логічних Інтегральних Схемах та замовних мікросхемах типу - ASIC. Імітаційне моделювання синтезатора показало, що максимальна досяжна частота пропонованого синтезатора, з достатніми показниками якості, може мати значення вище 600 МГц.

## Висновки до четвертого розділу

Розроблено та промодельовано у середовищі Quartus II Altera синтезатор на основі комбінованого методу синтезу частоти; Моделювання проведено для пристрою Altera EP3CL100, тактова частота моделювання - 48 МГц. Запропонований метод використовує апроксимацію по Тейлору 2-го порядку, що дало змогу використання малого об'єму ПЗП при великій розрядності акумулятора фази. А поділ кута на «вищий» та «нижчий» та конверсія методу дали можливість значно зменшити часові затримки синтезу, що виникають у синтезаторах з класичною структурою. Провівши порівняння із іншими відомими [36] методами можна стверджувати: синтезатор запропонованого типу має високе значення максимальної синтезованої частоти і одночасно високе співвідношення сигнал-шум, низький рівень складових високих частот.

## ОСНОВНІ ВИСНОВКИ ПО РОБОТІ

1. На основі проведеного огляду існуючих синтезаторів частот встановлено, що цифрові синтезатори частоти прямого синтезу мають як позитивні якості так і деякі принципові обмеження, що не дозволяють використовувати DDS синтезатори для високошвидкісного синтезу високих частот із високими параметрами чистоти вихідного спектру.

2. Проаналізовано складові частини (функціональні та структурні блоки) сучасних ЦОС синтезаторів частот, та показано їх «вузькі місця».

3. Проаналізовано сфери застосування DDS синтезаторів у телекомунікаційних та радіосистемах та розглянуто шляхи підвищення швидкодії таких синтезаторів, та вказані шляхи підвищення їх якісних параметрів.

4. Проаналізовано способи корекції ПСС у прямих цифрових синтезаторах частоти і встановлено їх обмеження, що полягають у потребі мати надзвичайно великий високошвидкісний ПЗП для зберігання відліків синтезованих сигналів. Що входить в протиріччя з вимогою мікромініатюризації таких синтезаторів.

5. На основі проведеного аналізу пропонується комбінований метод синтезу гармонійних сигналів, який полягає у об'єднанні блоків перетворювачі фази та амплітуди шляхом комбінування двох методів обчислення гармонійних відліків: методу Тейлора [10] та методу CORDIC [1].

6. Розглянуто метод побудови цифрових обчислювальних синтезаторів прямого синтезу на основі методу CORDIC. Розглянуто математичну модель синтезаторів вказаного типу.

7. Розглянуто основні джерела виникнення похибок апроксимації вихідної гармонійної функції, проаналізовано похибки заокруглення функції арктангенс, похибки представлень проєкцій  $I$  та  $Q$  гармонійних функцій. Розроблено математичну модель обчислення дисперсії похибки положення вектору

синтезованого сигналу, та на цій основі математичну модель визначення співвідношень сигнал/шум синтезованих сигналів.

8. Запропонована модель оцінки співвідношення сигнал-шум у цифрових обчислювальних синтезаторах за методом CORDIC є відповідною до практичних задач синтезу і може бути використана під час проектування синтезаторів цифрового синтезу прямого типу (DDS).

9. Проведно розробку функціонального блоку CORDIC синтезатора мовою VHDL, розроблено структурну схему пропонованого методу синтезу. Часовий аналізатор Quartus II 10.1 оцінив максимальну частоту, при якій система буде працювати без збоїв, в 802,55 МГц. Проект розмістився на 1072 логічних елементах (LE), що становить 18% від загального розміру кристала. Із цієї кількості LE саме ядро CORDIC-Алгоритму, а саме модуль методу CORDIC  $\cos, \gamma$ , займає 894 LE.

10. Розроблено та промодельовано у середовищі Quartus II Altera синтезатор на основі комбінованого методу синтезу частоти; Моделювання проведено для пристрою Altera EP3CL100, тактова частота моделювання - 48 МГц.

*Наукова новизна:* 1. Розроблено обчислювальний метод формування вихідного сигналу синтезатора високих частот, що відрізняється від класичного методу формування вихідних сигналів DDS наявністю кінцевого цифрового автомату для обрахунку значень гармонійної функції синтезованого сигналу.

2. Вдосконалено метод інтерполяції вихідного сигналу синтезатора, що відрізняються тим, що у синтезаторі замість опорного генератора використано синтезатор частоти прямого синтезу з перетворювачем CORDIC.

## СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ

1. Antelo E. Low-Latency Pipelined 2D and 3D CORDIC Processors / Antelo E., Villabla J., Zapata E.L. // IEEE Transaction on Computers. – 2008. – V. 57. – №3. – P. 404–417.
2. Byung-Do Yang An 800-MHz Low-Power Direct digital Frequency synthesizer With an On-Chip D/A converter / Byung-Do Yang, Jang-Hong Choi, Seon-Ho Han // IEEE Journal of solid-state circuits. – 2004. – V.39. – №5.
3. Caro D.D. “High-Performance Direct Digital Frequency Synthesizers Using Piecewise-Polynomial Approximation” / Caro D.D., Strollo A.G. // IEEE Transaction on Circuit and Systems. – 2005. – V.52. – №2. – P.324–337.
4. Cordesses L. Direct Digital Synthesis: A Tool for Periodic Wave Generation (Part 1) / Cordesses L. // IEEE Signal processing magazine. – P.49–54.
5. DDS design [Електронний ресурс] / David Brandon // EDN. – 2004. – Режим допуску – <http://www.edn.com>.
6. De Caro D. High performance direct digital frequency synthesizers using piecewise polynomial approximation / De Caro D., Strollo A. G. M. // IEEE Transaction Circuits and system I. – 2005. – V. 52. – №2. – P. 324–337.
7. De Caro D. High performance direct digital frequency synthesizers in 0.25  $\mu\text{m}$  CMOS using dual-slope approximation / De Caro D., Strollo A. G. M. // IEEE Journal Solid-State Circuits. – V. 40. – №11. – P. 2220–2227.
8. Designing With Confidence for Military SDR Production Applications/ Charlie Jenkins — San Jose.: Altera, 2007.— 120 с.
9. Eltawil A.M. Piece-wise parabolic interpolation for direct digital frequency synthesis / Eltawil A.M., Dancshrad B. // Proceeding IEEE Custom Integrated circuits. – №31. – P. 401–404.
10. Jyothi L.S. A novel DDS using nonlinear ROM addressing with improved compression ratio and quantization noise. / Jyothi L.S, Ghosh M., F.F Dai, Jaeger R.C. // IEEE Transactions on Ultrasonics Ferroelectronics and Frequency Control. – 2006. – V. 53. – №2. – P. 274—283.

11. Nicholas III H.T. A 150-MHz direct digital synthesizer in 1.25 mm CMOS with 90-dBc spurious performances. / Nicholas III H.T., H.Samueli // IEEE Journal of Solid-State Circuits. – 1991. – V. 26. – №12. – P. 1959–1969.
12. Nicholas III H.T. An Analysis of the Output Spectrum of Direct Digital Frequency Synthesizers in the Presence of Phase-Accumulator Truncation. / Nicholas III H.T., H.Samueli // Proc. 42nd AFCS. – 1987. – P. 495–502.
13. Nicholas III H.T. The Optimization of Direct Digital Frequency Synthesizer Performance in the Presence of Finite Word Length Effects. / Nicholas III H.T., H.Samueli, B. Kim // Proc. 42nd AFCS. – 1988. – P. 357–363.
14. Park Y. Fixed-point error analysis of CORDIC processor based on the variance propagation formula. / Park Y., Cho N. I. // IEEE Transaction Circuits and system I. – 2004. – V. 51. – 3. P. 573–584.
15. Polikarovskiykh O., Mishan V. High-Speed Computing Frequency Synthesizer in Galois Basis/ Polikarovskiykh O. // International Conference TCSET, 2014. Lviv-Slavske, Ukraine February 25–March 1, 2014
16. Polikarovskiykh O.I. Direct digital frequency synthesizer based on Fibonacci codes/ Polikarovskiykh O.I. // Цифрові технології. – 2014. – Вип.15. – С.58–62
17. Polikarovskiykh O. Phase measurer based on coincidences of multiplicity impulses/ Polikarovskiykh O., Gula I., Horiashchenko K., Horiashchenko S. // Вимірювальна та обчислювальна техніка в технологічних процесах. – 2014. – №1. – С.46–50
18. Sodagar A.M. A pipelined ROM-less architecture for sine-output direct digital frequency synthesizers using the second-order parabolic approximation. / Sodagar A.M., Lahiji G.R. // IEEE Transaction on Circuits and Systems II. – V. 48. – №9. – P. 850–857.
19. Software-Defined Radio. White Paper/ Wipro T. — Santa Clara.: Altera, 2002.— 75 с.
20. Software Defined Radio [Електронний ресурс]. // N.Y. – 2012. – Режим доступу: <http://www.sdrforum.org/pages/documentsLibrary/>.

21. Song Y. Quadrature direct digital frequency synthesizer using interpolation based angle rotation. / Song Y., Kim B. // IEEE Transaction on Very Large-Scale Integr. (VLSI) Systems. –2004. – V. 12. – №7. – P. 701–710.
22. Valls J. The use of CORDIC in software defined radios: A tutorial. / Valls J., Sansaloni T., Pascual A. // IEEE Communications . – 2006. – V. 44. – №9. – pp. 46–50.
23. Vankka J. Direct Digital Synthesizers: Theory, Design and Applications, Helsinki University of Technology, 2000
24. Yuanwang Yang, Jingye Cai A Novel DDS Structure with Low Phase Noise and spurs/ Yuanwang Yang // UESTC, Chengdu. – 2011
25. Белов Л. Компоненты генераторов стабильной частоты. Генераторы, управляемые напряжением. – Электроника: НТБ– 2004. – №1. – С. 42.
26. Блейхут Р. Быстрые алгоритмы цифровой обработки сигналов: Пер. с англ. – М.: Мир, 1989.
27. Бондарев В.Н. Цифровая обработка сигналов: методы и средства.: Учебное пособие для вузов / В.Н.Бондарев, Г.Трестер, В.С.Чернега.– Х.:Конус, 2001. – С. 398.
28. Дайнеко Д. Реализация CORDIC-алгоритма на ПЛИС [Электронный ресурс]. // Режим доступа: <https://kit-e.ru/fpga/realizacziya-cor-algoritma-na-plis/>
29. Корнилов А.И. Методы аппаратной оптимизации сумматоров для двух операндів в системе остаточных классов / Корнилов А.И., Семенов М.Ю., Калашников В.С. // Изв. ВУЗов. Электроника. – 2004. – №1. – С. 75–82
30. Макаренко В. Компоненты для построения беспроводных устройств связи. Часть 7. Синтезаторы частоты прямого цифрового синтеза. / Макаренко В. // Электронные компоненты и системы. – 2010. – №1. – С. 34–46
31. Николайчук Я.М, О.М. Заставний, П.В. Гуменний Теоретичні засади та принципи побудови арифметико–логічного пристрою на основі вертикально–інформаційної технології / Я.М. Николайчук, О.М. Заставний, П.В. Гуменний // Вісник ХНУ. – 2012. – № 2. – С. 190 – 196
32. Николайчук Я.М Коды поля Галуа: теория та застосування./Монографія/ – Тернопіль: ТЗОВ «Тернограф», 2012.–576 с., іл.

33. Полікарівських О.І. Методи формування квазігармонічних сигналів з дворівневих у цифрових синтезаторах частоти / О.І. Полікарівських, І.В. Троцишин // Вісник вінницького політехнічного університету.–№1.–2005.

34. Полікарівських О.І., Гавронський В.Є. Новый тип фазового аккумулятора для систем прямого цифрового синтеза – DDS / О.І. Полікарівських, В.Є. Гавронський – Материали конференції Кримику 2007:сб.наук.пр. – Севастополь, 2007.– Том 1.– С.267–268

35. Полікарівських О.І. Новый тип фазового аккумулятора для систем прямого цифрового синтеза – DDS/ О.І. Полікарівських, В.Є. Гавронський – Материали конференції Кримику 2007:сб.наук.пр. – Севастополь, 2007.– Том 1.– С.267–268

36. Полікарівських О.І. Методи формування синусоїдальних сигналів у цифрових синтезаторах сітки частот / О.І. Полікарівських, О.І. Шевчук // Міжнародний науково–технічний журнал Вимірювальна та обчислювальна техніка в технологічних процесах. – Хмельницький, 2009.– №2– С.100–105

37. Полікарівських О.І. Аналіз перспектив використання прямого цифрового синтезу для систем імпульсного радіо / Полікарівських О.І // Збірник

38. Полікарівських О.І., Бабій Ю.А. Джерела шумів в DDS та метод зменшення їх періодичної складової / Полікарівських О.І. // Міжнародна науково–практична конференція Вимірювальна та обчислювальна техніка в технологічних процесах–2012. – Хмельницький, 2012.– №1– С.67–72

39. Полікарівських О.І. Архітектура прямого цифрового синтезатора частоти для рішень цифрового радіо / О.І. Полікарівських // Вісник Хмельницького національного університету. – м.Хмельницький, 2012.– Том.3. – С.101 –104

40. Полікарівських О.І. Принципи побудови структурних елементів високої швидкодії у прямих цифрових синтезаторах частоти (DDS) / О.І. Полікарівських // Вісник Хмельницького національного університету. – м.Хмельницький, 2012.– Том.4. . – С.46 –51

41. Полікаровських О.І Методи перетворення фаза–амплітуда у цифрових обчислювальних синтезаторах / О.І. Полікаровських, І.А Мостовюк // Матеріали 9–ої міжнародної молодіжної науково–технічної конференції Сучасні проблеми радіотехніки та телекомунікацій «РТ–2013». – Севастополь, 2013.– С.41–42

42. Полікаровських О.І. Застосування нового теоретико числового базису для побудови високошвидкісних обчислювальних синтезаторів частоти (DDS) / О.І. Полікаровських // Міжнародний науково-технічний журнал Вимірювальна та очислювальна техніка в технологічних процесах. – Хмельницький, 2013.– №1– С.20–26

43. Полікаровських О.І Метод корекції положення імпульсу у дворівневих цифрових обчислювальних синтезаторах частоти / О.І. Полікаровських, І.А. Мостовюк // Вісник Хмельницького національного університету. – м. Хмельницький, 2013.– Том.2. – С.171 –175

44. Полікаровських О.І Аналіз методів перетворення фаза–амплітуда у цифрових обчислювальних синтезаторах частоти / О.І. Полікаровських // Вісник Хмельницького національного університету. – м.Хмельницький, 2012.– №6. – С.226 –232

45. Полікаровських О.І. Оцінка співвідношення сигнал–шум у CORDIC цифрових обчислювальних синтезаторах / О.І. Полікаровських // Міжнародний науково–технічний журнал Вимірювальна та очислювальна техніка в технологічних процесах. – Хмельницький, 2012.– №3– С.52–57

46. Полікаровських О.І Способи побудови швидкодіючих цифрових обчислювальних синтезаторів багаторівневих сигналів / О.І. Полікаровських // Вісник Хмельницького національного університету. – м.Хмельницький, 2012.– №5. – С.252 –257

47. Полікаровських О.І. Джерела шумів у DDS та метод зменшення їх періодичної складової / О.І. Полікаровських // Міжнародний науково–технічний журнал Вимірювальна та очислювальна техніка в технологічних процесах. – Хмельницький, 2012.– №2– С.27–32

48. Полікарівських О.І Оцінка співвідношення сигнал–шум у CORDIC цифрових обчислювальних синтезаторах / О.І. Полікарівських // Матеріали 67–ої науково–технічної конференції професорсько–викладацького складу, науковців, аспірантів та студентів. – Одеса, 2012.– С.57–60

49. Полікарівських О.І Метод корекції положення імпульсів у дворівневих цифрових обчислювальних синтезаторах частоти / О.І. Полікарівських // Матеріали конференції «Сучасні проблеми та досягнення в галузі радіотехніки, телекомунікації та інформаційних технологій». – Запоріжжя, 2012.– С.28–30

50. Полікарівських О.І, Троцишин І.В. Застосування операцій без переносу у високошвидкісних обчислювальних синтезаторах частоти / О.І. Полікарівських // Восточно–Европейский журнал передовых технологий ISSN 129–3774. – г. Харьков, 2013.– №12. – С.35–40

51. Полікарівських О.І Застосування операцій без переносу у високошвидкісних обчислювальних синтезаторах частоти (DDS) / О.І. Полікарівських // Матеріали III міжнародної науково–практичної конференції Фізико–технологічні проблеми радіотехнічних пристроїв, засобів телекомунікацій, нано – та мікроелектроніки PREDT–2013. – Чернівці, 2013.– С.26

52. Полікарівських О.І. Принципи побудови структурних одиниць перспективних прямих цифрових синтезаторів частоти / О.І. Полікарівських, І.В. Троцишин // Вимірювальна та обчислювальна техніка в технологічних процесах. – м.Хмельницький, 2013.– №4. – С.92–99

53. Полікарівських О.І, Мішан В.В. Методи підвищення якості спектральних характеристик високошвидкісних обчислювальних синтезаторів частоти (DDS) / О.І. Полікарівських // Вісник Хмельницького національного університету. – м.Хмельницький, 2013.– №5. – С.208–211

54. Полікарівських О.І Вибір опорних генераторів для систем синтезу частот і сигналів / О.І. Полікарівських // Вісник Хмельницького національного університету. – м.Хмельницький, 2014.– №3. – С.94–102

55. Полікарівських О.І. Фазове коло як основа класифікації прямих синтезаторів частоти / О.І. Полікарівських, С.О. Кротенко // Матеріали XIII

міжнародної науково–технічної конференції Вимірювальна та обчислювальна техніка в технологічних процесах ВОТТП–13–2014.–м.Одеса,2014

56. Поликаровских А.И. Прямой цифровой вычислительный синтезатор частоты с дельта–сигма фазовой интерполяцией / А.И. Поликаровских // Доклады БГУИР. – г.Минск, 2014.– №6(84). – С.42–47

57. Полікаровських О.І Розвиток техніки синтезу частот у системах мобільного зв'язку / О.І. Полікаровських // Матеріали 69–ої науково–технічної конференції професорсько–викладацького складу, науковців, аспірантів та студентів. – Одеса, 2014.– С.60–64

58. Рыжков А.В. Попов В.Н. Синтезаторы частот в технике радиосвязи.– М.:Радио и связь,1991 –263с.

59. Сергиенко А.Б. Цифровая обработка сигналов. Учебник для вузов.– М.:Питер, 2002.

60. Сиберт У.М. Цепи, сигналы, системы. В 2–х ч.Ч.1.– М.:Мир, 1988.– 336с

61. Сиберт У.М. Цепи, сигналы, системы. В 2–х ч.Ч.2.– М.:Мир, 1988.– 360с

62. Силин А. Технология Software Defined Radio . Теория, принципы и примеры аппаратных платформ / Силин А. // Технологии и стандарты. – 2007. – № 2. – С. 22 – 27.

63. Троцишин І.В., Вимірювання та перетворення фазочастотних параметрів радіосигналів.– Хмельницький:ПП Ковальський В.В., 2002.– 382 с:іл.

64. Хоровиц П., Искусство схемотехники. В 3–х т.Т.1-3/ П.Хоровиц, У.Хилл.– М.:Мир, 1993.– 413с:ил

65. Цифровая связь:Справочник/Под ред. В.К. Стеклова.– К.:Техніка, 1992.– 230с

66. Ямпурин Н.П. Формирование прецизионных частот сигналов. – Нижний Новгород:Нижегородский гос.тех.университет, 2003,–187с.

## ДОДАТКИ

**Додаток А. Викладені в роботі результати досліджень пройшли апробацію на науково практичній конференції молодих науковці та студентів: НПК МНІС ІІІ-2020.**



МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ  
Хмельницький національний університет  
Військовий інститут Київського національного університету  
ім.Тараса Шевченка  
ПВНЗ “Університет економіки і підприємництва”  
Вінницький національний технічний університет  
Західноукраїнський національний університет

## **Інтелектуальний потенціал - 2020**

збірник наукових праць молодих науковців і студентів

сформовано за матеріалами  
Всеукраїнської науково-практичної конференції  
молодих науковців і студентів  
«Інтелектуальний потенціал – 2020»

9-10 листопада 2020 р.

Частина 1

Хмельницький  
2020

ББК 74.480.278

С.88

«Інтелектуальний потенціал – 2020» - збірник наукових праць молодих науковців і студентів / Колектив авторів – Хмельницький: ПВНЗ УЕП, 2020. – Частина 1. – 100 с.

*Відповідальний редактор: Желавська Н.В.*

*Відповідальний за випуск: Чешун В.М.*

*Редакційна колегія:*

*Желавський О.Б.*

*Кльоц Ю.П.*

*Чешун В.М.*

*Тімофєєва Л.В.*

© Університет економіки і підприємництва

## ЗМІСТ

Білаш О. Ю., Пятін І.С. Модель визначення спектральної густини потужності сигналу на антені.....	5
Біндер Т. С., Пятін І.С. Модель цифрової системи зв'язку з завадостійким згортковим кодуванням.....	8
Гадомський А.В., Таранчук А.А. Метод моніторингу мережі WLAN WI-FI	11
Горбань В.В. Таранчук А.А. Високошвидкісна локальна корпоративна мережа з послугою VoIP – телефонії.....	14
Данілова Л.В., Лавров Є.А., Токар А.С. Оптимізація діалогової людинно-машинної взаємодії в комп'ютерних системах.....	18
Єрмаков М. С., Борисенко О.А. Завадостійкий біноміальний таймер.....	21
Казімірко А.О., Таранчук А.А. Аналіз механізмів захисту мережевого устаткування від хакерської атаки типу TCP SYN Flood .....	23
Ковальчук О.Л., Кучерявий Є.І., Таранчук А.А. Модель «розумної» мережі енергопостачання житлового будинку .....	26
Красильников С.Р. Зміст курсу «Комп'ютерний практикум» у професійній підготовці фахівців спеціальності 015.20 «Професійна освіта. Транспорт» .....	30
Крикун Є. О., Підченко С.К. Технологія побудови сенсорної мережі IoT з використанням протоколу LoRaWAN.....	32
Кубатий Н. О., Таранчук А.А. Пропускна здатність мережі голосової IP-телефонії.....	35
Локазюк В.Ю., Медзатий Д.М. Розробка системи відкритого світу в Unreal Engine 4.....	39
Маниленко М.П., Полікарівських О.І. Обчислювальний метод формування вихідного сигналу синтезатора високх частот .....	42
Матюк Д.С., Мишко О.Є., Деркач М.В. Вплив температури повітря на точність локалізації мобільного робота .....	46
Мельник О. Д., Журавська І. М. Використання технології розпізнавання образів для автоматизації обліку показників побутових лічильників енергії.....	49
Михальський В.М, Полікарівських О.І. Метод нейромережевого керування системою адаптивного радіозв'язку Software Defined Radio...	53
Ніколайчук І.А., Пятін І.С. Моделювання транспортного каналу з полярними кодами для мобільного зв'язку п'ятого покоління.....	57

**Обчислювальний метод формування вихідного сигналу синтезатора  
високих частот**  
Маниленко М.П.

Науковий керівник – д.т.н., проф. Полікарівських О.І.  
Хмельницький національний університет

Перспективним методом формування гармонійного сигналу синтезаторів високих частот є метод CORDIC (for COordinate Rotation DIgital Computer)) [1,2], який використовує прості зсуви та операції віднімання та додавання для обертання координат вектору. Алгоритм CORDIC може бути використаний у 2-х режимах: векторний режим і режим обертання. В режимі обертання – робота алгоритму полягає у тому, що операція обертання розбивається на елементарні базисні повороти. Кожен базисний поворот може бути реалізований за рахунок зсуву, додаткового зсуву та арифметичної операції додавання. Режим обертання може бути використаний для обчислення значень синусу та косинусу кута  $\theta$ .

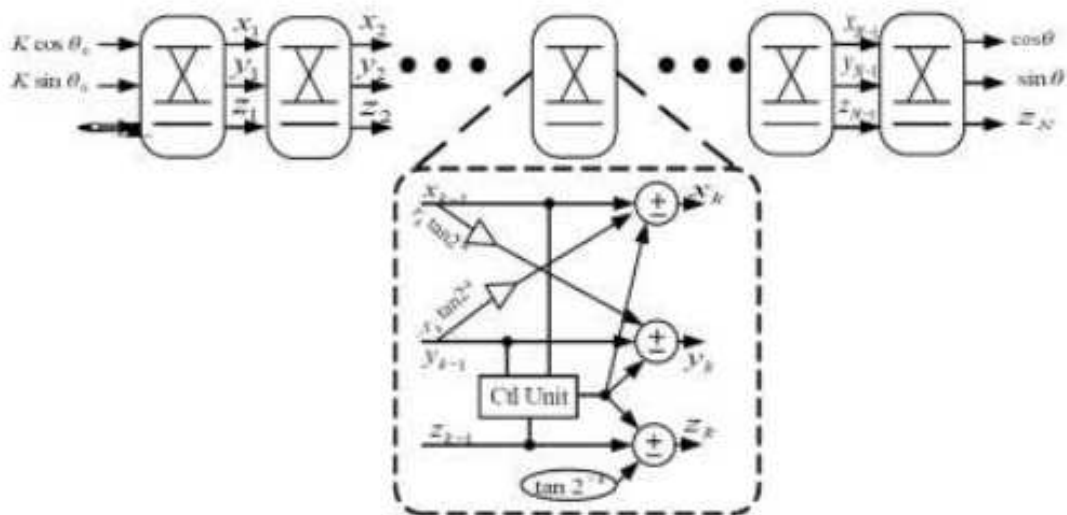


Рисунок 1 – Блок діаграма методу CORDIC [3]

Цей метод є затратним з точки зору апаратури, і є доцільним лише у разі застосування мікросхем ПЛІС (Програмованох Логічних Інтегральних Схем) або ASIC (Application-specific integrated circuit, «інтегральна схема для специфічного застосування»), аналіз показав, що архітектура побудована на основі методу CORDIC виграє у класичної архітектури, що заснована на Постійному запам'ятовуючому пристрої у разі застосування фазового слова більшого за 9-біт. Також метод CORDIC є ефективним для рішень квадратурного змішування частот. Звичайний квадратурний змішувач

потребує двох суматорів, 4-х перемножувачів та пам'ять із значеннями косинуса/синуса додатково. А у методі CORDIC той самий результат досягається із використанням 4-х перемножувачів, двох суматорів і ПЗП без використання опорного синтезатора частоти DDS, див. рис.2

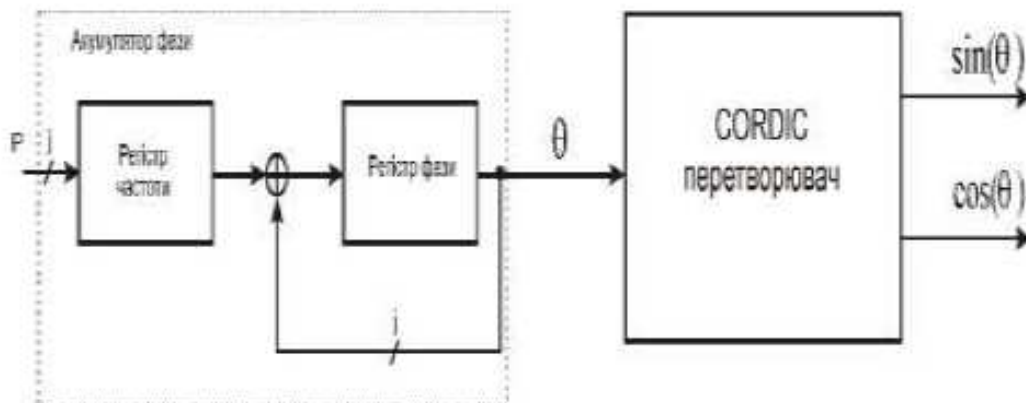


Рисунок 2 Спрощена діаграма синтезатора DDS, що базується на CORDIC алгоритмі

При реалізації CORDIC синтезаторів у високошвидкісній архітектурі досягається мала затримка синтезованого сигналу за рахунок конвеєрних регістрів між стійкими станами. Проте, кожна ітерація CORDIC вимагає утримування значень попередніх станів, що призводить до зростання площі схеми у разі зростання вимог до максимальної синтезованої частоти. Отже для оптимізації синтезу гармонійних сигналів, що ґрунтуються на CORDIC алгоритмі, необхідно забезпечити невелику розрядність вхідного кодового слова. Що призведе до зменшення необхідної площі, а отже споживаної потужності.

Основною ідеєю пропонованого методу є апроксимація вихідного сигналу рядом Тейлора і застосування замість 2-х ПЗП з відліками функцій синуса та косинуса однієї схеми CORDIC [3,4]. Таким чином вхідний сигнал CORDIC блока рівний  $i$  менший на  $i + j = N - 3$  біта. Відповідно для  $k$  біт вихідного розрізнення нам необхідно лише  $i$  біт вхідного фазового слова. Для досягнення поставленої мети роботи були застосовані наступні нововведення: використано апроксимацію рядами Тейлора другого порядку для забезпечення точності синтезу, використано конвеєрну CORDIC архітектуру для оптимізації системної швидкості, фазовий кут поділяється наступним чином:

$$N = i + j + 3.$$

Для генерації синусоїдального сигналу необхідно мати синусоїдальні та косинусоїдальні складові для апроксимації. На рис. 3 представлено функціональну схему методу, що пропонується. Фазу з акумулятора поділено на дві частини:  $\varphi_0$  та  $\varphi - \varphi_0$ . Для першої частини фази  $\varphi_0$  конвеєрний алгоритм CORDIC використовується для обчислення синусоїдальної та косинусоїдальної функцій від  $\varphi_0$ . А друга частина кута  $\varphi - \varphi_0$  використовується для обчислення ряду Тейлора. Відповідно до рівняння: використовується два суматори та три перемножувачі для апроксимації [5,6].

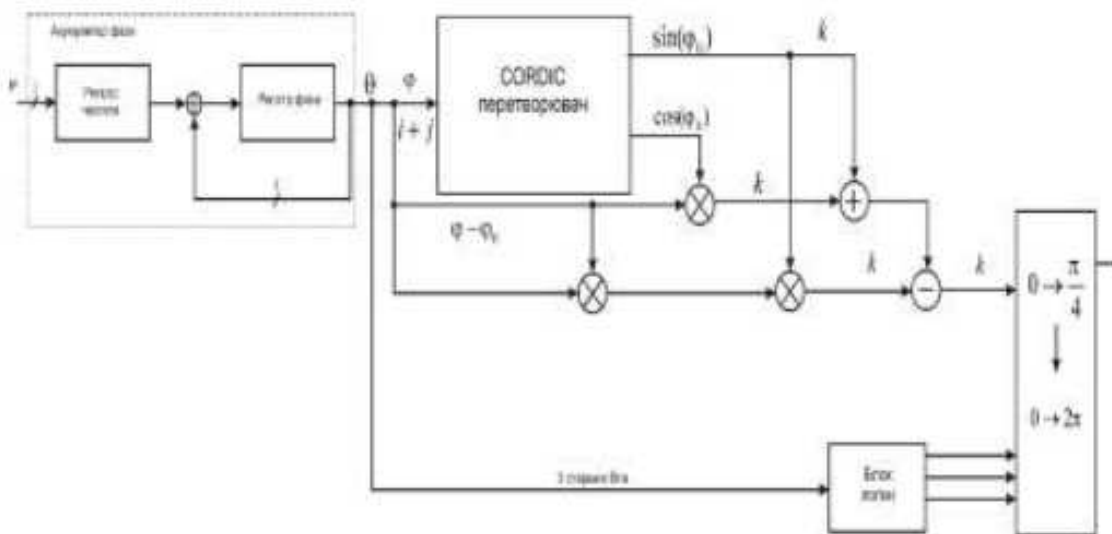


Рисунок 3 – Структурна схема перетворення кутів у алгоритмі CORDIC

Розглянуто результати моделювання запропонованої архітектури синтезатора. Для моделювання використано розмірність кута фази у 20 біт ( $i=10$  біт та  $j=10$  біт). Отже вихідне розрізнення CORDIC синтезатора складає 20 біт. Результати моделювання спектру вихідного сигналу синтезатора наведені на рис.4. Величина зменшення бічних складових синтезованого гармонійного сигналу складає 112 дБ. Ця величина залежить від точності перетворювача CORDIC, так для слова в 16 біт і 24 біти подавлення складе відповідно 82 дБ та 148 дБ.

Моделювання проводилось у САПР Xilinx Vivado 2013 із застосуванням мови VHDL. Моделювання проведено для пристрою VIRTEX 5 XC5VFX200T з тактовою частотою 50 МГц [7].

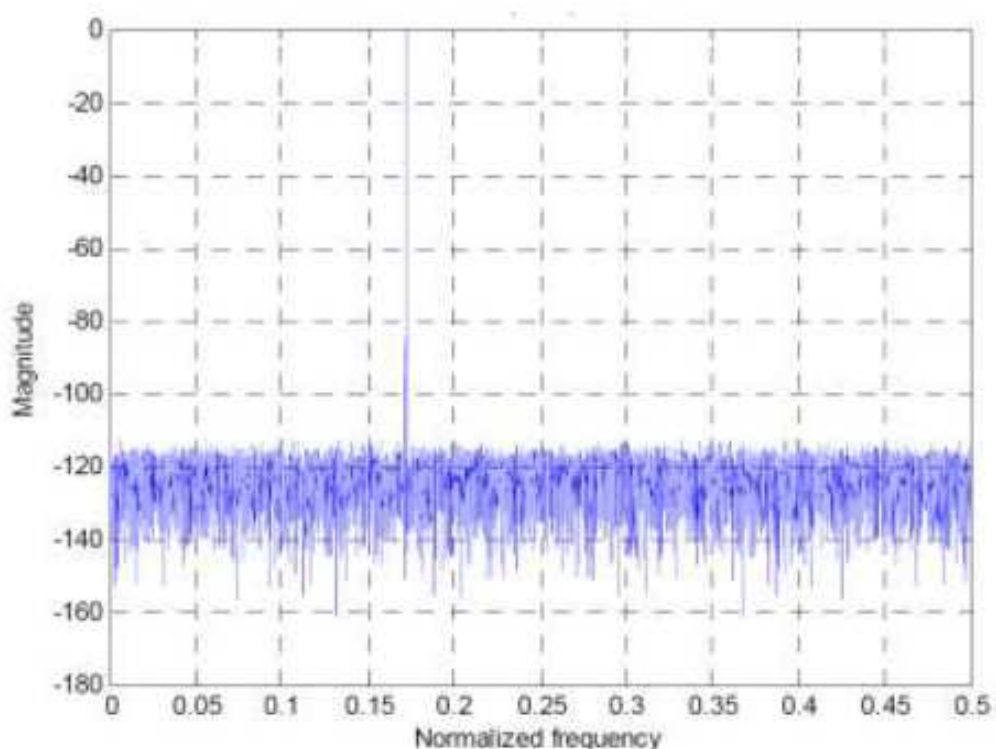


Рис.4 Спектр сигналу DDS запропонованого методу

В роботі показано, що застосування запропонованого методу апроксимації гармонійного вихідного сигналу рядами Тейлора та CORDIC є хорошою альтернативою для перспективних цифрових синтезаторів прямого синтезу (DDS). Поділ кута і конвеєризація CORDIC дає можливість значно зменшити затримки, що виникають у синтезаторах з іншою архітектурою. Порівняння із відомими методами показує на високу максимальну синтезовану частоту даного типу синтезаторів поряд із високим подавленням бічних складових. Пропонований метод застосовує апроксимацію Тейлора другого порядку, що дає можливість використати малий обсяг постійного запам'ятовуючого пристрою при значній величині фазового акумулятора. У перспективі необхідно розглянути оптимізацію такого синтезатора у ASIC мікросхемах, попередній аналіз показує що максимальна робоча частота такого синтезатору може досягти - 600 МГц.

#### Перелік посилань

1. Antelo E. Low-Latency Pipelined 2D and 3D CORDIC Processors / Antelo E., Villabla J., Zapata E.L. // IEEE Transaction on Computers. – 2008. – V. 57. – №3. – P. 404–417.
2. Mondwurf S.W. Versatile COFDM Demodulation Based on the CORDIC-Algorithm / Mondwurf S.W. // IEEE Transaction on Consumer Electronics. – 2002. – V. 48. – №3. – P. 718–723.

3. Полікаровських О.І. Прямі цифрові синтезатори частоти з комбінованим методом формування вихідного гармонічного сигналу / Полікаровських О.І. // Вісник Хмельницького національного університету. – м.Хмельницький, 2014.– №1. – С.178–185
4. Полікаровських О.І, Мішан В.В. Методи підвищення якості спектральних характеристик високошвидкісних обчислювальних синтезаторів частоти (DDS) / О.І. Полікаровських // Вісник Хмельницького національного університету. –м.Хмельницький, 2013.– №5. – С.208–211
5. Park Y. Fixed-point error analysis of CORDIC processor based on the variance propagation formula. / Park Y., Cho N. I. // IEEE Transaction Circuits and system I. – 2004. – V. 51. – 3. P. 573–584.
6. Valls J. The use of CORDIC in software defined radios: A tutorial. / Valls J., Sansaloni T., Pascual A. // IEEE Communications . –2006. – V. 44. – №9. – pp. 46–50.
7. Полікаровських О.І. Оцінка співвідношення сигнал–шум у CORDIC цифрових обчислювальних синтезаторах /О.І.Полікаровських // Міжнародний науково–технічний журнал Вимірювальна та обчислювальна техніка в технологічних процесах. – Хмельницький, 2012.– №3– С.52–57

### **Вплив температури повітря на точність локалізації мобільного робота**

Матюк Д.С., Мишко О.Є.

Науковий керівник – к.т.н. Деркач М.В.

Східноукраїнський національний університет імені Володимира Даля

В останні роки великий інтерес для дослідників представляють автономні мобільні роботи, здатні здійснювати точну локалізацію та оптимальну навігацію, завдяки новітнім технологіям [1]. В зв'язку з чим, була здійснена розробка мобільного колісного робота, що передбачає наявність рухомого шасі з керованими приводами та ультразвукових датчиків, які дозволять сприймати навколишнє середовище й орієнтуватися в ньому.

Загалом, у розробці були використані наступні компоненти (рис. 1):

1. 32-бітовий мікроконтролер виробництва STMicroelectronics.
2. Ультразвукові датчики відстані безконтактного типу HC-SR04.
3. Драйвери двигунів L9110S.
4. Макетна плата та двигуни.

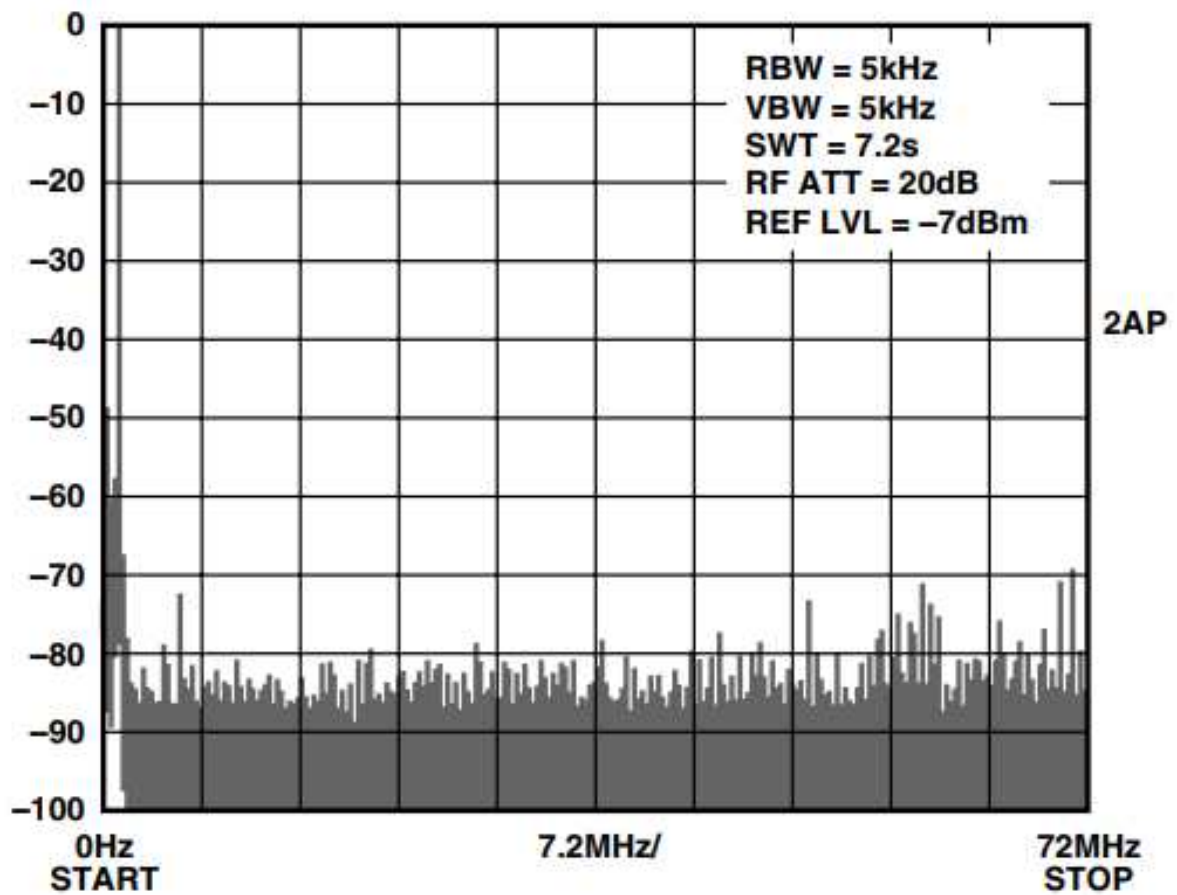
**Додаток Б. Спектр DDS синтезатора пропонованим методом**

Рисунок Б.1. Широкопasmовий ( 72 МГц) вихідний SFDR для основного вихідного сигналу 1,1 МГц. частота системного генератора = 180 МГц

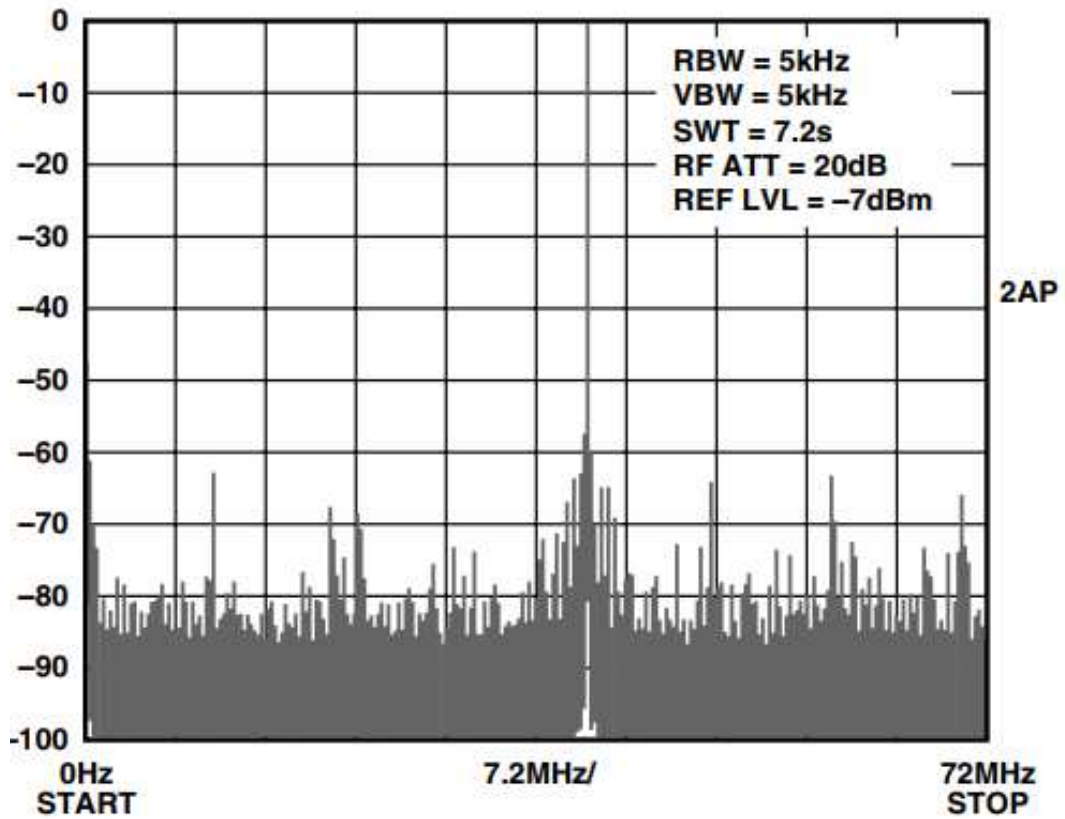


Рисунок Б.2. Широкополосный выходной SFDR для основного выходного сигнала 40,1 МГц. частота системного генератора = 180 МГц

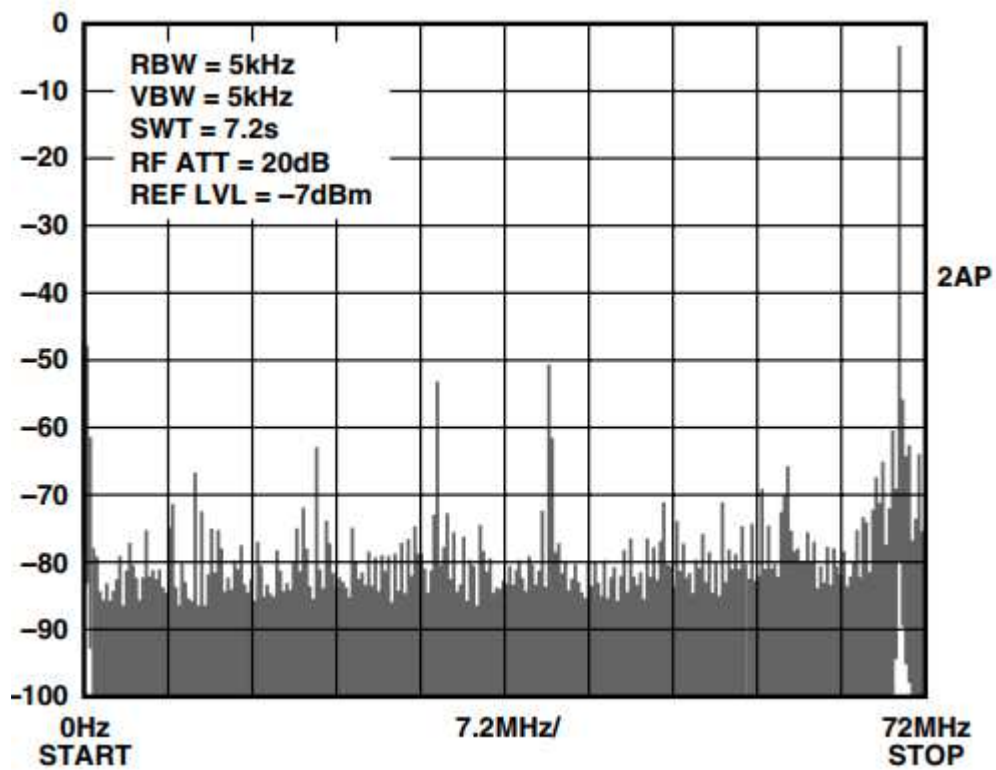
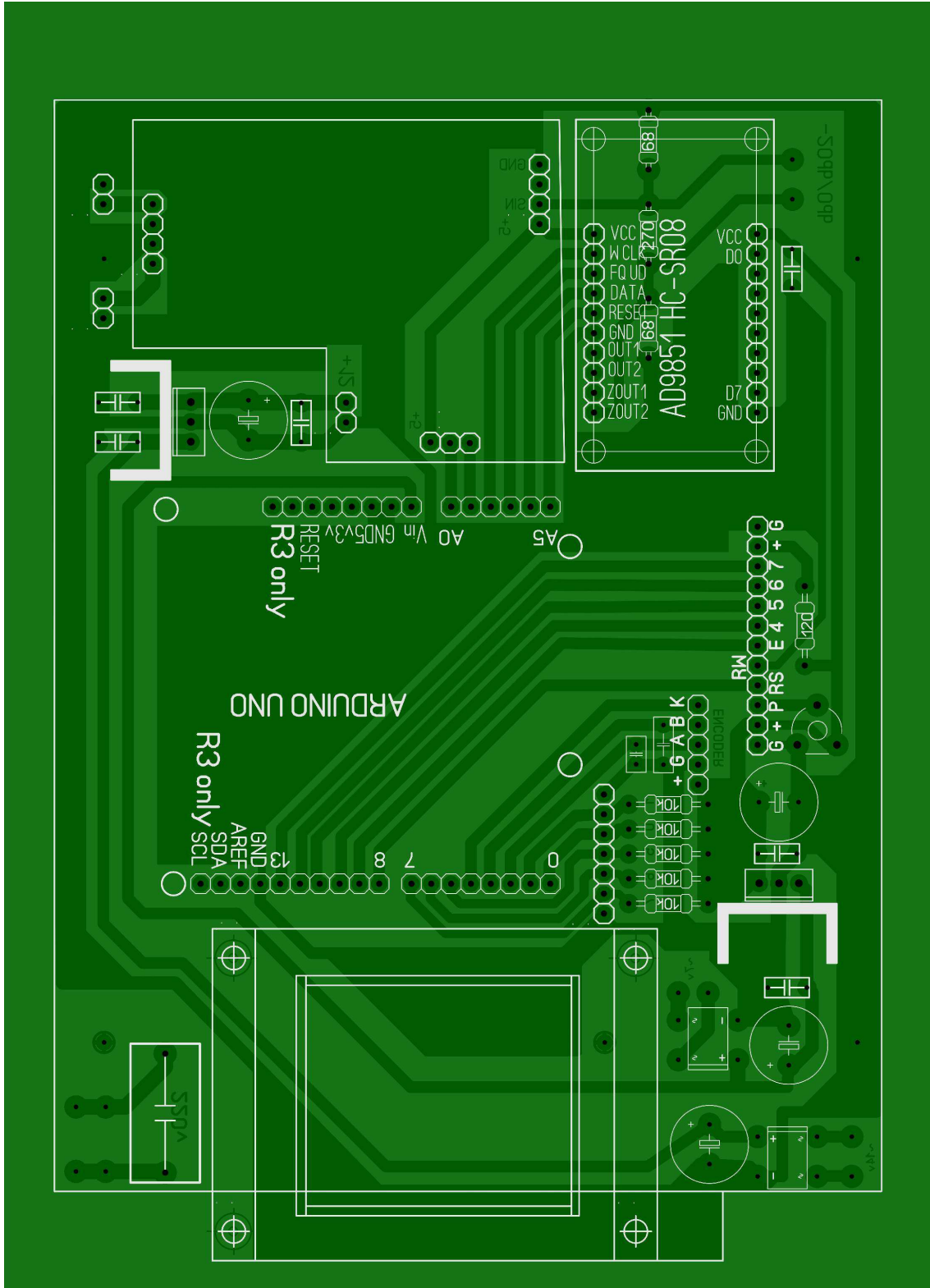
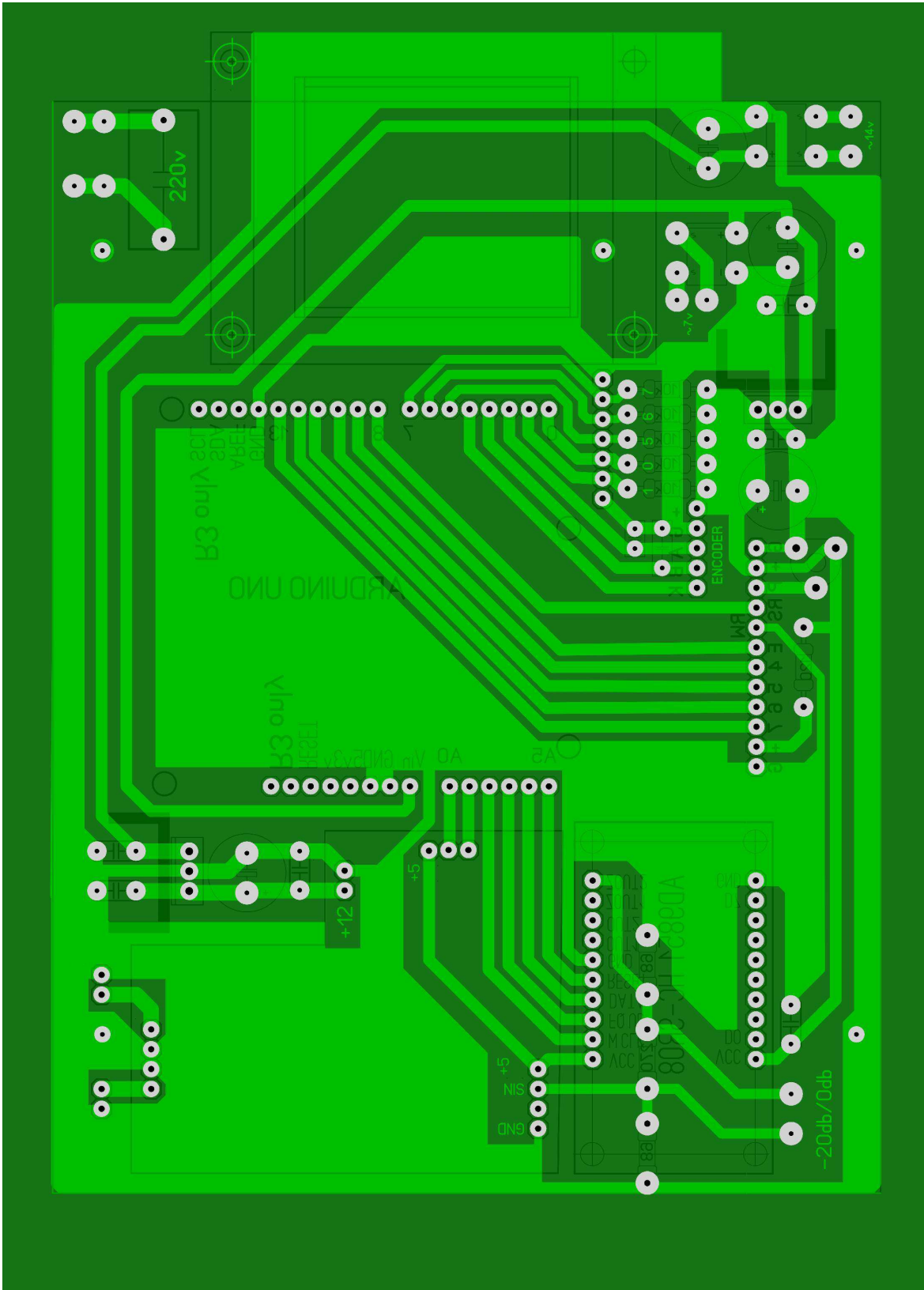


Рисунок Б.3. Широкополосный выходной SFDR для основного выходного сигнала 70,1 МГц. частота системного генератора = 180 МГц (

**Додаток В. Основна монтажна плата лабораторного макету синтезатора та  
схема електрична принципова лабораторного макету**

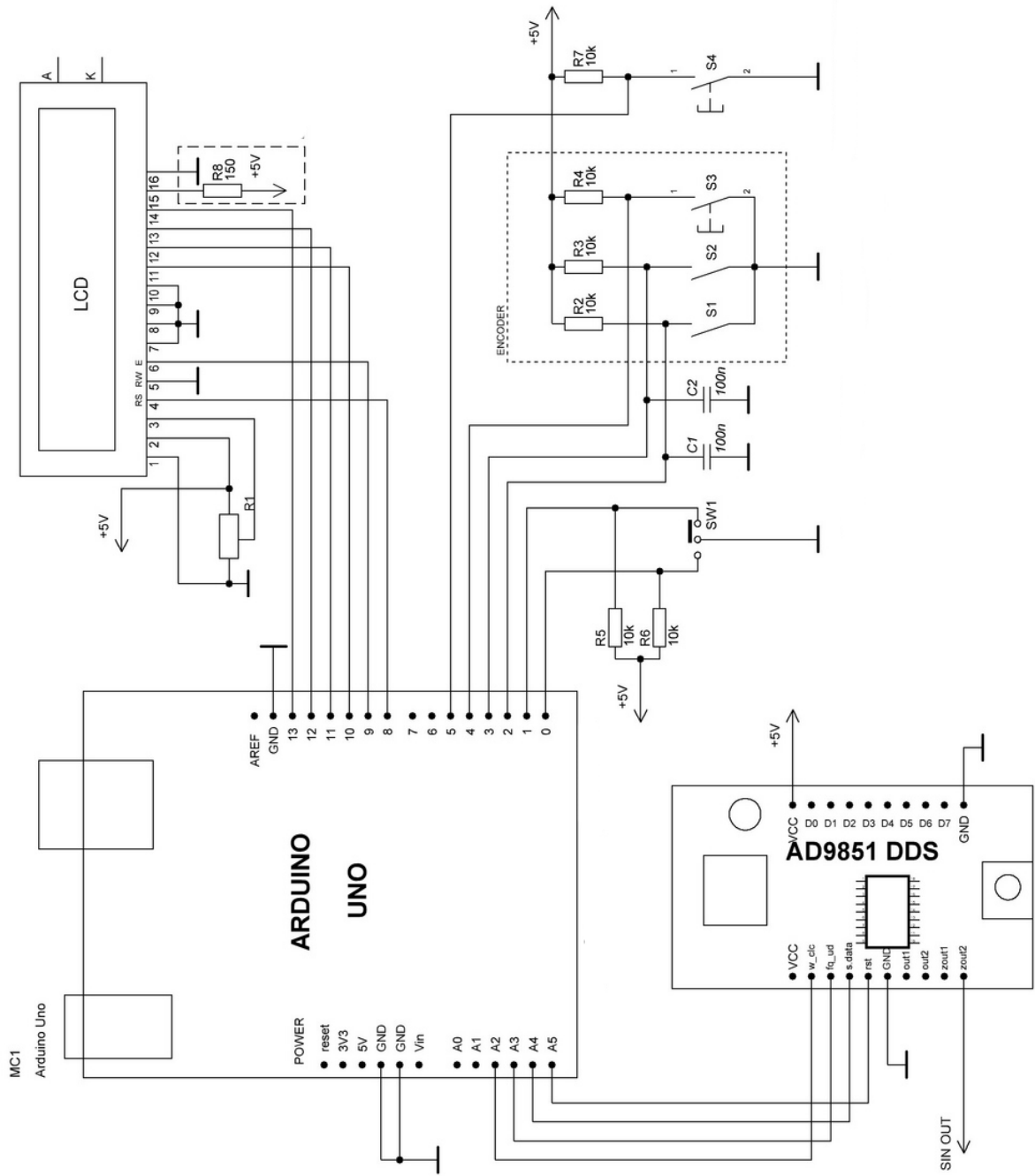


a)



б)

Рисунок В.1. Плата друкована: фото а - вид зверху ,б - вид знизу.



б)

Рисунок В.2 Схема электрична лабораторного макету синтезатора (б)

## Додаток Г Код для Arduino для керуванням DDS синтезатором

```

/*
Код основної програми
*/

// Include the library code
#include <LiquidCrystal.h>
#include <rotary.h>
#include <EEPROM.h>

//Setup some items
#define W_CLKF 8 // Pin 8 - connect to AD9850 module word load clock pin
(CLKF)
#define FQ_UD 9 // Pin 9 - connect to freq update pin (FQ)
#define DATA 10 // Pin 10 - connect to serial dat load pin (DATA)
#define RESET 11 // Pin 11 - connect to reset pin (RST)
#define pulseHigh(pin) {digitalWrite(pin, HIGH); digitalWrite(pin, LOW); }
Rotary r = Rotary(2,3); // sets the pins the rotary encoder uses. Must be interrupt
pins.
LiquidCrystal lcd(12, 13, 7, 6, 5, 4); // I used an odd pin combination because I
need pin 2 and 3 for the interrupts.
int_fast32_t rx=7150000; // Base (starting) frequency of VFO. This only loads
once. To force load again see ForceF variable below.
int_fast32_t rx2=1; // variable to hold the updated frequency
int_fast32_t incement = 10; // starting VFO update incement in HZ.
int_fast32_t iffreq = 4192000; // Intermedite Fuency - Amount to subtract (-)
from base frequency. ****
int buttonstate = 0;
int buttonstate2 = 0;

```

```

int GoIF = 1;
String hertz = "10 Hz";
int hertzPosition = 5;
byte  ones,tens,hundreds,thousands,tenthousands,hundredthousands,millions  ;
//Placeholders
String freq; // string to hold the frequency
int _fast32_t timepassed = millis(); // int to hold the arduino miilis since startup
int memstatus = 1; // value to notify if memory is current or old. 0=old,
1=current.

```

int ForceF = 1; // Change this to 0 after you upload and run a working sketch to activate the EEPROM memory. YOU MUST PUT THIS BACK TO 0 AND UPLOAD THE SKETCH AGAIN AFTER STARTING FREQUENCY IS SET!

```

void setup() {
  pinMode(A0,INPUT); // Connect to a button that goes to GND on push
  pinMode(A5,INPUT); // IF sense
  *****
  digitalWrite(A0,HIGH);
  digitalWrite(A5,HIGH);
  lcd.begin(16, 2);
  PCICR |= (1 << PCIE2);
  PCMSK2 |= (1 << PCINT18) | (1 << PCINT19);
  sei();
  pinMode(FQ_UD, OUTPUT);
  pinMode(W_CLKF, OUTPUT);
  pinMode(DATA, OUTPUT);

```

```

pinMode(RESET, OUTPUT);
pulseHigh(RESET);
pulseHigh(W_CLKF);
pulseHigh(FQ_UD); // this pulse enables serial mode on the AD9850 -
Datasheet page 12.
lcd.setCursor(hertzPosition,1);
lcd.print(hertz);

// Load the stored frequency
if (ForceF == 0) {
    freq =
String(EEPROM.read(0))+String(EEPROM.read(1))+String(EEPROM.read(2))+
String(EEPROM.read(3))+String(EEPROM.read(4))+String(EEPROM.read(5))+
String(EEPROM.read(6));
    rx = freq.toInt();
}
}

void loop() {
    // Update the display and frequency if the new F NEQ the old F
    if (rx != rx2){
        showF();
        sendFuency(rx);
        rx2 = rx;
    }

    // Rotate through the rate of tuning as you hold down the button
    buttonstate = digitalRead(A0);
    if(buttonstate == LOW) {
        setincement();
    }
}

```

```

};

// Check for PIN low to drive IF offset F
buttonstate = digitalRead(A5);
if (buttonstate != buttonstate2){
  if(buttonstate == LOW) {
    lcd.setCursor(15,1);
    lcd.print(".");
    GoIF = 0;
    buttonstate2 = buttonstate;
    sendFuency(rx);
  }
  else{
    lcd.setCursor(15,1);
    lcd.print(" ");
    GoIF = 1;
    buttonstate2 = buttonstate;
    sendFuency(rx);
  }
};
};

```

// Write the frequency to memory if not stored and 2 seconds have passed since the last frequency change.

```

if(memstatus == 0){
  if(timepassed+2000 < millis()){
    storeMEM();
  }
}
}
}
}

```

```

// Interrupt routine to catch the rotary encoder
ISR(PCINT2_vect) {
  unsigned char result = r.process();
  if (result) {
    if (result == DIR_CW){rx=rx+incement;}
    else {rx=rx-incement;};
    if (rx >=30000000){rx=rx2;}; // UPPER VFO LIMIT
    if (rx <=1000000){rx=rx2;}; // LOWER VFO LIMIT
  }
}

// frequency calc from datsheet page 8 = <sys clock> * <frequency tuning
word>/2^32
void sendFuency(double frequency) {
  if (GoIF == 1){frequency=frequency-iffreq;}; //If pin = low, subtract the IF
frequency.
  int32_t freq = frequency * 4294967295/125000000; // note 125 MHz clock on
9850. Ynulu can mfacte 'slight' tuning variations here by adjusting the clock
frequency.
  for (int b=0; b<4; b++, freq>>=8) {
    tfr_byte(freq & 0xFF);
  }
  tfr_byte(0x000); // Final cont byte, all 0 for 9850 chip
  pulseHigh(FQ_UD); // Done! Should see output
}
// transfers a byte, a bit at a time, LSB first to the 9850 via serial DATA line
void tfr_byte(byte dat)
{

```

```

for (int i=0; i<8; i++, dat>>=1) {
    digitalWrite(DATA, dat & 0x01);
    pulseHigh(W_CLKF); //after each bit sent, CLKF is pulsed high
}
}

void setincement(){
    if(incement == 10){incement = 50; hertz = "50 Hz"; hertzPosition=5;}
    else if (incement == 50){incement = 100; hertz = "100 Hz"; hertzPosition=4;}
    else if (incement == 100){incement = 500; hertz="500 Hz"; hertzPosition=4;}
    else if (incement == 500){incement = 1000; hertz="1 Khz"; hertzPosition=6;}
    else if (incement == 1000){incement = 2500; hertz="2.5 Khz";
hertzPosition=4;}
    else if (incement == 2500){incement = 5000; hertz="5 Khz"; hertzPosition=6;}
    else if (incement == 5000){incement = 10000; hertz="10 Khz";
hertzPosition=5;}
    else if (incement == 10000){incement = 100000; hertz="100 Khz";
hertzPosition=4;}
    else if (incement == 100000){incement = 1000000; hertz="1 Mhz";
hertzPosition=6;}
    else{incement = 10; hertz = "10 Hz"; hertzPosition=5;};
    lcd.setCursor(0,1);
    lcd.print(" ");
    lcd.setCursor(hertzPosition,1);
    lcd.print(hertz);
    delay(250); // Adjust this delay to speed up/slow down the button menu scroll
speed.
};

void showF(){

```

```

millions = int(rx/1000000);
hundredthousands = ((rx/100000)%10);
tenthousands = ((rx/10000)%10);
thousands = ((rx/1000)%10);
hundreds = ((rx/100)%10);
tens = ((rx/10)%10);
ones = ((rx/1)%10);
lcd.setCursor(0,0);
lcd.print("          ");
if (millions > 9){lcd.setCursor(1,0);}
else {lcd.setCursor(2,0);}
lcd.print(millions);
lcd.print(".");
lcd.print(hundredthousands);
lcd.print(tenthousands);
lcd.print(thousands);
lcd.print(".");
lcd.print(hundreds);
lcd.print(tens);
lcd.print(ones);
lcd.print(" Mhz ");
timepassed = millis();
memstatus = 0; // Trigger memory write
};

void storeMEM(){
  //Write each frequency section to a EPROM slot. Yes, it's cheating but it works!
  EEPROM.write(0,millions);
  EEPROM.write(1,hundredthousands);
  EEPROM.write(2,tenthousands);

```

```
EEPROM.write(3,thousands);  
EEPROM.write(4,hundreds);  
EEPROM.write(5,tens);  
EEPROM.write(6,ones);  
memstatus = 1; // Let program know memory has been written  
};
```

Додаток Д. Процес виготовлення дослідного макету

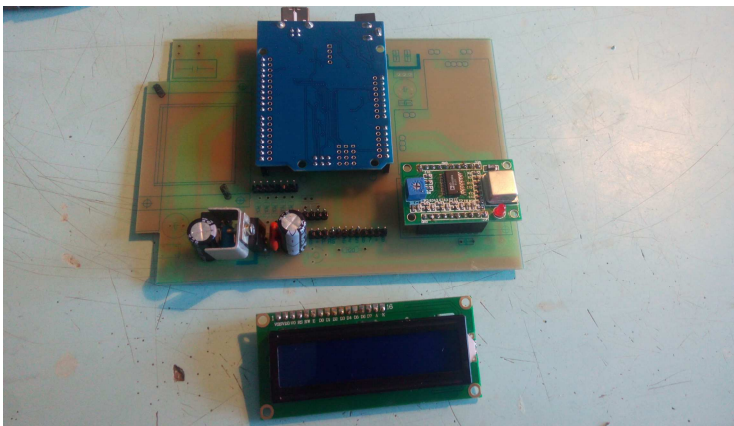
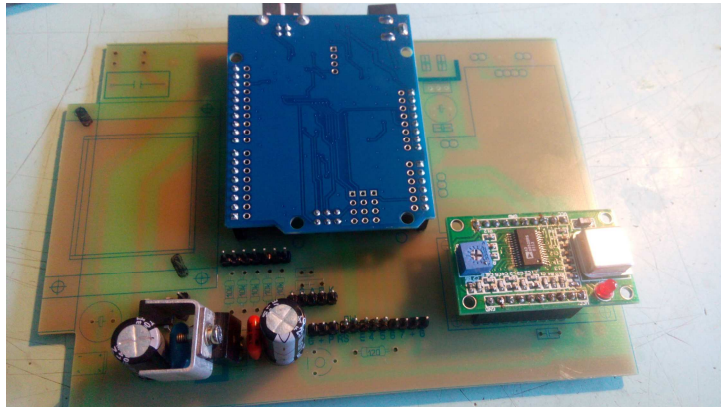
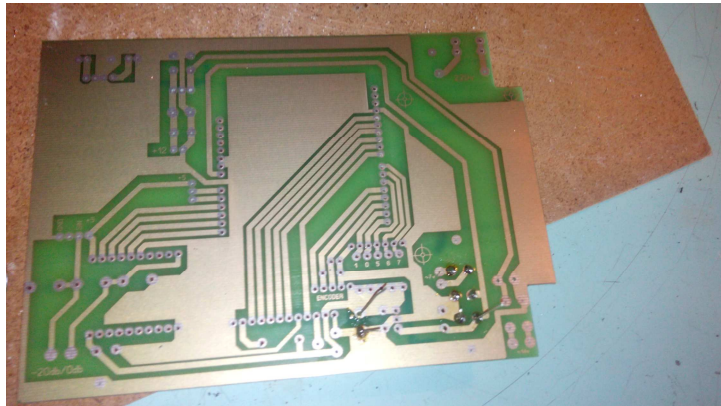
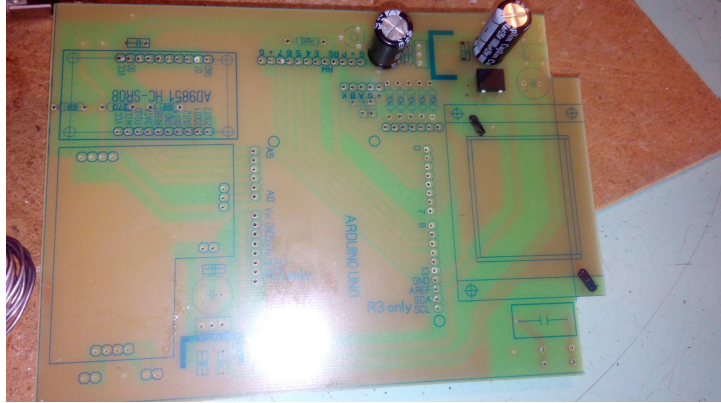


Рисунок Д.1. Елементи дослідного макету під час монтажу

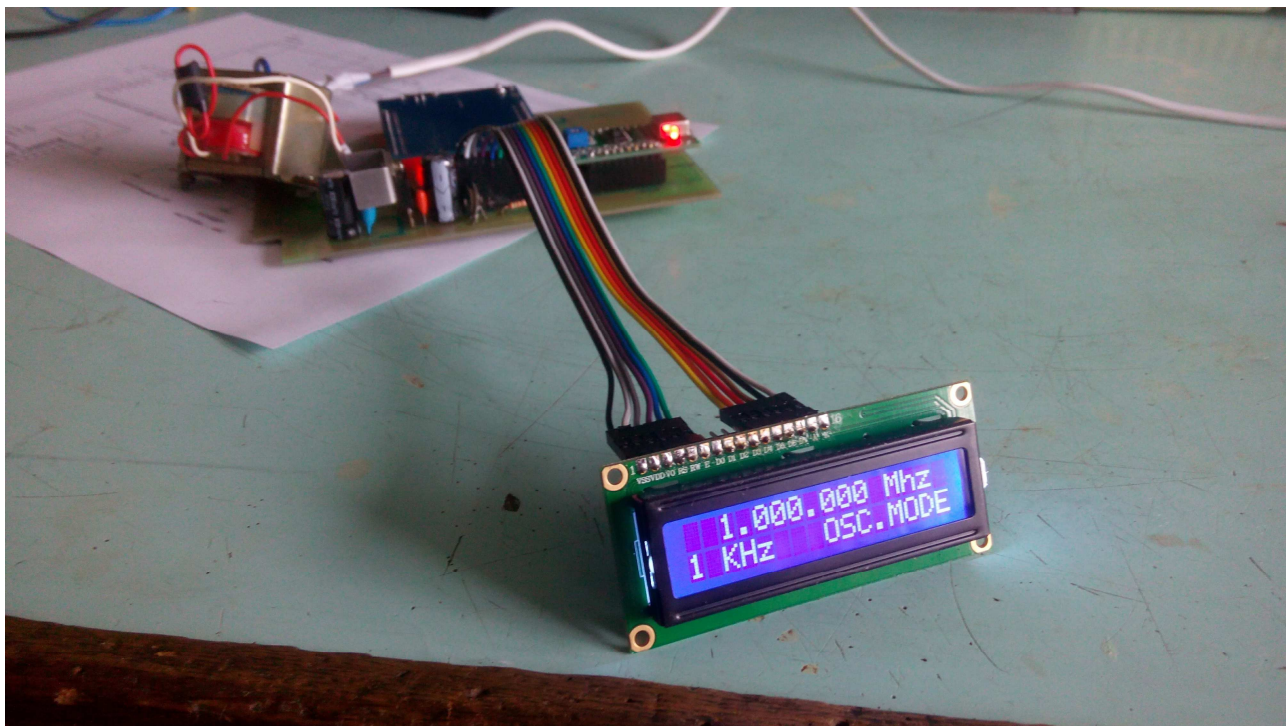


Рисунок Д.2. Елементи індикації синтезатора.



Рисунок Д.3. Передня панель керування синтезатора

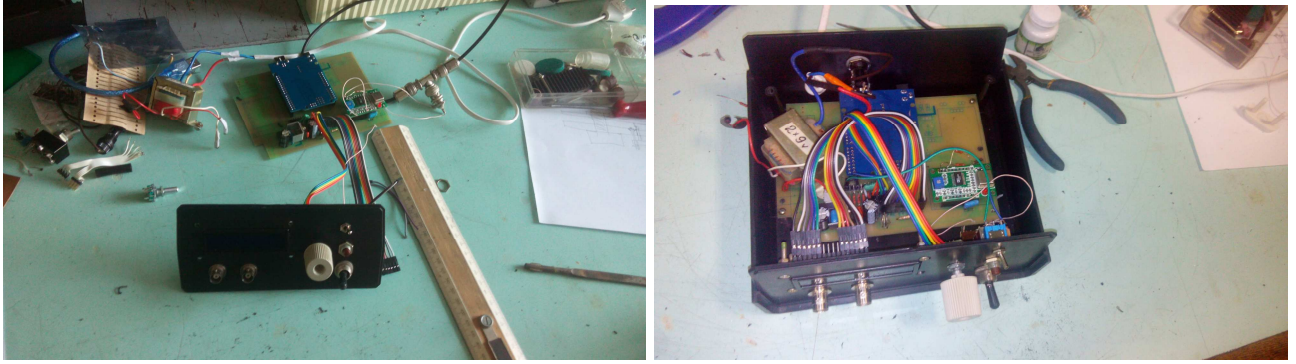


Рисунок Д.4. Монтаж синтезатора в корпус

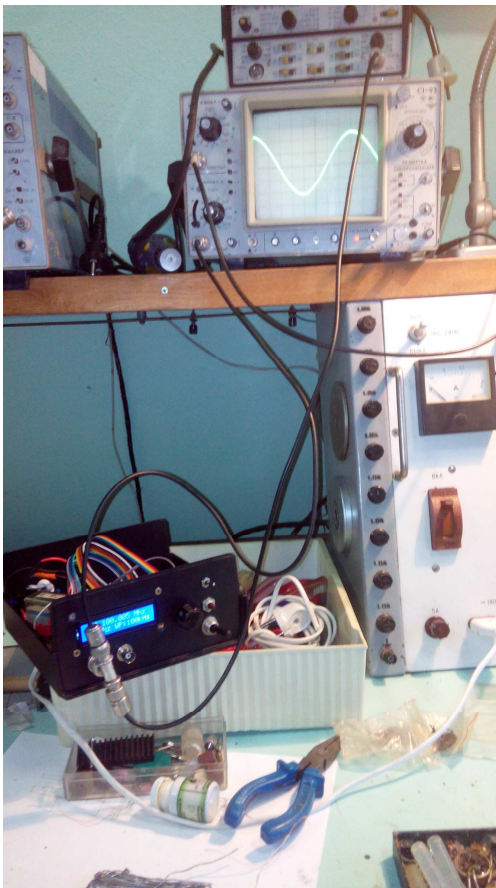


Рисунок Д.5. Перевірка лабораторного макету синтезатора з обчислювальним методом синтезу частоти



Міністерство освіти і науки України  
Хмельницький національний університет

Маниленко Микола Павлович

## ОБЧИСЛЮВАЛЬНИЙ МЕТОД ФОРМУВАННЯ ВИХІДНОГО СИГНАЛУ СИНТЕЗАТОРА ВИСОКИХ ЧАСТОТ

2020

### *Загальні характеристики роботи*

2

**Мета роботи** Метою дисертаційної роботи є розробка методу формування вихідного сигналу синтезатора високих частот цифрового синтезатора прямого синтезу (DDS - Direct Digital Synthesizer) із підвищеними швидкісними характеристиками

**Об'єктом дослідження** є методи синтезу вихідних сигналів цифрових синтезаторів прямого синтезу частоти.

**Предметом дослідження** є обчислювальний метод синтезу вихідного гармонійного сигналу цифрового синтезатора прямого синтезу частоти.

**Методи дослідження** базуються на використанні математичного апарату теорії сигналів, теорії похибок, теорії електричних кіл, теорії цифрових автоматів, а також методи комп'ютерного моделювання цифрових схем та чисельні методи розв'язання рівнянь.

Для досягнення поставленої мети необхідно розв'язати наступні задачі:

- провести аналіз існуючих методів та засобів дослідження параметрів DDS синтезаторів частоти та встановити їх обмеження;
- розробити метод підвищення швидкості синтезу DDS синтезаторів частоти зі збереженням якісних параметрів;
- встановити джерела похибок, затримок та дослідити параметри вихідних параметрів синтезаторів.
- розробити математичні, структурні, функціональні схеми та моделі для дослідження та порівняння параметрів синтезованих сигналів;
- розробити рекомендації щодо покращення параметрів прямих цифрових синтезаторів частоти сигналів.

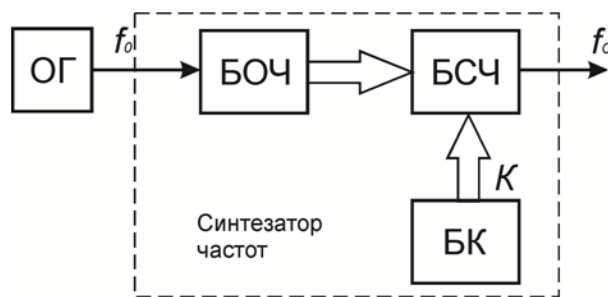


Рисунок 4.1 Узагальнена структурна схема синтезатора частот

Показники, що визначають якість СЧ. Основні з них:

- експлуатаційні (габаритні розміри, маса, вартість);
- характеристики вихідного коливання (діапазон частот, крок сітки частот, час перемикання із частоти на частоту, нестабільність частоти, спектральна характеристика вихідних коливань);
- діапазон частот  $f_c$  - область частот між мінімальною  $min$  і максимальною  $f_c max$  частотами синтезованих коливань;
- крок сітки частот, або дискретність встановлення частоти;
- частотний інтервал  $\Delta$  між сусідніми значеннями частоти, що входять у дискретну безліч можливих частот вихідного коливання СЧ. В основному використовується еквідистантний крок сітки частот ( $\Delta = const$ ).

Час перемикання із частоти на частоту - це інтервал часу від моменту закінчення команди в БК на зміну частоти до моменту закінчення перехідного процесу встановлення нового значення частоти.

- Нестабільність частоти характеризує зміну частоти в часі й поділяється на довгострокову й короткострокову. Однак в одноопорних СЧ відносна нестабільність частоти, викликана повільним дрейфом (за добу й більш), а також впливом зовнішнього середовища (в основному температури), напруги живлення й деяких інших факторів, цілком визначається відносною нестабільністю частоти ОГ.

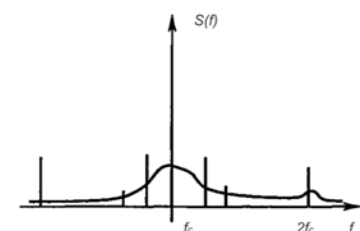
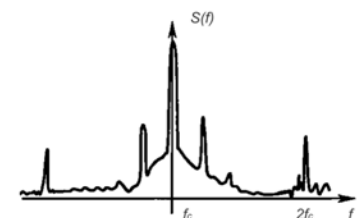


Рисунок 4.2 Спектрограма реального сигналу (а) і його стилізоване представлення (б) у вигляді дискретної та шумової частин

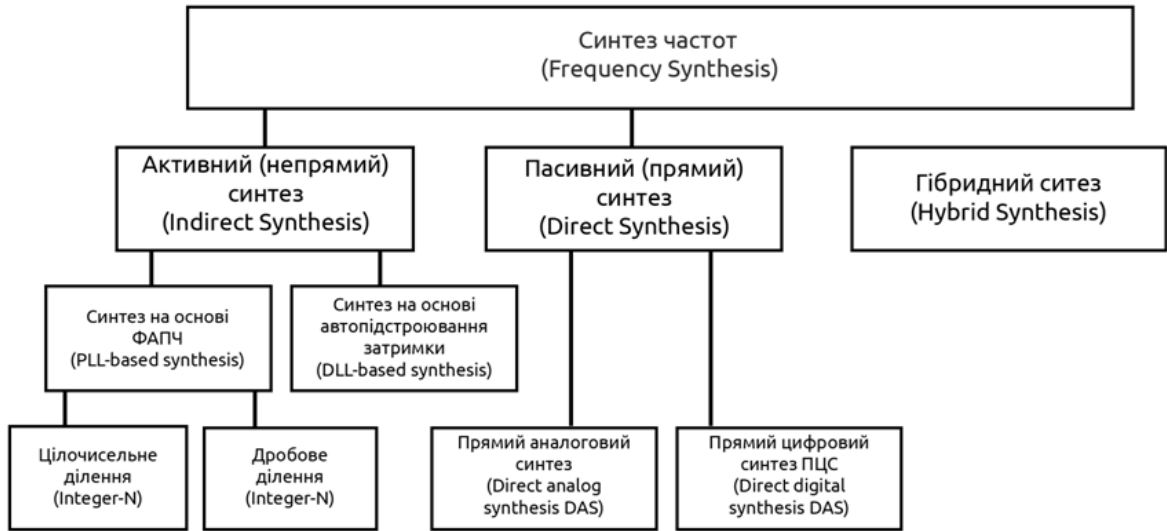


Рисунок 5.1. Класифікація видів синтезаторів частот.

### Цифровий обчислювальний синтез частоти

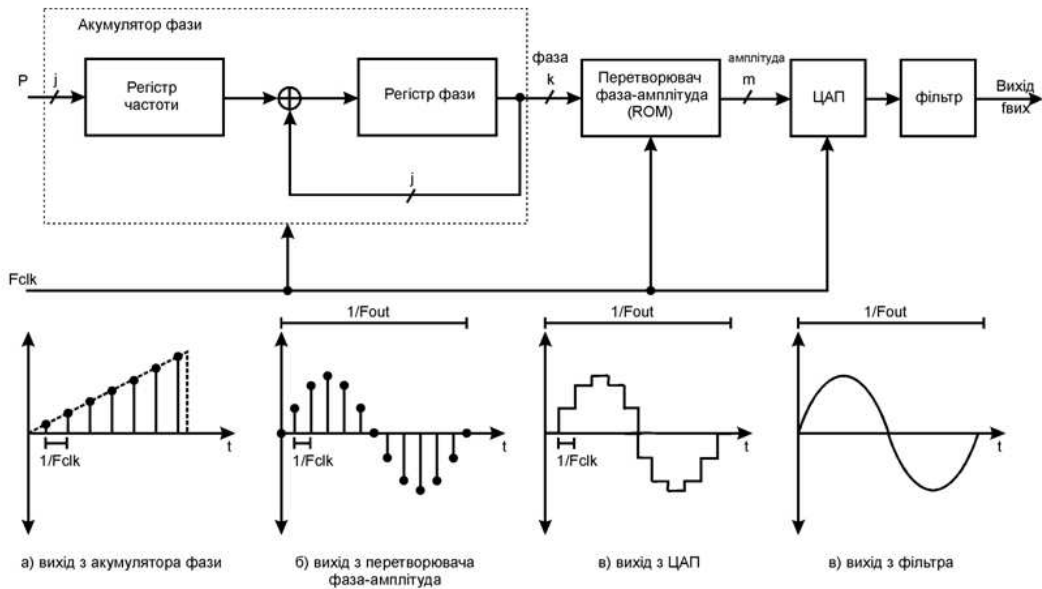


Рис.6.1 Прямий цифровий синтезатор частоти (ПЦСЧ) та перетворення сигналів у ньому

$$f_{вих} = \frac{\Delta P f_{clk}}{2^j} \quad (6.1)$$

$$f_{вих} \leq \frac{f_{clk}}{2} \quad (6.2)$$

$$\Delta f = \frac{f_{clk}}{2^j} \quad (6.3)$$

Отже показано, що в більшості сучасних ЦОС використовується достатньо висока на даному етапі розвитку мікроелектроніки розрядність ЦАП, яка складає 10-16 розрядів. Це забезпечує рівень вищих гармонік у вихідному сигналі не більше - (20...15 дБ). При цьому також знижується рівень дискретних компоненті спектру поблизу носійної, що проявляється у випадку нецілого числа.

Також вказані деякі способи корекції такого роду складових:

- спеціальний вибір кроку дискретизації за рівнями;
- індивідуальна калібровка і вирівнювання рівнів спрацювання ключів у ЦАП і якості перехідних процесів;
- використання двох чи трьох ступенів вибірок із вихідного сигналу ЦАП, що виключають вплив початкового процесу після перемикання;
- використання подільників частоти з коефіцієнтом у складі схеми формування опорного коливання, що покращує співвідношення між вихідною і тактовими частотами для деяких несприятливих співвідношень вказаних частот;
- формування на вході молодшого розряду ЦАП псевдовипадкової послідовності для розширення спектру - паразитних спектральних складових (ПСС);
- збільшення періоду повторення помилок усереднення використанням більш довгої псевдовипадкової послідовності;
- стохастизація (рандомізація) вихідних сигналів ЦОС.

На основі проведеного аналізу пропонується комбінований метод синтезу гармонійних сигналів, який полягає у об'єднанні блоків перетворювачі фази та амплітуди шляхом комбінування двох методів обрахунку гармонійних відліків: методу Тейлора та методу CORDIC.

## Теоретичні засади методу CORDIC

8

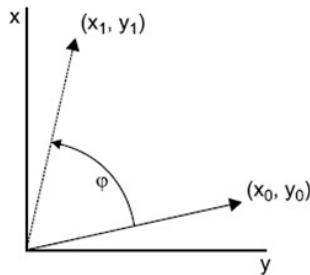


Рисунок 8.1 Поворот вектору за методом CORDIC

Координати  $x_1$  і  $y_1$  обчислюються по формулах:

$$x_1 = x_0 \times \cos(\varphi) - y_0 \times \sin(\varphi)$$

$$y_1 = x_0 \times \sin(\varphi) + y_0 \times \cos(\varphi)$$

Проробивши найпростіші тригонометричні перетворення, ці формули можна переписати у вигляді:

$$y_1 = \cos(\varphi) \times (y_0 - x_0 \tan(\varphi))$$

$$x_1 = \cos(\varphi) \times (x_0 - y_0 \tan(\varphi))$$

$$I_n = G_n [I_0 \cos(A) + Q_0 \sin(A)]$$

$$Q_n = G_n [Q_0 \cos(A) - I_0 \sin(A)]$$

$$G_n = \prod_{i=0}^{n-1} \sqrt{1+2^{-2i}}$$

$$A = \text{Ang} - z_n \quad \text{де } A \text{ це } \angle \text{ кут обертання}$$

$$A = \sum_{i=0}^{n-1} d_i \tan^{-1}(2^{-i})$$

1. Характеристики сигналу помилки описуються стаціонарним випадковим процесом;
2. Сигнал помилки не є корельованим із сигналом, що квантується;
3. Помилка квантування має характеристики білого шуму;
4. Розподіл ймовірностей помилок відліків має таку саму форму як і помилка квантування.

## Теоретичні засади комбінованого методу апроксимації рядами Тейлора та методу CORDIC

Ми ж у нашій роботі пропонуємо застосувати метод перетворення фаза-амплітуда що полягає у апроксимації гармонійної функції рядами Тейлора. У цьому методі фазова адреса  $P$  поділяється на дві частини – вищу фазову адресу " $u$ " та нижчу фазову адресу – " $P-u$ ". Розкладення у ряд Тейлора виконується відносно –  $u$ :

$$\sin\left(\frac{\pi}{2}P\right) = \sin\left(\frac{\pi}{2}u\right) + k_1(P-u)\cos\left(\frac{\pi}{2}u\right) - \frac{k_2(P-u)^2\sin\left(\frac{\pi}{2}u\right)}{2} + R_3, \quad \text{де}$$

-  $k_n$  постійна, що використовується для налаштування кожної з складових ряду. Ця постійна необхідна бо, фаза вимірюється у кутових одиницях. І кожен наступний член у рядові:

І кожен наступний член у рядові:

$$R_n = \frac{d^n\left(\sin\left(\frac{\pi}{2}r\right)\right)}{dr^n} (P-u)^n$$

Значення функцій синус та косинус не перевищують 1-ці, отже значення точності перетворення:

$$|R_n| = \left| \frac{k_n(P-u)^n}{n!} \right| \leq \left| \frac{k_n|P-u|_{\max}^n}{n!} \right|$$

Структурна схема перетворювача фаза-амплітуда пропонуваним методом наведено на рис.10.1. На ньому сім бітів вхідного слова фази обираються як «висока» адреса фази –  $u$ , що одночасно обробляється у косинусному та синусних постфнному запам'ятовуючому пристрої, після чого 1-ша складова ряду потрапляє у перший суматор, де додається до 2-х наступних складових. Косинусний ПЗП сформований з врахуванням коефіцієнту  $k_1$

. Вихід косинусоїдального ПЗП перемножується з «нижньою» адресою фази, після чого додається до суматора два. 3-тя складова ряду формується в постійному запам'ятовуючому пристрої, повна адреса значення знаходиться за бітовими словами – « $u$ » та « $P-u$ ». Результат вибірки ПЗП додається до 2-го доданку в 2-гому суматорі. Результат додавання 2-го та 3-го доданків потрапляє у суматор один, результат з якого потрапляє у ЦАП.

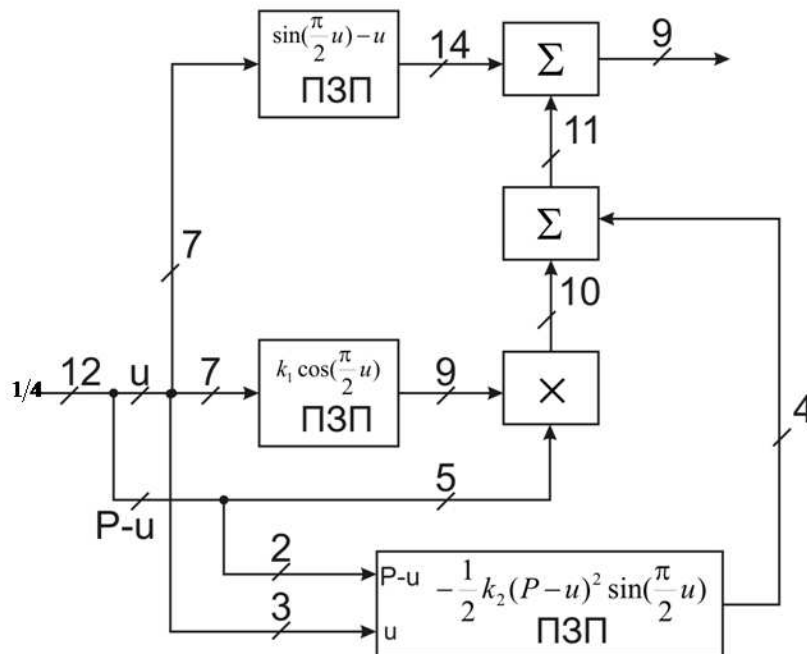


Рисунок.10.1 Метод апроксимації гармонійної функції рядом Тейлора

### Розробка CORDIC перетворювача на мові VHDL

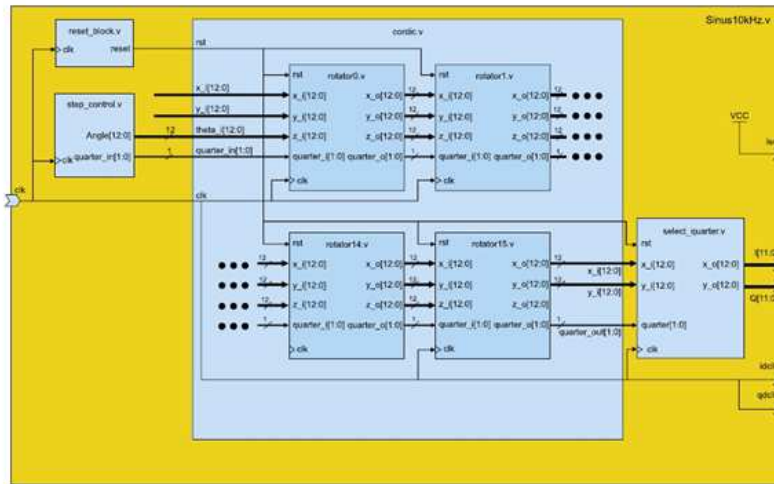


Рисунок 10.1 Структурна схема модуля CORDIC реалізованому на ПЛІС

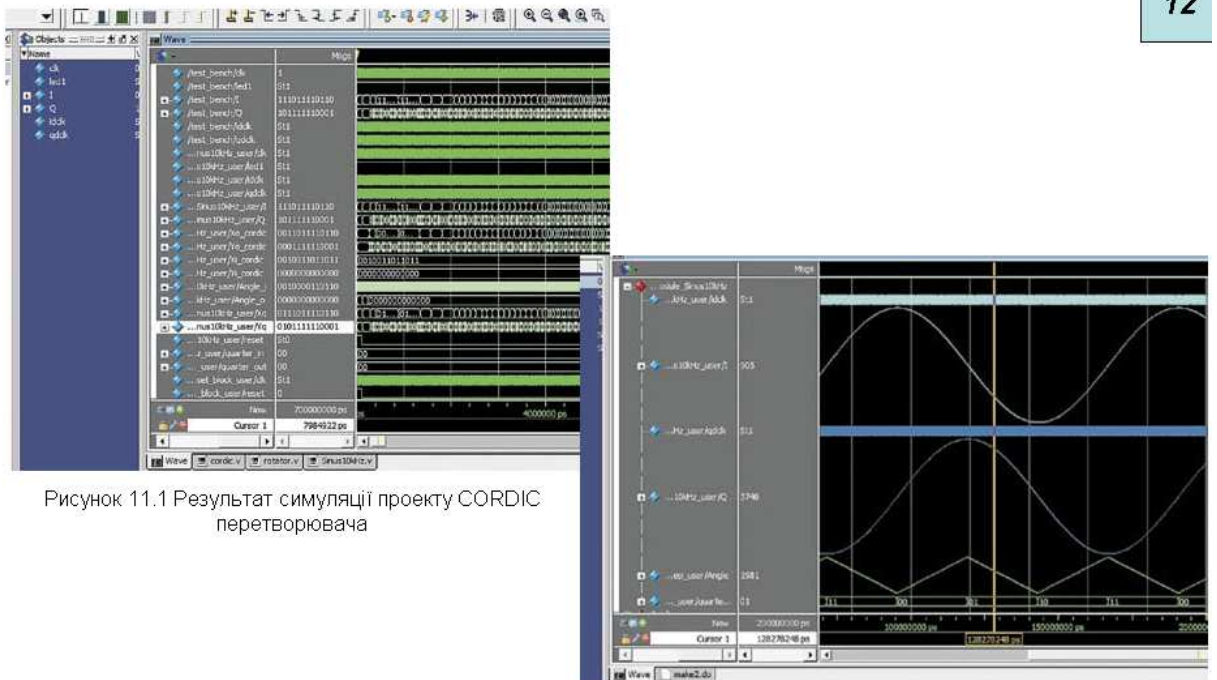


Рисунок 11.1 Результат симуляції проекту CORDIC перетворювача

Рисунок 3.3. Промодельовані гармонійні сигнали 10МГц сформовані методом CORDIC

## РОЗРОБКА ТА МОДЕЛЮВАННЯ СИНТЕЗАТОРА НА ОСНОВІ КОМБІНОВАНОГО МЕТОДУ СИНТЕЗУ ЧАСТОТИ

13

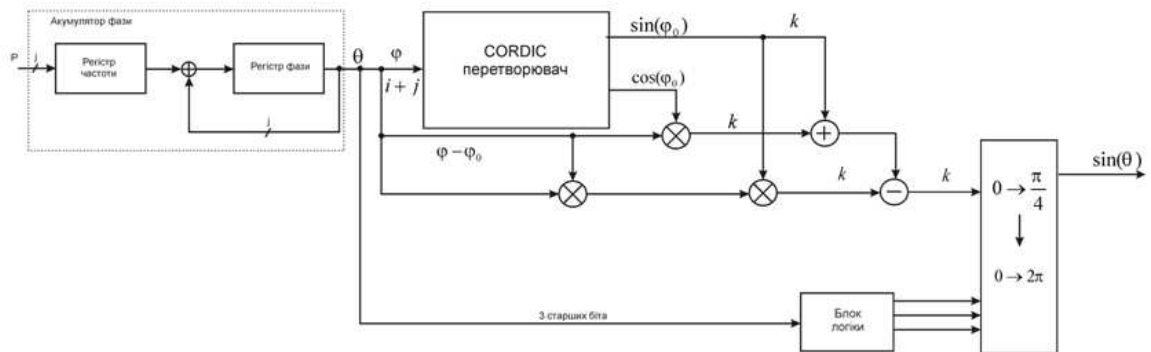


Рисунок.12.1 Структурна схема запропонованого комбінованого перетворювача

На рисунку 12.1 представлено структурну схему запропонованого методу. Фаза з акумулятора поділено на дві частини: та  $\varphi_0$  та  $\varphi - \varphi_0$

Для 1-ї частини фази  $\varphi_0$

ітераційний конвеерний алгоритм CORDIC використовується для обчислення синусу та косинусу від значення фази -  $\varphi_0$

. Інша частина кута  $\varphi - \varphi_0$

прзначена для обчислення ряду Тейлора. Відповідно до запропонованої структурної схеми для апроксимації використовуються три перемножувачі та 2 суматори.

## Результати моделювання

14

Було проведено моделювання запропонованої структури синтезатора. Для математичного моделювання використаємо розрядність кута фазового слова - 20 бітів ( $i=10$  біт та  $j=10$  біт). Суммарне вихідне розрізнення запропонованого синтезатора складе - 20 біт. Результати моделювання запропонованої структури синтезатора у вигляді вихідного спектру представлено на рис. 4.4. Величина придушення побічних складових синусоїдального сигналу синтезатора складає величину біля 112 дБ. Ця величина залежить від розрядності CORDIC перетворювача, так для фази в 16 бітів і 24 біти придушення дорівнюватиме відповідно 82дБ та 148 дБ.

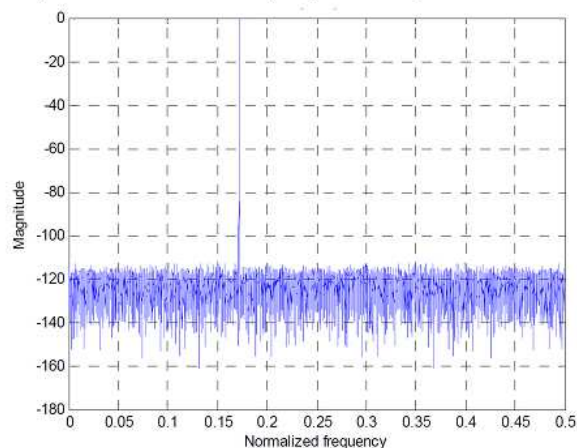


Рисунок.14.1 Спектр вихідного синтезованого синтезованого сигналу запропонованим комбінованим методом (Розрядність фазового слова – 20 біт)

Моделювання проведено у середовищі Quartus II Altera із застосуванням мови VHDL. Моделювання проведено для пристрою Cyclone EP1C6T144I7, тактова частота моделювання - 96 МГц.

## *Висновки*

1. На основі проведеного огляду існуючих синтезаторів частот встановлено, що цифрові синтезатори частоти прямого синтезу мають як позитивні якості так і деякі принципові обмеження, що не дозволяють використовувати DDS синтезатори для високошвидкісного синтезу високих частот із високими параметрами чистоти вихідного спектру.
2. Проаналізовано складові частини (функціональні та структурні блоки) сучасних ЦОС синтезаторів частот, та показано їх «вузькі місця».
3. На основі проведеного аналізу пропонується комбінований метод синтезу гармонійних сигналів, який полягає у об'єднанні блоків претворювачі фази та амплітуди шляхом комбінування двох методів обрахунку гармонійних відліків: методу Тейлора та методу CORDIC.
4. Розглянуто метод побудови цифрових обчислювальних синтезаторів прямого синтезу на основі методу CORDIC. Розглянуто математичну модель синтезаторів вказаного типу.
5. Розглянуто основні джерела виникнення похибок апроксимації вихідної гармонійної функції, проаналізовано похибки заокруглення функції арктангенс, похибки представлень проекцій I та Q гармонійних функцій. Розроблено математичну модель обчислення дисперсії похибки положення вектору синтезованого сигналу, та на цій основі математичну модель визначення співвідношень сигнал/шум синтезованих сигналів.
6. Запропонована модель оцінки співвідношення сигнал-шум у цифрових обчислювальних синтезаторах за методом CORDIC є відповідною до практичних задач синтезу і може бути використана під час проектування синтезаторів цифрового синтезу прямого типу (DDS).
7. Проведено розробку функціонального блоку CORDIC синтезатора мовою VHDL, розроблено структурну схему запропонованого методу синтезу. Часовий аналізатор Quartus II 10.1 оцінив максимальну частоту, при якій система буде працювати без збоїв, в 802,55 МГц. Проект розмістився на 1072 логічних елементах (LE), що становить 18% від загального розміру кристала. Із цієї кількості LE саме ядро CORDIC-Алгоритму, а саме модуль cordic.v, займає 894 LE.
8. Розроблено та промодельовано у середовищі Quartus II Altera синтезатор на основі комбінованого методу синтезу частоти; Моделювання проведено для пристрою Cyclone EP1C6T144I7, тактова частота моделювання - 96 МГц.

## *Результати роботи*

**Сформульовано рекомендації та вимоги до розробки DDS цифрових синтезаторів прямого синтезу та їх складових частин.**

**Розроблено** структурні, функціональні, принципові схеми та проведено моделювання цифрового синтезатора частоти сигналів засобами схемотехнічного моделювання

**Наукова новизна:** 1. Розроблено обчислювальний метод формування вихідного сигналу синтезатора високих частот, що відрізняється від класичного методу формування вихідних сигналів DDS наявністю кінцевого цифрового автомату для обрахунку значень гармонійної функції синтезованого сигналу.

2. Вдосконалено метод інтерполяції вихідного сигналу синтезатора, що відрізняється тим, що в синтезаторі замість опорного генератора використано синтезатор частоти прямого синтезу з перетворювачем CORDIC.

**Апробація результатів роботи.** Викладені в роботі результати досліджень пройшли апробацію на науково практичній конференції молодих науковці та студентів: НПК МНІС ІП-2020.

**Публікації.** За матеріалами роботи опубліковано тези доповідей на науково практичній конференції молодих науковці та студентів: НПК МНІС ІП-2020

**ДЯКУЮ ЗА УВАГУ!**

# Anti-Plagiarism v-15.257

Максимальное совпадение с одним документом 1.0%

Словари проверки: en\_US, ru\_RU, ua\_UA. Ошибок в документах: 9%

ID: 81556 Название: Обчислювальний метод формування вихідного сигналу синтезатора високих частот Добавлено в БД: 2020-11-29 Авторы: Маниленко Микола Павлович Руководители: Полікаровських Олексій Ілліч Консультанты: Оponentы:	Документ		Суммарное совпадение по Базе Данных	
	Символы	Лексемы	Символы	Лексемы
	65258	986	1572 (2%)	39 (4%)

### Источник плагиата

ID	Описание	Наличие плагиата в документе	
		Символы	Лексемы



Имя пользователя:  
Kafedra TMIT KhNU

ID проверки:  
1005438030

Дата проверки:  
11.12.2020 22:25:36 EET

Тип проверки:  
Doc vs Internet

Дата отчета:  
11.12.2020 22:27:35 EET

ID пользователя:  
100005657

Название файла: Маниленко\_ТРм-19-1\_повторно

Количество страниц: 83    Количество слов: 14151    Количество символов: 98238    Размер файла: 1.35 MB    ID файла: 1005728888

99 слов помечены как "исключенные" и не учитываются в подсчете слов

Обнаружены модификации текста (могут влиять на процент совпадений)

## 3.29% Совпадения

Наибольшее совпадение: 1.7% с Интернет-источником (<http://elar.khnu.km.ua/jspui/bitstream/123456789/2418/1/%D0%>)

3.29% Источники из Интернета    42 ..... Страница 85

Поиск совпадений с Библиотекой не производился

## 0.36% Цитат

Цитаты    2 ..... Страница 86

Ссылки    1 ..... Страница 86

## 0% Исключений

Нет исключенных источников

## Модификации

Обнаружены модификации текста. Подробная информация доступна в онлайн-отчете.

Замененные символы    27

Подозрительное форматирование    19 страниц

**РЕЦЕНЗІЯ**  
**на магістерську роботу Маниленко Миколи Павловича**  
**“Обчислювальний метод формування вихідного сигналу синтезатора**  
**високих частот”, за спеціальністю 172 Телекомунікації та радіотехніка**

Тема представленої роботи є актуальною. Цифрові обчислювальні синтезатори, відомі ще як синтезатори прямого цифрового синтезу частоти (ПЦСЧ) - електронні прилади, призначені для синтезу сигналів довільної форми і частоти з єдиної опорної частоти, що формується генератором тактових імпульсів. Характерною особливістю ПЦСЧ є те, що відліки синтезованого сигналу обчислюються цифровими методами, після чого передаються на цифро-аналоговий перетворювач, де і відбувається їх перетворення в аналогову форму (напруга або струм).

Такі якості прямих обчислювальних синтезаторів, як стійкість до впливу дестабілізуючих факторів, малий час переналаштування із частоти на частоту, здатність формування складних сигналів, можливість повної мікромініатюризації і можливість програмування параметрів дозволили вже сьогодні створювати унікальні радіотехнічні системи.

У представленій роботі викладені результати магістерської роботи, що пов'язані із розвитком теорії формування вихідного сигналу цифрових обчислювальних синтезатора високих частот.

Автором пропонуються нові підходи для вирішення проблеми формування вихідних сигналів ПЦСЧ обчислювальним методом. Автором пропонується метод побудови прямих цифрових синтезаторів частоти на основі комбінованого перетворювача CORDIC. Покладені в основу методу положення дозволили розробити математичні моделі для побудови багаторівневих синтезаторів гармонійних сигналів. Теоретична на практична сторони роботи висвітлені у тезах доповідей. До недоліків роботи слід віднести такі зауваження:

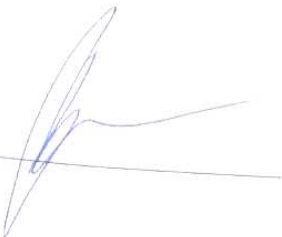
1. В роботі слід було розглянути більш докладно наскрізний зв'язок між функціональними блоками синтезатора.
2. В третьому розділі для реалізації пропонованих синтезаторів використано дещо застарілі програмовані логічні інтегральні схеми, що не дає можливість повністю оцінити граничні можливості пропонованого методу.
3. В роботі містяться помилки стилістичного характеру.

Незважаючи на зазначені вище зауваження та недоліки, робота Маниленко Миколи Петровича є закінченим дослідженням, яке за предметом досліджень, метою, вирішеним завданням, висновкам і рекомендаціям відповідає вимогам до магістерських робіт.

Результати роботи мають практичну цінність для задач з розвитку та вдосконалення сучасних систем зв'язку та телекомунікацій.

Автор роботи, Маниленко Микола Петрович, заслуговує на оцінку «добре».

д.т.н., проф. кафедра  
 Телекомунікацій та радіотехніки ХНУ

  
 Бойко Ю.М.

Завідувачу кафедри телекомунікацій,  
медійних та інтелектуальних технологій  
(ТМІТ)

Підченко С.К.

здобувача вищої освіти (студента ПІБ,  
факультет, «курс», «група»)

*Михайленко В.М., ІМІТ, 6, Група 4-1*

### ЗАЯВА

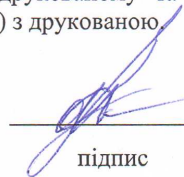
З правилами чинного Положення «Про дотримання академічної доброчесності в Хмельницькому національному університеті» від 26.09.2020 (зі змінами від 26.11.2020), згідно з яким виявлення плагіату є підставою для відмови в допуску кваліфікаційної роботи до захисту та застосування заходів дисциплінарної та академічної відповідальності, ознайомлений (а). Про використання програмно-технічних засобів для перевірки кваліфікаційних робіт здобувачів вищої освіти на плагіат оповіщений (а) та надаю свою згоду на обробку та збереження університетом моєї роботи в інституційному репозитарії університету.

Також надаю університету право на передачу моєї роботи для обробки та збереження в базах даних програмно-технічних засобів (Unicheck та Anti-Plagiarism) та використання роботи для виявлення плагіату в інших роботах, які перевіряються програмно-технічними засобами та користувачами, що мають доступ до цих програмно-технічних засобів, виключно в обмежених цілях для виявлення плагіату в текстах робіт.

Робота для перевірки університетом надається в друкованому та електронному варіанті. Електронна версія моєї роботи збігається (ідентична) з друкованою.

07.12.20

дата



підпис

## РІШЕННЯ КАФЕДРИ

**ТЕЛЕКОМУНІКАЦІЙ, МЕДІЙНИХ ТА ІНТЕЛЕКТУАЛЬНИХ ТЕХНОЛОГІЙ**

## ПРО ДОПУСК КВАЛІФІКАЦІЙНОЇ РОБОТИ ДО ЗАХИСТУ

Підтверджуємо ознайомлення з результатом звіту подібності щодо роботи, генерованого системою виявлення текстових збігів/ідентичності/схожості:

Назва: Обчислювальний метод формування вихідного сигналу синтезатора високих частот

Автор: **Маниленко Микола Павлович**

Спеціальність: **172 Телекомунікації та радіотехніка**

Освітня програма: Телекомунікації та радіотехніка

Науковий керівник: **д.т.н., проф. Полікаровських О.І.**

Після аналізу звіту подібності зроблено такий висновок:

№	Висновок	Позначка про відповідність
1	Запозичення, виявлені в роботі, є законними і не є плагіатом (далі – зазначаються підстави віднесення запозичень до правомірних). Робота приймається до захисту.	<b>Відповідає</b>
2	Виявлені запозичення не є плагіатом, розміщені в розділах, які не описують безпосередньо авторське дослідження, але кількість цитат перевищує обсяг, виправданий поставленою метою роботи (далі – зазначаються детальні та аргументовані підстави віднесення запозичень до правомірних). Робота приймається до захисту, але має бути відкоригована. Відкоригований варіант має бути поданий на кафедру за 2 дні до захисту, разом із заявою щодо самостійності виконання письмової роботи та ідентичності друкованої та електронної версії роботи	
3	Виявлені запозичення не є плагіатом, але частково розміщені в розділах, які описують безпосередньо авторське дослідження, а кількість цитат перевищує обсяг, виправданий поставленою метою роботи. В зв'язку з цим мета роботи та поставлені завдання не були досягнені. Робота може бути допущена до захисту (наступного року) після того як буде відкоригована та допрацьована і успішно пройде повторну перевірку на академічний плагіат.	
4	Робота містить навмисні текстові спотворення, передбачувані спроби укриття запозичень або інші прояви академічного плагіату. Робота містить фабрикацію або фальсифікацію даних. Робота не допускається до захисту.	
5	Інше:	

Підтвердження: Виявлені в роботі запозичення у розмірі 3,29% відповідають тексту стандартних бланків, решта запозичень є випадковими і неє плагіатом. Робота приймається до захисту.

11.12.2020 р.

Науковий керівник роботи:



О.І.Полікаровських

Зав.каф. ТМІТ



С.К.Підченко